

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-299098

(P2003-299098A)

(43)公開日 平成15年10月17日(2003.10.17)

(51) Int.Cl.?

識別記号

H04N 7/30

H03M 7/30

F. I.

H. O. 3 M 7/30

H04N 7/133

テーマト(参考)

A 5C059

Z 5 J 0 6 4

審査請求 未請求 請求項の数21 OL (全101頁)

(21)出願番号 特願2002-102400(F2002-102400)

(22)出願日 平成14年4月4日(2002.4.4)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニ
株式会社内

(72)発明者 中屋 秀雄

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(74) 代理人 100082131

弁理士 稻本 義雄

最終頁に続く

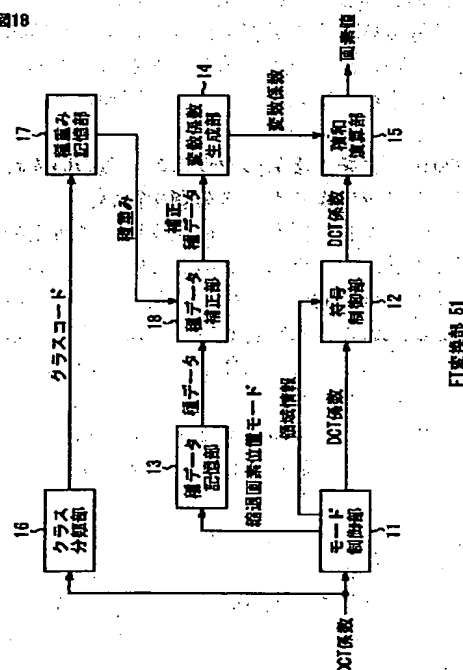
(54) 【発明の名称】 データ処理装置およびデータ処理方法、並びにプログラムおよび記録媒体

(57) 【要約】

【課題】 少ないメモリによって装置を構成し、高画質の画像データを復号する。

【解決手段】 種データ補正部 18 において、DCT 係数を画素値に変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、種データが補正され、変換係数生成部 14 において、その補正された種データから、変換係数が生成される。そして、積和演算部 15 は、DCT 係数と変換係数とを用いて積和演算を行うことにより、DCT 係数を画素値に変換する。

圖 18



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 周波数領域のデータを、時間領域または空間領域である時空間領域のデータに変換するデータ処理装置であって、

前記周波数領域のデータを前記時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、前記種データを補正する種データ補正手段と、

補正された前記種データから、前記変換係数を生成する変換係数生成手段と、
前記周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、前記周波数領域のデータを、前記時空間領域のデータに変換する演算手段とを備えることを特徴とするデータ処理装置。

【請求項2】 前記時空間領域のデータは、画像データであることを特徴とする請求項1に記載のデータ処理装置。

【請求項3】 前記周波数領域のデータは、前記画像データを所定のブロック単位でDCT(Discrete Cosine Transform)変換したDCT係数であることを特徴とする請求項2に記載のデータ処理装置。

【請求項4】 前記種重みデータは、
所定のタップ係数を求める学習の教師となる画像データである教師データを、少なくとも、前記所定のブロック単位でDCT変換することにより周波数領域のデータとし、
その周波数領域のデータを、前記学習の生徒となる生徒データとして、その生徒データおよび前記タップ係数を用いて所定の予測演算を行うことにより得られる前記教師データの予測値の予測誤差を、統計的に最小にする前記タップ係数を求める学習を行うことにより得られる前記タップ係数に基づいて求められたものであることを特徴とする請求項3に記載のデータ処理装置。

【請求項5】 前記種重みデータは、
前記教師データを、複数のクラスのうちのいずれかのクラスにクラス分けするクラス分類を行い、
前記生徒データおよびタップ係数を用いて所定の予測演算を行うことにより得られる前記教師データの予測値の予測誤差を、統計的に最小にする前記タップ係数を、前記クラスごとを求める学習を行うことにより得られる前記クラスごとのタップ係数に基づいて、前記クラスごとに求められたものであり、

前記所定のブロック単位の画像データの画素のうちの、注目している注目画素についてクラス分類を行うクラス分類手段をさらに備え、

前記種データ補正手段は、前記注目画素のクラスの前記種重みデータによって、前記種データを補正することを特徴とする請求項4に記載のデータ処理装置。

【請求項6】 前記演算手段は、前記所定のブロック単位の画像データの画素のうちの、注目している注目画素

のブロックである注目ブロックのDCT係数と、前記変換係数とを用いて所定の演算を行うことにより、前記注目画素の画素値を求めることを特徴とする請求項3に記載のデータ処理装置。

【請求項7】 前記注目ブロックに近接するブロックである近接ブロックの前記DCT係数を画素値に変換するDCT係数変換手段をさらに備え、

前記演算手段は、前記注目ブロックのDCT係数および前記変換係数の他に、前記近接ブロックの画素値と、その画素値に付す重みである画素重みデータをも用いて所定の演算を行うことにより、前記注目画素の画素値を求めることを特徴とする請求項6に記載のデータ処理装置。

【請求項8】 前記画素重みデータは、
所定のタップ係数を求める学習の教師となる画像データである教師データを、少なくとも、前記所定のブロック単位でDCT変換することにより周波数領域のデータとし、

注目しているブロックである注目ブロックの周波数領域のデータと、前記注目ブロックに近接するブロックである近接ブロックの画素値とを、前記学習の生徒となる生徒データとして、その生徒データおよび前記タップ係数を用いて所定の予測演算を行うことにより得られる前記教師データの予測値の予測誤差を、統計的に最小にする前記タップ係数を求める学習を行うことにより得られる前記タップ係数のうちの、前記所定の予測演算において前記近接ブロックの画素の画素値との演算に用いられる前記タップ係数に基づいて求められたものであることを特徴とする請求項7に記載のデータ処理装置。

【請求項9】 前記近接ブロックの画素値は、前記注目ブロックに隣接するブロックの画素のうちの、前記注目ブロックに隣接する、前記注目画素と同一行または同一列の画素の画素値であることを特徴とする請求項7に記載のデータ処理装置。

【請求項10】 前記種データは、DCT変換の基底波形を表す値であることを特徴とする請求項3に記載のデータ処理装置。

【請求項11】 前記変換係数生成手段は、前記ブロックの第1行または第1列の画素から、前記ブロックの行数または列数の1/2の行または列の画素までの各位置における前記基底波形の値を、前記種データとして、前記変換係数を生成することを特徴とする請求項10に記載のデータ処理装置。

【請求項12】 前記変換係数生成手段は、前記所定のブロック単位の画像データの画素のうちの、注目している注目画素のブロックである注目ブロックの、前記注目画素の位置に対応する行と列における前記基底波形の値を用いて、前記変換係数を生成することを特徴とする請求項11に記載のデータ処理装置。

【請求項13】 前記種データ補正手段は、前記注目ブ

ロックの、前記注目画素の位置に対応する行と列における前記基底波形の値を、前記種重みデータによって補正することを特徴とする請求項 12 に記載のデータ処理装置。

【請求項 14】 前記所定のブロック単位の画像データの画素のうちの、注目している注目画素のブロックである注目ブロックにおける各画素の位置を表す情報を画素位置モードとして、前記注目画素の画素位置モードを縮退し、前記注目ブロックにおける $1/4$ の画素の位置を表す画素位置モードである縮退画素位置モードを出力する画素位置モード縮退手段をさらに備え、

前記変換係数生成手段は、前記注目画素の縮退画素位置モードが表す位置の行と列における前記基底波形の値を用いて、前記変換係数を生成することを特徴とする請求項 12 に記載のデータ処理装置。

【請求項 15】 前記注目ブロックを、垂直方向と水平方向にそれぞれ 2 等分して得られる左上、右上、左下、右下の 4 つの領域のうちの、前記注目画素が位置する領域である注目領域に対応して、前記注目ブロックの DCT 係数の符号を操作する符号操作手段をさらに備え、前記演算手段は、符号が操作された前記注目ブロックの DCT 係数と、前記変換係数とを用いて所定の演算を行うことにより、前記注目画素の画素値を求めることを特徴とする請求項 14 に記載のデータ処理装置。

【請求項 16】 前記符号操作手段は、前記注目ブロックの DCT 係数に代えて、前記変換係数の符号を操作することを特徴とする請求項 15 に記載のデータ処理装置。

【請求項 17】 前記符号操作手段は、前記注目領域が、前記注目ブロックの左上の領域である場合、前記注目ブロックの DCT 係数の符号を、そのままとし、前記注目領域が、前記注目ブロックの右上の領域である場合、前記注目ブロックの DCT 係数のうち、前記注目ブロックの偶数列に位置するものの符号を反転し、前記注目領域が、前記注目ブロックの左下の領域である場合、前記注目ブロックの DCT 係数のうち、前記注目ブロックの偶数行に位置するものの符号を反転し、前記注目領域が、前記注目ブロックの右下の領域である場合、前記注目ブロックの DCT 係数のうち、前記注目ブロックの偶数列に位置するものの符号を反転し、さらに、前記注目ブロックの偶数行に位置するものの符号を反転することを特徴とする請求項 15 に記載のデータ処理装置。

【請求項 18】 前記画素位置モード縮退手段は、前記注目画素が、前記注目ブロックの左上の領域に位置する場合、前記注目ブロックにおける注目画素の位置を表す情報を、前記縮退画素位置モードとして出力し、前記注目領域が、前記注目ブロックの右上の領域である場合、前記注目ブロックを左右に 2 等分する線につい

て、前記注目画素と線対称の位置にある前記注目ブロックの左上の領域における画素の位置を表す情報を、前記縮退画素位置モードとして出力し、

前記注目領域が、前記注目ブロックの左下の領域である場合、前記注目ブロックを上下に 2 等分する線について、前記注目画素と線対称の位置にある前記注目ブロックの左上の領域における画素の位置を表す情報を、前記縮退画素位置モードとして出力し、

前記注目領域が、前記注目ブロックの右下の領域である場合、前記注目ブロックを左右に 2 等分する線と上下に 2 等分する線との交点について、前記注目画素と点対称の位置にある前記注目ブロックの左上の領域における画素の位置を表す情報を、前記縮退画素位置モードとして出力することを特徴とする請求項 15 に記載のデータ処理装置。

【請求項 19】 周波数領域のデータを、時間領域または空間領域である時空間領域のデータに変換するデータ処理方法であって、

前記周波数領域のデータを前記時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、前記種データを補正する種データ補正ステップと、補正された前記種データから、前記変換係数を生成する変換係数生成ステップと、

前記周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、前記周波数領域のデータを、前記時空間領域のデータに変換する演算ステップとを備えることを特徴とするデータ処理方法。

【請求項 20】 周波数領域のデータを、時間領域または空間領域である時空間領域のデータに変換するデータ処理を、コンピュータに行わせるプログラムであって、

前記周波数領域のデータを前記時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、前記種データを補正する種データ補正ステップと、補正された前記種データから、前記変換係数を生成する変換係数生成ステップと、

前記周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、前記周波数領域のデータを、前記時空間領域のデータに変換する演算ステップとを備えることを特徴とするプログラム。

【請求項 21】 周波数領域のデータを、時間領域または空間領域である時空間領域のデータに変換するデータ処理を、コンピュータに行わせるプログラムが記録されている記録媒体であって、

前記周波数領域のデータを前記時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、前記種データを補正する種データ補正ステップと、

補正された前記種データから、前記変換係数を生成する

変換係数生成ステップと、前記周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、前記周波数領域のデータを、前記時空間領域のデータに変換する演算ステップとを備えるプログラムが記録されていることを特徴とする記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、データ処理装置およびデータ処理方法、並びにプログラムおよび記録媒体に関し、特に、例えば、画像データをMPEG符号化した符号化データを、少ないメモリによって、高画質の画像データに復号することができるようにするデータ処理装置およびデータ処理方法、並びにプログラムおよび記録媒体に関する。

【0002】

【従来の技術】MPEG(Moving Picture Experts Group)1や2等の符号化方式では、画像データが、8×8画素のブロック単位で、DCT(Discrete Cosine Transform)変換され、さらに量子化されることにより、符号化データとされる。このため、MPEGの規格に準拠したMPEGデコーダでは、符号化データが、逆量子化され、さらに逆DCT変換されることにより復号される。

【0003】上述のように、MPEG符号化方式では、画像データが、ブロック単位でDCT変換され、その結果得られるDCT係数が量子化されるため、MPEGの規格に準拠したMPEGデコーダにおいて得られる復号画像には、符号化時の量子化の影響により、ブロック歪みやモスキートノイズといった各種の歪みが生じ、また、解像度が低下する。

【0004】しかしながら、MPEGでは、復号画像に生じる各種の歪みを除去(低減)し、また、低下した解像度を向上させる方法については、何ら規定されていない。

【0005】

【発明が解決しようとする課題】そこで、本件出願人は、画像データをDCT変換して量子化することにより符号化するMPEG符号化等によって得られた符号化データを、高画質の画像に復号する復号方法として、クラス分類適応処理を利用した方法を、先に提案している。

【0006】クラス分類適応処理は、クラス分類処理と適応処理とからなり、クラス分類処理によって、データを、その性質に基づいてクラス分けし、各クラスごとに適応処理を施すものであり、適応処理は、以下のような手法のものである。

【0007】即ち、例えば、いま、MPEG符号化された符号化データから、量子化されたDCT係数を得て、そのDCT係数を、元の画像に復号することとすると、適応処理では、例えば、量子化されたDCT係数と、所定のタップ係数との線形結合により、元の画素の予測値

を求めることで、DCT係数が、元の画素値に復号される。

【0008】具体的には、例えば、いま、ある画像を、タップ係数を求める学習の教師データとするとともに、その画像を、ブロック単位でDCT処理し、さらに量子化して得られるDCT係数を、学習の生徒データとして、教師データである画素の画素値 y の予測値 $E[y]$ を、幾つかのDCT係数 x_1, x_2, \dots の集合と、所定のタップ係数 w_1, w_2, \dots の線形結合により規定される線形1次結合モデルにより求めることを考える。この場合、予測値 $E[y]$ は、次式で表すことができる。

【0009】

$$E[y] = w_1 x_1 + w_2 x_2 + \dots \quad (1)$$

【0010】式(1)を一般化するために、タップ係数 w_i の集合でなる行列 W 、生徒データ x_{i1} の集合でなる行列 X 、および予測値 $E[y_i]$ の集合でなる行列 Y を、

【数1】

$$X = \begin{bmatrix} x_{11} & x_{12} & \dots & x_{1J} \\ x_{21} & x_{22} & \dots & x_{2J} \\ \vdots & \vdots & \ddots & \vdots \\ x_{I1} & x_{I2} & \dots & x_{IJ} \end{bmatrix}$$

$$W = \begin{bmatrix} w_1 \\ w_2 \\ \vdots \\ w_J \end{bmatrix}, Y = \begin{bmatrix} E[y_1] \\ E[y_2] \\ \vdots \\ E[y_J] \end{bmatrix}$$

で定義すると、次のような観測方程式が成立する。

$$[0011] \quad XW = Y \quad (2)$$

ここで、行列 X の成分 x_{i1} は、 i 件目の生徒データの集合(i 件目の教師データ y_i の予測に用いる生徒データの集合)の中の j 番目の生徒データを意味し、行列 W の成分 w_j は、生徒データの集合の中の j 番目の生徒データとの積が演算されるタップ係数を表す。また、 y_i は、 i 件目の教師データを表し、従って、 $E[y_i]$ は、 i 件目の教師データの予測値を表す。なお、式(1)の左辺における y は、行列 Y の成分 y_i のサブスクリプト i を省略したものであり、また、式(1)の右辺における x_1, x_2, \dots も、行列 X の成分 x_{i1} のサブスクリプト i を省略したものである。

【0012】そして、この観測方程式に最小自乗法を適用して、元の画素値 y に近い予測値 $E[y]$ を求めることを考える。この場合、教師データとなる真の画素値 y の集合でなる行列 Y 、および画素値 y に対する予測値 $E[y]$ の残差 e の集合でなる行列 E を、

【数2】

$$E = \begin{bmatrix} e_1 \\ e_2 \\ \vdots \\ e_I \end{bmatrix}, Y = \begin{bmatrix} y_1 \\ y_2 \\ \vdots \\ y_I \end{bmatrix}$$

で定義すると、式(2)から、次のような残差方程式が

成立する。

$$[0.013] \quad XW = Y + E \quad (3)$$

[0.014] この場合、元の画素値 y に近い予測値 $E[y]$ を求めるためのタップ係数 w_i は、自乗誤差

[数3]

$$\sum_{i=1}^I e_i^2$$

を最小にすることで求めることができる。

[0.015] 従って、上述の自乗誤差をタップ係数 w_i で微分したものが0になる場合、即ち、次式を満たすタップ係数 w_i が、元の画素値 y に近い予測値 $E[y]$ を求めるため最適値ということになる。

[0.016]

[数4]

$$e_1 \frac{\partial e_1}{\partial w_j} + e_2 \frac{\partial e_2}{\partial w_j} + \dots + e_I \frac{\partial e_I}{\partial w_j} = 0 \quad (j=1, 2, \dots, J)$$

・・・(4)

[0.017] そこで、まず、式(3)を、タップ係数 w_i で微分することにより、次式が成立する。

[0.018]

[数5]

$$\frac{\partial e_i}{\partial w_1} = x_{i1}, \quad \frac{\partial e_i}{\partial w_2} = x_{i2}, \quad \dots, \quad \frac{\partial e_i}{\partial w_J} = x_{iJ}, \quad (i=1, 2, \dots, I)$$

・・・(5)

[0.019] 式(4)および(5)より、式(6)が得られる。

[0.020]

[数6]

$$\sum_{i=1}^I e_i x_{i1} = 0, \quad \sum_{i=1}^I e_i x_{i2} = 0, \quad \dots, \quad \sum_{i=1}^I e_i x_{iJ} = 0$$

・・・(6)

[0.021] さらに、式(3)の残差方程式における生徒データ x_{i1} 、タップ係数 w_1 、教師データ y_i 、および残差 e_i の関係を考慮すると、式(6)から、次のような正規方程式を得ることができる。

[0.022]

[数7]

$$\begin{cases} \left(\sum_{i=1}^I x_{i1} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{i1} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^I x_{i1} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{i1} y_i \right) \\ \left(\sum_{i=1}^I x_{i2} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{i2} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^I x_{i2} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{i2} y_i \right) \\ \dots \\ \left(\sum_{i=1}^I x_{iJ} x_{i1} \right) w_1 + \left(\sum_{i=1}^I x_{iJ} x_{i2} \right) w_2 + \dots + \left(\sum_{i=1}^I x_{iJ} x_{iJ} \right) w_J = \left(\sum_{i=1}^I x_{iJ} y_i \right) \end{cases}$$

・・・(7)

[0.023] なお、式(7)に示した正規方程式は、行列(共分散行列)Aおよびベクトル v を、

[数8]

$$A = \begin{pmatrix} \sum_{i=1}^I x_{i1} x_{i1} & \sum_{i=1}^I x_{i1} x_{i2} & \dots & \sum_{i=1}^I x_{i1} x_{iJ} \\ \sum_{i=1}^I x_{i2} x_{i1} & \sum_{i=1}^I x_{i2} x_{i2} & \dots & \sum_{i=1}^I x_{i2} x_{iJ} \\ \dots & \dots & \dots & \dots \\ \sum_{i=1}^I x_{iJ} x_{i1} & \sum_{i=1}^I x_{iJ} x_{i2} & \dots & \sum_{i=1}^I x_{iJ} x_{iJ} \end{pmatrix}$$

$$v = \begin{pmatrix} \sum_{i=1}^I x_{i1} y_i \\ \sum_{i=1}^I x_{i2} y_i \\ \vdots \\ \sum_{i=1}^I x_{iJ} y_i \end{pmatrix}$$

で定義するとともに、ベクトル W を、数1で示したように定義すると、式

$$AW = v \quad (8)$$

で表すことができる。

[0.024] 式(7)における各正規方程式は、生徒データ x_{i1} および教師データ y_i のセットを、ある程度の数だけ用意することで、求めるべきタップ係数 w_i の数 J と同じ数だけ立てることができ、従って、式(8)を、ベクトル W について解くことで(但し、式(8)を解くには、式(8)における行列Aが正則である必要がある)、最適なタップ係数(ここでは、自乗誤差を最小にするタップ係数) w_i を求めることができる。なお、式(8)を解くにあたっては、例えば、掃き出し法(Gauss-Jordanの消去法)などを用いることが可能である。

[0.025] 以上のようにして、最適なタップ係数 w_i を求めておき、さらに、そのタップ係数 w_i を用い、式(1)により、元の画素値 y に近い予測値 $E[y]$ を求めるのが適応処理である。

[0.026] なお、例えば、教師データとして、MPEG符号化する画像と同一画質の画像を用いるとともに、生徒データとして、その教師データをDCTおよび量子化して得られるDCT係数を用いた場合、タップ係数としては、MPEG符号化された画像データを、元の画像データに復号するのに、予測誤差が、統計的に最小となるものが得られることになる。

[0.027] 従って、MPEG符号化を行う際の圧縮率を高くしても、即ち、量子化に用いる量子化ステップを粗くしても、適応処理によれば、予測誤差が、統計的に最小となる復号処理が施されることになり、実質的に、MPEG符号化された画像の復号処理と、その画質を向上させるための処理とが、同時に施されることになる。

その結果、圧縮率を高くしても、復号画像の画質を高いレベルに維持することができる。

【0028】また、例えば、教師データとして、MPEG符号化する画像よりも高画質の画像を用いるとともに、生徒データとして、その教師データの画質を、MPEG符号化する画像と同一画質に劣化させ、さらに、DCT変換および量子化して得られるDCT係数を用いた場合、タップ係数としては、MPEG符号化された画像データを、高画質の画像データに復号するのに、予測誤差が、統計的に最小となるものが得られることになる。

【0029】従って、この場合、適応処理によれば、MPEG符号化された画像の復号処理と、その画質をより向上させるための処理とが、同時に施されることになる。なお、上述したことから、教師データまたは生徒データとなる画像の画質を変えることで、復号画像の画質を任意のレベルとするタップ係数を得ることができる。

【0030】以上のように、クラス分類適応処理によれば、MPEG符号化された符号化データを、各種の歪みを十分に低減した、解像度の高い高画質の画像に変換することができる。

【0031】ところで、クラス分類適応処理においては、教師データに対応する画像データを式(1)により予測するのに用いられる、生徒データに対応するデータ(以下、適宜、予測タップという)としてのDCT係数の数によって、必要なタップ係数の数が変動する。即ち、予測タップのタップ数が多くなるほど、必要なタップ数も多くなる。

【0032】さらに、クラス分類適応処理では、式(8)の正規方程式をたててタップ係数を求める学習が、所定数のクラスごとに行われる。従って、必要なタップ係数の数は、クラスの数が多くなるほど多くなる。

【0033】即ち、クラス分類適応処理において必要なタップ係数の数は、(予測タップのタップ数)×(クラスの数)となる。

【0034】そして、DCT係数を、教師データとした画像データの画質に近い画像データに変換するには、基本的には、予測タップのタップ数も、クラスの数も多い方がよい。

【0035】しかしながら、予測タップのタップ数やクラスの数を多くすると、クラス分類適応処理において必要なタップ係数の数も多くなり、そのタップ係数を記憶させておくためのメモリとして大容量のものが必要となる。

【0036】本発明は、このような状況に鑑みてなされたものであり、少ないメモリによって、高画質の画像データを復号することができるようにするものである。

【0037】

【課題を解決するための手段】本発明のデータ処理装置は、周波数領域のデータを時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データ

に付す重みである種重みデータによって、種データを補正する種データ補正手段と、補正された種データから、変換係数を生成する変換係数生成手段と、周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、周波数領域のデータを、時空間領域のデータに変換する演算手段とを備えることを特徴とする。

【0038】本発明のデータ処理方法は、周波数領域のデータを時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、種データを補正する種データ補正ステップと、補正された種データから、変換係数を生成する変換係数生成ステップと、周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、周波数領域のデータを、時空間領域のデータに変換する演算ステップとを備えることを特徴とする。

【0039】本発明のプログラムは、周波数領域のデータを時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、種データを補正する種データ補正ステップと、補正された種データから、変換係数を生成する変換係数生成ステップと、周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、周波数領域のデータを、時空間領域のデータに変換する演算ステップとを備えることを特徴とする。

【0040】本発明の記録媒体は、周波数領域のデータを時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、種データを補正する種データ補正ステップと、補正された種データから、変換係数を生成する変換係数生成ステップと、周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、周波数領域のデータを、時空間領域のデータに変換する演算ステップとを備えるプログラムが記録されていることを特徴とする。

【0041】本発明のデータ処理装置およびデータ処理方法、並びにプログラムおよび記録媒体においては、周波数領域のデータを時空間領域のデータに変換するのに用いられる変換係数を生成する元となる種データに付す重みである種重みデータによって、種データが補正され、その補正された種データから、変換係数が生成される。そして、周波数領域のデータと変換係数とを用いて所定の演算を行うことにより、周波数領域のデータが、時空間領域のデータに変換される。

【0042】

【発明の実施の形態】以下、本発明の実施の形態について説明するが、その前に、MPEGに準拠した復号方式について、簡単に説明する。

【0043】図1は、例えば、MPEG2方式で符号化された符号化データを、MPEGに準拠して復号するMPEGデコーダの構成例を示している。

【0044】画像データをMPEG2方式で符号化することにより得られる符号化データ(ビデオストリーム)は、分離部1に供給される。分離部1は、符号化データから、コーデッドブロックパターン(Coded Block Pattern)(以下、適宜、CBPという)、DCTタイプ、量子化されたDCT係数のVLC(可変長符号化)コード、量子化スケール、動きベクトル、動き補償タイプ(frame motion type, field motion type)等を分離して出力する。

【0045】DCT係数抽出/逆量子化部2は、分離部1が出力する、量子化されたDCT係数(以下、適宜、量子化DCT係数という)のVLCコード、量子化スケール、およびDCTタイプを受信し、DCT係数を復号する。即ち、DCT係数抽出/逆量子化部2は、分離部1が出力する量子化DCT係数のVLCコードを可変長復号し、8×8画素のブロックごとの量子化DCT係数を求める。さらに、DCT係数抽出/逆量子化部2は、ブロックごとの量子化DCT係数を、分離部1が出力する量子化スケールによって逆量子化し、ブロックごとの*

$$c_{ij} = A_i \times \cos((2j+1) \times i \times \pi / 16)$$

【0051】但し、式(11)における A_i は、 $i=0$ のときは、 $A_0 = 1 / (2\sqrt{2})$ であり、 $i \neq 0$ のときは、 $A_i = 1/2$ である。また、 i と j は、0乃至7の範囲の整数値である。

【0052】式(9)は、画素値 X を、DCT係数 F に変換するDCT変換を表し、式(10)は、DCT係数 F を、画素値 X に変換する逆DCT変換を表す。

【0053】従って、逆DCT変換部3では、式(10)の演算が行われることにより、8×8のDCT係数が、8×8の画素値に変換される。

【0054】動き補償加算部6には、逆DCT変換部3が出力する逆DCT変換結果の他、分離部1が出力するCBPおよびDCTタイプが供給される。動き補償加算部6は、CBPやDCTタイプに基づき、必要に応じて、逆DCT変換部3からの逆DCT結果に対して、画像メモリ5に記憶された予測画像を加算することで、8×8の画素値のブロックを復号して出力する。

【0055】即ち、MPEG符号化では、Iピクチャのブロックは、イントラ(intra)符号化され、Pピクチャのブロックは、イントラ符号化、または前方予測符号化され、Bピクチャのブロックは、イントラ符号化、前方予測符号化、後方予測符号化、または両方向予測符号化される。

【0056】ここで、前方予測符号化では、符号化対象のブロックのフレーム(またはフィールド)より時間的に先行するフレーム(またはフィールド)の画像を参照画像として、その参照画像を動き補償することにより得られる、符号化対象のブロックの予測画像と、符号化対象のブロックとの差分が求められ、その差分値(以下、

*DCT係数を求める。DCT係数抽出/逆量子化部2で得られたブロックごとのDCT係数は、逆DCT変換部3に供給される。

【0046】逆DCT変換部3は、DCT係数抽出/逆量子化部2からのブロックごとのDCT係数、即ち、8×8単位のDCT係数を逆DCT変換し、動き補償加算部6に供給する。

【0047】ここで、図2Aに示すような8×8画素のブロックにおける画素値を、8行×8列の行列 X で表すとともに、図2Bに示すような8×8のブロックにおけるDCT係数を、8行×8列の行列 F で表すこととすると、2次元のDCT変換/逆DCT変換は、次式で表すことができる。

$$[0048] \quad CXC^T = F \cdots (9)$$

$$C^TFC = X \cdots (10)$$

【0049】ここで、上付の T は、転置を表す。また、 C は、8行×8列のDCT変換行列で、その第 $i+1$ 行第 $j+1$ 列のコンポーネント c_{ij} は、次式で表される。

$$[0050] \quad \cdots (11)$$

適宜、残差画像という)がDCT変換される。

【0057】また、後方予測符号化では、符号化対象のブロックのフレームより時間的に後行するフレームの画像を参照画像として、その参照画像を動き補償することにより得られる、符号化対象のブロックの予測画像と、符号化対象のブロックとの差分が求められ、その差分値(残差画像)がDCT変換される。

【0058】さらに、両方向予測符号化では、符号化対象のブロックのフレームより時間的に先行するフレームと後行するフレームの2フレーム(またはフィールド)の画像を参照画像として、その参照画像を動き補償することにより得られる、符号化対象のブロックの予測画像と、符号化対象のブロックとの差分が求められ、その差分値(残差画像)がDCT変換される。

【0059】従って、ブロックが、ノンイントラ(non-intra)符号化(前方予測符号化、後方予測符号化、または両方向予測符号化)されている場合、逆DCT変換部3が出力する逆DCT変換結果は、残差画像(元の画像と、その予測画像との差分値)であり、動き補償加算部6は、この残差画像と、画像メモリ5に記憶された予測画像とを加算することで、ノンイントラ符号化されたブロックを復号する。

【0060】一方、動き補償加算部6は、逆DCT変換部4が出力するブロックが、イントラ符号化されたものであった場合には、そのブロックを、そのまま復号結果とする。

【0061】動き補償加算部6は、1フレーム(またはフィールド)分のブロックの復号結果、即ち、1フレーム(またはフィールド)の復号画像を得ると、その復号

画像を、画像メモリ（I、Pピクチャ用画像メモリ）7と、ピクチャ選択部8に供給する。

【0062】画像メモリ7は、動き補償加算部6から供給される復号画像が、IピクチャまたはPピクチャの画像である場合、その復号画像を、その後復号される符号化データの参照画像として一時記憶する。なお、MPEG2では、Bピクチャは参照画像とされないことから、動き補償加算部6から供給される復号画像が、Bピクチャの画像である場合には、その復号画像は、画像メモリ7に記憶されない。

【0063】ピクチャ選択部8は、動き補償加算部6が出力する復号画像、または画像メモリ7に記憶された復号画像のフレーム（またはフィールド）を、表示順に選択して出力する。即ち、MPEG2方式では、画像のフレーム（またはフィールド）の表示順と復号順（符号化順）とが一致していないため、ピクチャ選択部8は、復号順に並んでいる復号画像のフレーム（またはフィールド）を表示順に並べ替えて出力する。

【0064】このようにして表示順の並びとされた復号画像は、例えば、図示せぬディスプレイ等へ供給されて表示される。

【0065】一方、動き補償部4は、分離部1が出力する動きベクトルや動き補償タイプを受信し、その動き補償タイプに基づいて、参照画像となるフレーム（またはフィールド）を、画像メモリ7から読み出す。さらに、動き補償部4は、画像メモリ7から読み出した参照画像に対して、分離部1が出力する動きベクトルにしたがった動き補償を施し、その結果得られる予測画像を、画像メモリ5に供給して記憶させる。

【0066】このようにして画像メモリ5に記憶された予測画像は、上述したように、動き補償加算部6において、逆DCT変換部3が出力する残差画像と加算される。

【0067】なお、図1のMPEGデコーダにおいては、各ブロックにおける遅延時間を吸収するためのタイミング調整用のメモリを同期信号を必要とするが、その図示は省略してある。後述する画像処理装置や学習装置においても同様である。

【0068】次に、図3は、MPEG符号化された符号化データとしてのビデオストリームを、逆DCT変換せずに復号する画像処理装置の構成例を示している。なお、図中、図1のMPEGデコーダにおける場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図3の画像処理装置は、逆DCT変換部3に代えて、FT(Frequency-Time)変換部10が設けられている他は、図1のMPEGデコーダと同様に構成されている。

【0069】図1のMPEGデコーダにおいては、逆DCT変換部3において、MPEG符号化された符号化データとしてのビデオストリームに含まれるブロックごと

のDCT係数を逆DCT変換し、これにより、周波数領域のデータとしてのDCT係数を、時間領域または空間領域のデータ（以下、適宜、時空間領域のデータという）としての画素値に変換するようになっているが、図3の画像処理装置では、FT変換部10において、ブロックごとのDCT係数が、画素値に変換されるようになっている。

【0070】即ち、図4は、図3のFT変換部10の構成例を示している。

【0071】モード制御部11は、DCT係数抽出/逆量子化部2（図3）から供給されるDCT係数のブロックを、順次、注目ブロックとし、その注目ブロックのDCT係数を、符号制御部12に供給する。さらに、モード制御部11は、注目ブロックの各画素を、例えば、いわゆるラスタスキャン順に、順次、注目画素とする。

【0072】さらに、モード制御部11は、注目ブロックにおける注目画素の位置を認識し、その位置を表す情報を画素位置モードとする。

【0073】即ち、本実施の形態では、MPEG符号化された符号化データ（ビデオストリーム）を復号対象としており、MPEGでは、ブロックは、横×縦が8×8の画素またはDCT係数で構成される。従って、ここでは、ブロックにおける画素の位置としては、64カ所の位置が存在し、モード制御部11は、その64カ所の各位置を表す情報を、画素位置モードとする。

【0074】なお、ここでは、ブロックの64カ所の位置における、例えば、ラスタスキャン順で、n番目の位置を、画素位置モード#n-1と表すこととする。本実施の形態では、0乃至63の64モードの画素位置モードが存在する。

【0075】モード制御部11は、さらに、注目画素の画素位置モードを、例えば、1/4に縮退し、ブロックにおける画素の数よりも総数が少ない画素位置モードである縮退画素位置モードを得て、種データ記憶部13に供給する。ここで、本実施の形態では、64モードの画素位置モードが存在するから、縮退画素位置モードは、16モード（64モード/4）だけ存在することとなる。

【0076】また、モード制御部11は、後述する注目画素の領域情報を得て、その領域情報に基づき、符号制御部12を制御する。

【0077】符号制御部12は、モード制御部11から供給される領域情報に基づき、やはり、モード制御部11から供給される注目ブロックのDCT係数の符号を操作し、積和演算部15に出力する。

【0078】種データ記憶部13は、周波数領域のデータであるDCT係数を、時空間領域のデータである画素値に変換するのに用いられる変換係数を生成する元となる種データを、縮退画素位置モードと対応付けて記憶しており、モード制御部11から供給される注目画素の縮

10

20

30

40

50

退画素位置モードに対応する種データを、変換係数生成部14に供給する。

【0079】変換係数生成部14は、種データ記憶部13から供給される種データから、変換係数を生成し、積和演算部15に供給する。積和演算部15は、変換係数生成部14から供給される変換係数と、符号制御部12から供給される注目ブロックのDCT係数とを用いた積和演算を行い、その積和演算結果を、注目画素の復号画素値として出力する。

【0080】以上のように構成されるFT変換部10では、周波数領域のデータであるDCT係数が、時空間領域のデータである画素値に変換される。従って、FT変換部10における処理は、周波数(Frequency)と時間(Ti * me)の頭文字をとって、FT変換と呼ぶことができる。

$$L_{i,j} = F_{i,0} \times f_{j,0} + F_{i,1} \times f_{j,1} + \dots + F_{i,n} \times f_{j,n} \quad (12)$$

【0084】但し、 $f_{j,i}$ は、注目ブロックの64個のDCT係数のシーケンス(例えば、ラスタスキャン順のシーケンス)のうちの、先頭からi番目のDCT係数を表す。また、 $F_{i,j}$ は、画素位置モード#nの画素の画素値を求めるのに、注目ブロックの64個のDCT係数のシーケンスの先頭からi番目のDCT係数 $f_{j,i}$ と乗算される変換係数を表す。

【0085】式(10)の左辺の行列演算 C^TFC によって、 8×8 の画素値の行列 X を求めることは、その行列 X のある1つの画素だけに注目すれば、式(12)を計算することに対応する。従って、FT変換部10で行われるFT変換と、図1の逆DCT変換部3で行われる逆DCT変換とは、等価である。

【0086】但し、図1の逆DCT変換部3において、式(10)の逆DCT変換を行うためには、8行 \times 8列のDCT変換行列 C のコンポーネント c_{ij} 、即ち、64個のコンポーネント $c_{0,0}$ 乃至 $c_{7,7}$ を記憶しておく必要がある。これに対して、FT変換部10では、変換係数生成部14において、後述するように、種データどうしの積を計算することによって、式(12)の64個の変換係数 $F_{i,j}$ 乃至 $F_{n,j}$ が生成されるが、その変換係数の生成のために、種データ記憶部13に記憶させておく種データの数が、DCT変換行列 C の64個のコンポーネント c_{ij} よりも少ないため、DCT係数を画素値に変換するのに必要なデータを記憶させる種データ記憶部13として、記憶容量の小さいメモリを採用することができる。

【0087】次に、図5乃至図10を参照して、図4のモード制御部11による画素位置モードの縮退(画素位置モードの縮退画素位置モードへの変換)と、符号制御部12によるDCT係数の符号の操作について説明する。

【0088】モード制御部11は、注目画素が、注目ブロックにおける複数の領域のうちのいずれに位置するかによって、その注目画素の画素位置モードを縮退画素位

【0081】なお、逆DCT変換を表す式(10)によれば、注目ブロックのDCT係数をコンポーネントとする 8×8 の行列 F の左側から、DCT変換行列 C の転置行列である 8×8 の行列 C^T を乗算し、その乗算の結果得られる 8×8 の行列の右側から、 8×8 のDCT変換行列 C を乗算することにより、 8×8 の画素値の行列 X が求められる。

【0082】これに対して、FT変換部10では、画素位置モード#nの画素の画素値 $L_{i,j}$ が、原理的には、次式の積和演算によって求められる。

【0083】

置モードに変換(縮退)する。

【0089】即ち、モード制御部11は、注目ブロックを、垂直方向と水平方向にそれぞれ2等分して得られる左上、右上、左下、右下の4つの 4×4 の領域のうちのいずれの領域に、注目画素が位置するかを判定する。

【0090】注目画素が位置する領域(以下、適宜、注目領域という)が、注目ブロックの左上の領域(左上領域)である場合、モード制御部11は、注目ブロックにおける注目画素の位置を表す情報を、縮退画素位置モードとして出力する。即ち、この場合、モード制御部11は、例えば、図5Aに示すように、注目ブロックの 4×4 の左上領域のいずれに、注目画素が位置するかによって、0乃至15の16モードの縮退画素位置モードのうちのいずれかを、注目画素の縮退画素位置モードとして出力する。ここで、図5Aの実施の形態では、 4×4 の左上領域のラスタスキャン順に、0から15までの縮退画素位置モードが割り当てられている。即ち、例えば、いま、注目ブロックの左からx番目で、上からy番目の画素を、 $p(x, y)$ と表すこととすると、左上領域に位置する画素 $p(1, 1)$ 、 $p(2, 1)$ 、 $p(3, 1)$ 、 $p(4, 1)$ 、 $p(1, 2)$ 、 $p(2, 2)$ 、 $p(3, 2)$ 、 $p(4, 2)$ 、 $p(1, 3)$ 、 $p(2, 3)$ 、 $p(3, 3)$ 、 $p(4, 3)$ 、 $p(1, 4)$ 、 $p(2, 4)$ 、 $p(3, 4)$ 、 $p(4, 4)$ については、縮退画素位置モード#0、#1、#2、#3、#4、#5、#6、#7、#8、#9、#10、#11、#12、#13、#14、#15が、それぞれ出力される。

【0091】さらに、注目領域が左上領域である場合には、モード制御部11は、その旨を表す領域情報を、符号制御部12に供給する。符号制御部12は、注目領域が左上領域である旨の領域情報を受信すると、モード制御部11から供給される注目ブロックの 8×8 のDCT係数の符号を、図5Bに示すように、特に操作せず、そのままにして、そのDCT係数を、そのまま積和演算部15に供給する。

【0092】なお、図5Bにおける数字は(図6B、図9B、および図10Bにおいても同様)、注目ブロックの64個のDCT係数を、例えば、ラスタスキャン順のシーケンスに並べた場合の、先頭からi番目のDCT係数を f_{i-1} と表したときの、そのDCT係数 f_{i-1} のサブインデックス $i-1$ を表す。

【0093】積和演算部15は、縮退画素位置モードが $\#n'$ のときには、その縮退画素位置モード $\#n'$ の画素の画素値を求めるための64個の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',63}$ を用いて、式(12)に示すように、

$$L_n = F_{n',0} \times f_0 + F_{n',1} \times f_1 + \dots + F_{n',63} \times f_{63} \quad (13)$$

【0096】次に、注目領域が、注目ブロックの右上の領域(右上領域)である場合、モード制御部11は、注目ブロックを左右に2等分する線(以下、適宜、垂直分割線という)について、注目画素と線対称の位置にある注目ブロックの左上領域における画素の位置を表す情報としての縮退画素位置モードを、注目画素の縮退画素位置モードとして出力する。即ち、モード制御部11は、例えば、図6Aに示すように、注目ブロックの4×4の右上領域のいずれに、注目画素が位置するかによって、0乃至15の16モードの縮退画素位置モードのうちのいずれかを、注目画素の縮退画素位置モードとして出力する。従って、右上領域に位置する画素 $p(8,1), p(7,1), p(6,1), p(5,1), p(8,2), p(7,2), p(6,2), p(5,2), p(8,3), p(7,3), p(6,3), p(5,3), p(8,4), p(7,4), p(6,4), p(5,4)$ については、左上領域に位置する画素 $p(1,1)$ 乃至 $p(4,4)$ における場合と同様に、縮退画素位置モード $\#0$ 乃至 $\#15$ が、それぞれ出力される。

【0097】さらに、注目領域が右上領域である場合に※

$$L_n = F_{n',0} \times f_0 + F_{n',1} \times (-f_1) + \dots + F_{n',63} \times (-f_{63}) \quad (14)$$

【0101】なお、式(14)においては、DCT係数を構成する注目ブロックの64個のDCT係数のうち、偶数列に位置するもの(以下、適宜、偶数列DCT係数という)に対して、 (-1) が乗算されることにより、その偶数列DCT係数の符号が反転されている(＋から－、または－から＋にされている)。

【0102】ここで、注目領域が、右上領域である場合、モード制御部11は、上述のように、垂直分割線について、注目画素と線対称の位置にある左上領域における画素(以下、適宜、垂直線対称画素という)の縮退画素位置モードを、注目画素の縮退画素位置モードとして採用することにより、画素位置モードを縮退している。

【0103】このように、右上領域の画素の縮退画素位置モード $\#n'$ を、その垂直線対称画素の縮退画素位置モード $\#n'$ と兼用する場合、右上領域の画素と、その垂直線対称画素とは、同一の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',63}$ を用いて求められることになる。

※は、モード制御部11は、その旨を表す領域情報を、符号制御部12に供給する。符号制御部12は、注目領域が右上領域である旨の領域情報を受信すると、図6Bに示すように、モード制御部11から供給される注目ブロックの8×8のDCT係数のうち、注目ブロックの偶数列(最左列を第1列とする)に位置するものの符号を反転し、その結果得られるDCT係数を、積和演算部15に供給する。

【0094】従って、左上領域に位置する注目画素の縮退画素位置モードを $\#n'$ とすると、積和演算部15において、その注目画素の画素値 L_n は、式(12)に対応する次式にしたがって求められる。

$$L_n = F_{n',0} \times f_0 + F_{n',1} \times f_1 + \dots + F_{n',63} \times f_{63} \quad (13)$$

【0098】積和演算部15は、縮退画素位置モードが $\#n'$ のときには、その縮退画素位置モード $\#n'$ の画素の画素値を求めるための64個の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',63}$ と、符号制御部12から供給される注目ブロックの64個のDCT係数 $f_0, -f_1, \dots, -f_{63}$ との積和演算を行い、その積和演算結果を、注目画素の復号結果とする。

【0099】従って、右上領域に位置する注目画素の縮退画素位置モードを $\#n'$ とすると、積和演算部15において、その注目画素の画素値 L_n は、式(12)に対応する次式にしたがって求められる。

$$L_n = F_{n',0} \times f_0 + F_{n',1} \times (-f_1) + \dots + F_{n',63} \times (-f_{63}) \quad (14)$$

【0100】このように、右上領域の画素と、その垂直線対称画素とは、同一の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',63}$ を用いて求められることになる。

【0101】即ち、右上領域の画素と、その垂直線対称画素とは、垂直分割線に対して左右対称となる位置関係を有し、右上領域の画素の画素値は、その位置関係が左右対称になっている垂直線対称画素と同一の縮退画素位置モード $\#n'$ に対応する変換係数 $F_{n',0}$ 乃至 $F_{n',63}$ を用いて求められる。この場合、右上領域の画素の位置におけるDCT係数の基底となるコサイン波形には、その垂直線対称画素の位置におけるDCT係数の基底となるコサイン波形の左右を反転したコサイン波形が割り当てられることになる。このため、右上領域の画素の画素値を求める場合には、式(14)に示したように、偶数列DCT係数の符号を反転することとしている。

【0102】ここで、図7は、偶数列DCT係数となっているDCT係数の1つである f_1 の基底となっているコサイン波形を示しており、図8は、偶数列DCT係数

ではないDCT係数の1つである f_1 の基底となっているコサイン波形を示している。

【0106】 8×8 のDCT係数のブロックについて、左上のDCT係数の座標を原点として、水平方向の周波数に対応する横方向の座標を u と、垂直方向の周波数に対応する縦方向の座標を v と、それぞれ表すとともに、 8×8 の画素値のブロックについて、左上の画素の座標を原点として、水平方向の位置に対応する横方向の座標を i と、垂直方向の位置に対応する縦方向の座標を j と、それぞれ表すこととすると、ブロックのある位置 (i, j) における水平方向または垂直方向の基底波形(DCT係数の基底となるコサイン波形)の値は、式(11)から、 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ または $A_v \times \cos((2i+1) \times v \times \pi / 16)$ で、それぞれ表される。なお、いまの場合、 i, j, u, v は、0乃至7の範囲の整数値をとる。

【0107】従って、図7Aに示す偶数列DCT係数 f_1 の水平方向の基底のコサイン波形は、図7Bにおいて実線で示すものとなる。このコサイン波形は、その左右を反転すると、図7Bにおいて点線で示す波形となり、この左右反転波形(点線の波形)は、元のコサイン波形(実線の波形)の符号を反転したもの(−1倍したもの)となる。

【0108】一方、図8Aに示す偶数列DCT係数でないDCT係数 f_2 の基底のコサイン波形は、図8Bにおいて実線で示すものとなる。このコサイン波形は、その左右を反転しても、元の図8Bに実線で示す波形に一致する。

【0109】従って、時空間領域(ここでは、空間領域)において、右上領域の画素を、その垂直線対称画素と対応させることは、周波数領域において、偶数列DCT係数の基底のコサイン波形の符号を反転させることに相当する。

【0110】このため、右上領域の画素の画素値を、縮退画素位置モード $\#n$ に対応する変換係数 $F_{n,0}, F_{n,1}, \dots, F_{n,15}$ によって求める場合には、式(14)に示したように、偶数列DCT係数の符号が反転される。

【0111】なお、上述のように、偶数列DCT係数でないDCT係数の基底のコサイン波形は、その左右を反転しても、元のコサイン波形に一致するので、偶数列DCT係数でないDCT係数については、符号を反転する*

$$L_{n,0} = F_{n,0} \times f_0 + F_{n,1} \times f_1 + \dots + F_{n,15} \times (-f_{15})$$

【0117】なお、式(15)においては、DCT係数を構成する注目ブロックの64個のDCT係数のうち、偶数行に位置するもの(以下、適宜、偶数行DCT係数という)に対して、(−1)が乗算されることにより、その偶数行DCT係数の符号が反転されている。

【0118】ここで、注目領域が、左下領域である場

*必要はない。

【0112】次に、注目領域が、注目ブロックの左下の領域(左下領域)である場合、モード制御部11は、注目ブロックを上下に2等分する線(以下、適宜、水平分割線という)について、注目画素と線対称の位置にある注目ブロックの左上領域における画素の位置を表す情報としての縮退画素位置モードを、注目画素の縮退画素位置モードとして出力する。即ち、モード制御部11は、例えば、図9Aに示すように、注目ブロックの 4×4 の左下領域のいずれに、注目画素が位置するかによって、0乃至15の16モードの縮退画素位置モードのうちのいずれかを、注目画素の縮退画素位置モードとして出力する。従って、左下領域に位置する画素 $p(1, 8), p(2, 8), p(3, 8), p(4, 8), p(1, 7), p(2, 7), p(3, 7), p(4, 7), p(1, 6), p(2, 6), p(3, 6), p(4, 6), p(1, 5), p(2, 5), p(3, 5), p(4, 5)$ については、左上領域に位置する画素 $p(1, 1)$ 乃至 $p(4, 4)$ における場合と同様に、縮退画素位置モード $\#0$ 乃至 $\#15$ が、それぞれ出力される。

【0113】さらに、注目領域が左下領域である場合には、モード制御部11は、その旨を表す領域情報を、符号制御部12に供給する。符号制御部12は、注目領域が左下領域である旨の領域情報を受信すると、図9Bに示すように、モード制御部11から供給される注目ブロックの 8×8 のDCT係数のうち、注目ブロックの偶数行(最上行を第1行とする)に位置するものの符号を反転し、その結果得られるDCT係数を、積和演算部15に供給する。

【0114】積和演算部15は、縮退画素位置モードが $\#n$ のときには、その縮退画素位置モード $\#n$ の画素の画素値を求めるための64個の変換係数 $F_{n,0}, F_{n,1}, \dots, F_{n,15}$ と、符号制御部12から供給される注目ブロックの64個のDCT係数 f_0, f_1, \dots, f_{15} との積和演算を行い、その積和演算結果を、注目画素の復号結果とする。

【0115】従って、左下領域に位置する注目画素の縮退画素位置モードを $\#n$ とすると、積和演算部15において、その注目画素の画素値 $L_{n,0}$ は、式(12)に対応する次式にしたがって求められる。

【0116】

$$\dots (15)$$

合、モード制御部11は、上述のように、水平分割線について、注目画素と線対称の位置にある左上領域における画素(以下、適宜、水平線対称画素という)の縮退画素位置モードを、注目画素の縮退画素位置モードとして採用することにより、画素位置モードを縮退している。

【0119】このように、左下領域の画素の縮退画素位

置モードを、その水平線対称画素の縮退画素位置モードと兼用する場合、左下領域の画素と、その水平線対称画素とは、同一の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',N-1}$ を用いて求められることになる。

【0120】即ち、左下領域の画素と、その水平線対称画素とは、水平分割線に対して上下対称となる位置関係を有し、左下領域の画素の画素値は、その位置関係が上下対称になっている水平線対称画素と同一の縮退画素位置モードに対応する変換係数 $F_{n',0}$ 乃至 $F_{n',N-1}$ を用いて求められる。この場合、左下領域の画素の位置におけるDCT係数の基底となるコサイン波形には、その水平線対称画素の位置におけるDCT係数の基底となるコサイン波形の上下を反転したコサイン波形が割り当てられることになる。このため、左下領域の画素の画素値を求める場合には、式(15)に示したように、偶数行DCT係数の符号を反転することとしている。

【0121】即ち、偶数行DCT係数の基底のコサイン波形は、その上下を反転すると、図7Bに示した偶数列DCT係数における場合と同様に、元のコサイン波形の符号を反転したもの(−1倍したもの)となる。

【0122】一方、偶数行DCT係数でないDCT係数の基底のコサイン波形は、その上下を反転すると、図8Bに示した偶数列DCT係数でないDCT係数における場合と同様に、元の波形に一致する。

【0123】従って、空間領域において、左下領域の画素を、その水平線対称画素と対応させることは、周波数領域において、偶数行DCT係数の基底のコサイン波形の符号を反転させることに相当する。

【0124】このため、左下領域の画素の画素値を、縮退画素位置モード# n' に対応する変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',N-1}$ によって求める場合には、式(15)に示したように、偶数行DCT係数の符号が反転される。

【0125】なお、上述のように、偶数行DCT係数でないDCT係数の基底のコサイン波形は、その上下を反転しても元のコサイン波形に一致するので、偶数行DCT係数でないDCT係数については、符号を反転する必要はない。

【0126】次に、注目領域が、注目ブロックの右下の領域(右下領域)である場合、モード制御部11は、注目ブロックの垂直分割線と水平分割線との交点(以下、適宜、ブロック中心点という)について、注目画素と点対称の位置にある注目ブロックの左上領域における画素*

$$L_{n'} = F_{n',0} \times f_0 + F_{n',1} \times (-f_1) + \dots + F_{n',N-1} \times f_{N-1}$$

【0132】なお、式(16)においては、DCT係数を構成する注目ブロックの64個のDCT係数のうち、偶数列DCT係数と偶数行DCT係数の両方に対して、(−1)が乗算されることにより、偶数列DCT係数または偶数行DCT係数のうちのいずれか一方のみになっ

*の位置を表す情報としての縮退画素位置モードを、注目画素の縮退画素位置モードとして出力する。即ち、モード制御部11は、例えば、図10Aに示すように、注目ブロックの4×4の右下領域のいずれに、注目画素が位置するかによって、0乃至15の16モードの縮退画素位置モードのうちのいずれかを、注目画素の縮退画素位置モードとして出力する。従って、右下領域に位置する画素 $p(8,8), p(7,8), p(6,8), p(5,8), p(8,7), p(7,7), p(6,7), p(5,7), p(8,6), p(7,6), p(6,6), p(5,6), p(8,5), p(7,5), p(6,5), p(5,5)$ については、左上領域に位置する画素 $p(1,1)$ 乃至 $p(4,4)$ における場合と同様に、縮退画素位置モード#0乃至#15が、それぞれ出力される。

【0127】さらに、注目領域が右下領域である場合には、モード制御部11は、その旨を表す領域情報を、符号制御部12に供給する。符号制御部12は、注目領域が右下領域である旨の領域情報を受信すると、図10Bに示すように、モード制御部11から供給される注目ブロックの8×8のDCT係数のうち、偶数列DCT係数の符号を反転するとともに、偶数行DCT係数の符号を反転し、積和演算部15に供給する。

【0128】従って、この場合、注目ブロックの8×8のDCT係数のうち、図10Bに影を付して示す注目ブロックの偶数列DCT係数にのみなっているものと、偶数行DCT係数にのみなっているものの符号が反転されることになる。即ち、この場合、注目ブロックのDCT係数のうち、偶数列DCT係数にもなっており、偶数行DCT係数にもなっているものは、符号が2回反転されるため、結局、元の符号に戻される。

【0129】積和演算部15は、縮退画素位置モードが# n' のときには、その縮退画素位置モード# n' の画素の画素値を求めるための64個の変換係数 $F_{n',0}, F_{n',1}, \dots, F_{n',N-1}$ と符号制御部12から供給される注目ブロックの64個のDCT係数 $f_0, -f_1, \dots, f_{N-1}$ との積和演算を行い、その積和演算結果を、注目画素の復号結果とする。

【0130】従って、右下領域に位置する注目画素の縮退画素位置モードを# n' とすると、積和演算部15において、その注目画素の画素値 $L_{n'}$ は、式(12)に対応する次式にしたがって求められる。

$$\begin{aligned} \text{【0131】} \\ L_{n'} = F_{n',0} \times f_0 + F_{n',1} \times (-f_1) + \dots + F_{n',N-1} \times f_{N-1} \end{aligned}$$

ているDCT係数の符号が反転されている。

【0133】ここで、注目領域が、右下領域である場合、モード制御部11は、上述のように、ブロック中心点について、注目画素と点対称の位置にある左上領域における画素(以下、適宜、点対称画素という)の縮退画

素位置モードを、注目画素の縮退画素位置モードとして採用することにより、画素位置モードを縮退している。

【0134】このように、右下領域の画素の縮退画素位置モードを、その点対称画素の縮退画素位置モードと兼用する場合、右下領域の画素と、その点対称画素とは、同一の変換係数 $F_{\dots\dots\dots}$ を用いて求められることになる。

【0135】即ち、右下領域の画素と、その点対称画素とは、ブロック中心点に対して点対称となる位置関係を有し、即ち、垂直分割線に対して線対称に移動し、さらに、水平分割線に対して線対称に移動した位置関係を有し、右下領域の画素の画素値は、その位置関係が点対称になっている点対称画素と同一の縮退画素位置モードに対応する変換係数 $F_{\dots\dots\dots}$ 乃至 $F_{\dots\dots\dots}$ を用いて求められる。従って、右下領域の画素の位置におけるDCT係数の基底となるコサイン波形には、その点対称画素の位置におけるDCT係数の基底となるコサイン波形の左右を反転し、さらに、上下を反転したコサイン波形が割り当てられることになる。このため、右下領域の画素の画素値を求める場合には、式(16)に示したように、偶数列DCT係数の符号を反転し、さらに偶数行DCT係数の符号を反転することとしている。

【0136】即ち、上述したように、偶数列DCT係数の基底のコサイン波形は、その左右を反転すると、元のコサイン波形の符号を反転したものとなり、偶数行DCT係数の基底のコサイン波形は、その上下を反転すると、元のコサイン波形の符号を反転したものとなる。

【0137】従って、空間領域において、右下領域の画素を、その点対称画素と対応させることは、周波数領域において、偶数行DCT係数の基底のコサイン波形の符号を反転させるとともに、偶数行DCT係数の基底のコサイン波形の符号を反転させることに相当する。

【0138】このため、左下領域の画素の画素値を、縮退画素位置モード# n' に対応する変換係数 $F_{\dots\dots\dots}$ 、 $F_{\dots\dots\dots}$ 、 $F_{\dots\dots\dots}$ によって求める場合には、式(16)に示したように、偶数列DCT係数にのみなっているDCT係数と、偶数行DCT係数にのみなっているDCT係数の符号が反転される。

【0139】なお、偶数列DCT係数でもあり、偶数行DCT係数でもあるDCT係数については、符号の反転が2度行われることにより、結局、元の符号に戻るため、符号の反転を行う必要はない。

$$L(i, j) = \sum (F(i, j, u, v) \times f(u, v))$$

..... (17)

但し、式(17)において、 Σ は、 u 、 v を、それぞれ0乃至7の整数値に代えてのサメーションを表す。

【0146】ここで、式(17)における $F(i, j, u, v)$ と $f(u, v)$ は、式(12)における $F_{\dots\dots\dots}$ と $f_{\dots\dots\dots}$ に、それぞれ等価なものであり、図4の積和演算部15では、原理的には、式(17)の積和演算によ

*【0140】ここで、上述の場合には、符号制御部12において、モード制御部11が出力するDCT係数の符号を操作するようにしたが、符号制御部12では、変換係数生成部14が出力する変換係数の符号を操作するようにし、積和演算部15において、実質的に、式(13)乃至式(16)の積和演算が行われるようにすることも可能である。

【0141】次に、図11を参照して、図4の種データ記憶部13に記憶される種データについて説明する。

【0142】上述したように、 8×8 のDCT係数のブロックについて、左上のDCT係数の座標を原点として、水平方向の周波数に対応する横方向の座標を u と、垂直方向の周波数に対応する縦方向の座標を v と、それぞれ表すとともに、 8×8 の画素値のブロックについて、左上の画素の座標を原点として、水平方向の位置に対応する横方向の座標を i と、垂直方向の位置に対応する縦方向の座標を j と、それぞれ表すこととすると、ブロックのある位置 (i, j) における水平方向または垂直方向の基底波形(DCT係数の基底となるコサイン波形)の値は、式(11)から、 $A_u \times \cos((2j+1) \times u \times \pi/16)$ または $A_v \times \cos((2i+1) \times v \times \pi/16)$ で、それぞれ表される。

【0143】そして、ブロックの座標 (u, v) (左から $u+1$ 番目で、上から $v+1$ 番目)に位置するDCT係数は、そのブロックの画素における水平方向の周波数 u (正確には、 u に相当する周波数)の空間周波数成分と、垂直方向の周波数 v (正確には、 v に相当する周波数)の空間周波数成分との積であるから、そのブロックの空間領域における水平方向の周波数 u の空間周波数成分と、垂直方向の周波数 v の空間周波数成分を表す。

【0144】いま、ブロックのある位置 (i, j) における、ある周波数 u の水平方向の基底波形 $A_u \times \cos((2j+1) \times u \times \pi/16)$ の値と、ある周波数 v の垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi/16)$ の値との積を $F(i, j, u, v)$ と表すこととすると、ブロックのある位置 (i, j) の画素の画素値 $L(i, j)$ は、そのブロックの各位置 (u, v) のDCT係数 $f(u, v)$ と、各周波数 u, v についての $F(i, j, u, v)$ との、次式のような積和演算によって求めることができる。

【0145】

..... (17)

..... (17)

って、画素値が求められる。
【0147】従って、式(17)における、DCT係数 $f(u, v)$ に対する係数 $F(i, j, u, v)$ が、変換係数生成部14で生成される変換係数となるが、この変換係数 $F(i, j, u, v)$ としては、ある位置 (i, j) の画素の画素値を求めるのに、 u と v が、そ

れぞれ0乃至7の値のときのもの、即ち、64個の変換係数 $F(i, j, 0, 0)$ 乃至 $F(i, j, 7, 7)$ が必要となる。

【0148】よって、ブロックの 8×8 画素の画素値を復号するには、その64(=8×8)の各位置の画素について、それぞれ、64個の変換係数 $F(i, j, u, v)$ が必要となる。即ち、DCT係数のブロックを、画素値のブロックに変換(復号)するには、64×64個の変換係数 $F(i, j, u, v)$ が必要となる。

【0149】しかしながら、図4のFT変換部10において、このような64×64個の多数の変換係数 $F(i, j, u, v)$ を記憶しておくのでは、大容量のメモリが必要となる。

【0150】そこで、図4のFT変換部10では、変換係数生成部14において、種データ記憶部13に記憶された種データから、変換係数が生成される。

【0151】即ち、式(17)の変換係数 $F(i, j, u, v)$ は、上述したように、周波数 u の水平方向の基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ の値と、周波数 u の垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi / 16)$ の値との積として求められる。

【0152】いまの場合、 i, j, u, v は、いずれも、0乃至7の整数値をとるから、水平方向の基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ も、垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi / 16)$ も、64(=8×8)の値を取り得る。また、水平方向の基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ がとる値と、垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi / 16)$ がとる値とは同一であるから、水平方向の基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ がとる64個の値か、または、垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi / 16)$ がとる64個の値を、種データとして、種データ記憶部13(図4)に記憶させておくことで、変換係数生成部14(図4)では、式(17)によって画素値を求めるための変換係数 $F(i, j, u, v)$ を得ることができる。

【0153】ところで、いま、水平方向と垂直方向のうちの、例えば、水平方向の空間周波数にのみ注目し、DCT変換における水平方向の、周波数 u の基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ を、 g_u と表すこととすると、 u が0, 1, 2, 3, 4, 5, 6, 7である場合の基底波形 $g_0, g_1, g_2, g_3, g_4, g_5, g_6, g_7$ は、それぞれ、図11A、図11B、図11C、図11D、図11E、図11F、図11G、図11Hに示すようになる。

【0154】なお、図11A乃至図11Hにおいて、横軸の j がとる整数値0乃至7は、ブロックの上から $j+1$ 番目の画素の中心位置を表す。

【0155】図11A乃至図11Hから、水平方向の基底波形 g_u は、周波数 u が偶数(0, 2, 4, 6)の場合は、空間領域において、ブロックの中心に対して線対称になり、周波数 u が奇数(1, 3, 5, 7)の場合は、ブロックの中心に対して点対称になる。

【0156】従って、水平方向の基底波形 g_u における、ブロックの垂直方向の各位置 j の値は、そのすべて記憶していなくても、ブロックを、そのブロック中心で上下に2等分した2つのうちの一方についての値だけを記憶していれば、求めることができる。

【0157】即ち、水平方向の基底波形 g_u については、周波数 u が偶数の場合、位置(座標)を表す j が0, 1, 2, 3それぞれのときの値と、位置 j が7, 6, 5, 4それぞれのときの値とは等しい。また、水平方向の基底波形 g_u については、周波数 u が奇数の場合、位置 j が0, 1, 2, 3それぞれのときの値と、位置 j が7, 6, 5, 4それぞれのときの値とは、符号が逆で、大きさが等しい。従って、水平方向の基底波形 g_u については、周波数 u が偶数の場合、位置 j が0乃至3のときの値(または4乃至7のときの値)を記憶しておけば、位置 j が4乃至7のときの値(または位置 j が1乃至3のときの値)を求めることができる。

【0158】なお、このことは、垂直方向の基底波形 $A_v \times \cos((2i+1) \times v \times \pi / 16)$ について考えた場合も、同様である。

【0159】以上から、周波数 u (または v)が、0乃至7それぞれである場合についての、位置 j (または i)が、0乃至3それぞれのときの、水平方向(または垂直方向)の基底波形の値、即ち、32個の基底波形の値を、種データとして、種データ記憶部13(図4)に記憶させておくことで、変換係数生成部14(図4)では、式(17)によって画素値を求めるための変換係数 $F(i, j, u, v)$ をすべて得ることができる。

【0160】ここで、周波数 u が0の場合においては、基底波形 $A_u \times \cos((2j+1) \times u \times \pi / 16)$ の値は、 A_u であり(式(11)で説明したように、 $1 / (2\sqrt{2})$ であり)、従って、実際には、種データとしては、図11Iに示すように、32個の基底波形の値ではなく、29個の基底波形の値、即ち、周波数 u が0のときの1つの基底波形の値と、周波数 u が1乃至7それぞれの場合についての、位置 j が0乃至3それぞれのときの28(=7×4)個の基底波形の値との、合計で29個の値を記憶しておけば済む。

【0161】以上から、種データ記憶部13(図4)としては、少なくとも29個の基底波形の値を記憶することのできる、記憶容量の小さいメモリを採用することができる。

【0162】なお、図11Iの実施の形態では、種データを、小数点以下第6位までの精度で示してあるが、種データの精度は、これに限定されるものではない。

【0163】次に、図12のフローチャートおよび図13を参照して、図4のFT変換部10の処理（FT変換）について説明する。

【0164】モード制御部11は、DCT係数抽出／逆量子化部2（図3）からDCT係数のブロックを受信すると、そのブロックを注目ブロックとし、その注目ブロックのDCT係数を、符号制御部12に供給する。

【0165】そして、ステップS1において、モード制御部11は、図13Aに示すように、注目ブロックの画素のうちの、ラスタスキャン順で、まだ、注目画素としていない画素を、注目画素として選択し、ステップS2に進む。図13Aの実施の形態では、ブロックにおける位置（1，3）の画素（左から2（ $=1+1$ ）番目で、上から4（ $=3+1$ ）番目の画素）が、注目画素とされている。

【0166】ステップS2では、モード制御部11は、注目画素の座標（ i, j ）に基づき、画素位置モード# n と領域情報を求め、領域情報を、符号制御部12に供給し、ステップS3に進む。ここで、図13Aの実施の形態においては、ブロックにおける位置（1，3）の画素即ち、ラスタスキャン順で28番目の画素が、注目画素とされているが、この場合、画素位置モード# n は、25（ $=28-1$ ）となる。

【0167】ステップS3では、モード制御部11は、注目画素の画素位置モード# n を縮退することにより、縮退画素位置モード# n' を求め、種データ記憶部13に供給して、ステップS4に進む。ここで、図13Aに示したように、画素位置モード# n が25の場合、縮退画素位置モード# n' は、13となる。

【0168】ステップS4では、種データ記憶部13が、縮退画素位置モード# n' に対応する種データを読み出し、変換係数生成部14に供給する。

【0169】ここで、種データ記憶部13は、図111に示した種データとしての29個の基底波形の値、つまり、周波数 u が0のときの1つの基底波形の値と、周波数 u が1乃至7それぞれの場合についての、位置 j が0乃至4それぞれのときの28個の基底波形の値とを記憶しているが、種データ記憶部13では、これらの29個の基底波形の値が、縮退画素位置モード# n' と対応付けて記憶されている。そして、種データ記憶部13は、モード制御部11からの注目画素の縮退画素位置モード# n' に対応する種データを読み出し、変換係数生成部14に供給する。

【0170】即ち、縮退画素位置モード# n' によれば、注目画素が、ブロックの左上領域の4×4画素のどの画素であるのか、あるいは、ブロックの左上領域の4×4画素のどの画素に対応する右上領域、左下領域、または右下領域の画素であるのかを認識することができる。

【0171】そこで、いま、 $\text{INT}[n'/4]$ が、括

弧[]内の値以下の最大の整数値を意味し、 $\text{MOD}4$

[n']が、括弧[]内の値を、4で除算したときの剰余を意味するものとする、縮退画素位置モードが# n' の注目画素の位置に対応する左上領域の位置の行と列（注目画素の位置に対応する行と列）は、それぞれ、 $\text{INT}[n'/4]+1$ と、 $\text{MOD}4[n'] + 1$ で表すことができる。

【0172】ここで、注目画素の位置に対応する行または列とは、注目画素が左上領域の画素である場合には、その画素の行または列をそれぞれ意味し、注目画素が右上領域、左下領域、または右下領域の画素である場合には、注目画素に対応する左上領域の行または列をそれぞれ意味する。

【0173】また、以下、適宜、注目画素の位置に対応する行を表す $\text{INT}[n'/4]$ を V と表すとともに、注目画素の位置に対応する列を表す $\text{MOD}4[n']$ を H と表すこととし、この H と V で座標（ H, V ）を表す2次元座標系を、縮退座標系ということとする。さらに、縮退座標系において表される座標（ H, V ）を、縮退座標ということとすると、例えば、図13Aに示したように、縮退画素位置モード# n' が13の注目画素については、その縮退座標（ H, V ）は、（1，3）となる。

【0174】なお、縮退座標（ H, V ）は、ブロックの左上領域の画素が注目画素である場合には、ブロックの左上を原点として、その注目画素そのものの座標（ i, j ）を表すこととなるが、ブロックの右上領域、左下領域、および右下領域の画素が注目画素である場合には、その注目画素が対応する、ブロックの左上領域の画素の座標を表すこととなる。

【0175】ところで、いま、例えば、図13Bに示すように、直交する2つの軸で定義される2次元平面における一方の軸に、周波数 u をとり、他方の軸に、位置 j をとることとする。なお、位置 j は、縮退画素位置モード# n' によって決まる $\text{INT}[n'/4]$ や $\text{MOD}4[n']$ と一意に対応するから、図13Bにおける他方の軸は、縮退画素位置モード# n' ということもできる。また、図13Bにおける他方の軸は、基底波形 $A_j \times \cos((2j+1) \times u \times \pi/16)$ の位相ということもできる。

【0176】図13Bに示すように、周波数 u の軸と、位置 j の軸とで定義される2次元平面を考えると、その2次元平面では、1乃至7の周波数 u それぞれについての位置 j が0乃至3それぞれの基底波形の28個の値を表すことができる。ここで、図13Bにおいては、1つのマス目が、ある周波数 u の、ある位置 j における基底波形の値を表している。

【0177】上述したように、縮退座標（ H, V ）の画素の画素値を復号するには、式（17）で用いられる64個の変換係数 $F(H, V, 0, 0)$ 乃至 $F(H, V,$

7, 7)が必要であり、その64個の変換係数 $F(H, V, 0, 0)$ 乃至 $F(H, V, 7, 7)$ を生成するには、位置 j が H の、周波数が0乃至7それぞれの基底波形の8つの値と、位置 j が V の、周波数 u が0乃至7それぞれの基底波形の8つの値が必要である。このため、種データ記憶部13は、モード制御部11から縮退画素位置モード $\#n$ を受信すると、その縮退画素位置モード $\#n$ から、注目画素の縮退座標 (H, V) を求め、図13Bにおける位置 j が H の、周波数 u が1乃至7それぞれの基底波形の7つの値と、位置 j が V の、周波数 u が1乃至7それぞれの基底波形の7つの値を読み出し、変換係数生成部14に供給する。

【0178】さらに、種データ記憶部13は、周波数 u が0のときの1つの基底波形の値を読み出し、変換係数生成部14に供給する。

【0179】従って、例えば、図13Aに示したように、縮退座標 (H, V) が、(1, 3)の画素が注目画素とされた場合には、位置 j が1の、周波数が1乃至7それぞれの基底波形の7つの値、位置 j が3の、周波数が1乃至7それぞれの基底波形の7つの値、および周波数 u が0のときの1つの基底波形の値である種データが、種データ記憶部13から変換係数生成部14に供給される。

【0180】そして、ステップS5に進み、変換係数生成部14は、種データ記憶部13から供給された種データとしての基底波形の値から、水平方向の基底波形の8つの値 F_u と、垂直方向の基底波形の8つの値 F_v を求め、さらに、その水平方向の基底波形 F_u と、垂直方向の基底波形 F_v から、注目画素の画素値を復号するための変換係数を生成する。

【0181】即ち、変換係数生成部14は、ステップS5において、図13Cに示すように、周波数 u が0のときの1つの基底波形の値を先頭として、位置 j が H の、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、水平方向の基底波形の8つの値 F_u とするとともに、周波数 u が0のときの1つの基底波形の値を先頭として、位置 j が V の、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、垂直方向の基底波形の8つの値 F_v とする。

【0182】さらに、変換係数生成部14は、図13Dに示すように、水平方向の基底波形の8つの値 F_u それぞれと、垂直方向の基底波形の8つの値 F_v それぞれとを、総当たりで乗算することにより、図13Eに示す 8×8 の変換係数、即ち、縮退座標 (H, V) の注目画素の画素値を復号するための式(17)における64個の変換係数 $F(H, V, 0, 0)$ 乃至 $F(H, V, 7, 7)$ を生成し、積和演算部15に供給する。

【0183】ここで、水平方向の基底波形の8つの値 F_u の先頭から $u+1$ 番目の値と、垂直方向の基底波形の8つの値 F_v の先頭から $v+1$ 番目の値とが乗算される

ことにより、注目ブロックの座標 (u, v) の位置にあるDCT係数と乗算される変換係数 $F(H, V, u, v)$ が生成されることになる。図13Dおよび図13Eの実施の形態では、水平方向の基底波形の8つの値 F_u の先頭から6($=5+1$)番目の値と、垂直方向の基底波形の8つの値 F_v の先頭から2($=1+1$)番目の値とが乗算されることにより、注目ブロックの座標(5, 1)の位置にあるDCT係数と乗算される変換係数が生成されている。

【0184】その後、ステップS6に進み、符号制御部12は、ステップS2でモード制御部11から供給される注目画素の領域情報に基づいて、図5乃至図10で説明したように、モード制御部11から供給される注目ブロックのDCT係数の符号を反転し、積和演算部15に供給して、ステップS7に進む。

【0185】即ち、本実施の形態では、変換係数生成部14において、ブロックの左上領域の座標 (i, j) にある画素が注目画素とされた場合に、変換係数 $F(i, j, u, v)$ が生成されるとすると、ブロックの右上領域、左下領域、右下領域の、対応する画素が注目画素とされた場合も、同一の変換係数 $F(i, j, u, v)$ が生成される。

【0186】即ち、図7および図8で説明したように、偶数列DCT係数については(偶数行DCT係数についても同様)、位置 j が0乃至3のときの基底波形の値それぞれと、位置 j が7乃至4のときの基底波形の値それぞれとは、符号が異なるだけで大きさが同一であり、偶数列DCT係数でないDCT係数については(偶数行DCT係数でないDCT係数についても同様)、位置 j が0乃至3のときの基底波形の値それぞれと、位置 j が7乃至4のときの基底波形の値それぞれとは、符号も大きさも同一であることから、本実施の形態では、種データとして、式 $A_u \times \cos((2j+1) \times u \times \pi/16)$ (または $A_v \times \cos((2i+1) \times v \times \pi/16)$)で表される基底波形における周波数 u が0乃至7についての、位置 j が0乃至3のときの値だけが採用されており、位置 j が4乃至7のときの値は存在しない。このため、ブロックの左上領域の画素と、その画素に対応する右上領域、左下領域、右下領域の画素それぞれについては、同一の変換係数 $F(i, j, u, v)$ が生成される。

【0187】そこで、図5乃至図10で説明した式(13)乃至(16)の積和演算を行うために、ステップS6では、符号制御部12において、注目画素の領域情報に基づいて、図5乃至図10で説明した、注目ブロックのDCT係数の符号の操作が行われる。

【0188】ステップS7では、積和演算部15は、変換係数生成部14からの変換係数 $F(i, j, u, v)$ と、符号制御部12からの注目ブロックのDCT係数 $f(u, v)$ とを用いて、式(17)の積和演算を行い、

これにより、注目画素が左上領域、右上領域、左下領域、右下領域の画素である場合には、それぞれ、式(13)乃至(16)の演算を行い、注目画素の画素値を復号する。

【0189】そして、ステップS8に進み、モード制御部11は、注目ブロックのすべての画素を注目画素としたかどうかを判定する。ステップS8において、注目ブロックのすべての画素を、まだ注目画素としていないと判定された場合、ステップS1に戻り、注目ブロックの画素のうちの、ラスタスキャン順で、まだ、注目画素とされていない画素が、新たな注目画素として選択され、以下、同様の処理が繰り返される。

【0190】また、ステップS8において、注目ブロックのすべての画素を注目画素としたと判定された場合、処理を終了する。

【0191】なお、図12の処理は、モード制御部11に、DCT係数のブロックが供給されることに、そのブロックを注目ブロックとして繰り返し行われる。

【0192】また、図12の処理において、点線で囲んであるステップS4およびS5の処理と、ステップS6の処理とは、並列に行うことが可能である。

【0193】以上のように、図3の画像処理装置においては、図4のFT変換部10において、種データから、変換係数を生成するようにしたので、種データ記憶部13として、少ない容量のメモリを採用することができ

る。

【0194】ところで、図3の画像処理装置では、FT変換部10において、図1のMPEGデコーダにおける逆DCT変換部3と、実質的に等価の演算が行われるため、その復号画像は、図1のMPEGデコーダが出力する復号画像と同様に、ブロック歪みやモスキートノイズ等の歪みを有する、解像度の劣化したものとなる。

【0195】そこで、図14は、本発明を適用した画像処理装置の一実施の形態の構成例を示している。なお、図中、図1のMPEGデコーダまたは図3の画像処理装置における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

【0196】図14の画像処理装置は、前処理部20および画像再構成部50から構成されており、例えば、画像データをMPEG2方式で符号化することにより得られる符号化データ(ビットストリーム)を復号するようになっている。

【0197】即ち、符号化データは、前処理部20に供給されるようになっている。また、前処理部20には、符号化データの他、画像再構成部50から、既に復号された画像が、参照画像として供給されるようになっている。

【0198】前処理部20は、分離部1、DCT係数抽出/逆量子化部2、動き補償部4、画像メモリ5、DCT変換部21、周波数領域動き補償加算部22、および

バッファメモリ23から構成されており、符号化データに対して、前処理を施すようになっている。

【0199】即ち、DCT変換部21には、分離部1から、DCTタイプが供給されるとともに、画像メモリ5から、動き補償部4において参照画像に動き補償処理を施すことにより得られた予測画像が供給される。

【0200】DCT変換部21は、分離部1から供給されるDCTタイプに基づき、DCT係数抽出/逆量子化部2が出力する注目ブロックのDCTタイプを認識する。さらに、DCT変換部21は、注目ブロックのDCTタイプに基づいて、画像メモリ5に記憶された予測画像から、ブロックと同一の大きさの8×8画素を選択し、その8×8画素をDCT変換することで、DCT係数を得る。この予測画像から得られたDCT係数(以下、適宜、予測DCT係数という)は、DCT変換部21から周波数領域動き補償加算部22に供給される。

【0201】周波数領域動き補償加算部22には、DCT変換部21から、8×8の予測DCT係数が供給される他、分離部1から、注目ブロックを含むマクロブロック(以下、適宜、注目マクロブロックという)のCBPが供給されるとともに、DCT係数抽出/逆量子化部2から、注目ブロックのDCT係数が供給される。

【0202】周波数領域動き補償加算部22は、注目マクロブロックのCBPに基づき、必要に応じて、注目ブロックの各DCT係数と、対応する予測DCT係数とを加算することで、注目ブロックの画素値をDCT変換したDCT係数を求める。

【0203】即ち、注目ブロックがイントラ符号化されているものである場合、その注目ブロックのDCT係数は、画素値のブロック(画素ブロック)をDCT変換したのとなっているから、周波数領域動き補償加算部22は、その注目ブロックのDCT係数を、そのまま、注目ブロックの画素値をDCT変換したDCT係数とする。

【0204】また、注目ブロックがノンイントラ符号化されているものである場合、その注目ブロックは、画素値のブロック(画素ブロック)と、予測画像との差分値(残差画像)をDCT変換したのとなっているから、周波数領域動き補償加算部22は、その注目ブロックの各DCT係数と、DCT変換部21において8×8画素の予測画像をDCT変換して得られる8×8の予測DCT係数のうちの対応するものとを加算することにより、注目ブロックの画素値をDCT変換したDCT係数を求める。

【0205】周波数領域動き補償加算部22において求められた注目ブロックのDCT係数は、分離部1が出力する、その注目ブロック(を含むマクロブロック)のDCTタイプと対応付けられ、前処理部20からバッファメモリ23に供給される。

【0206】バッファメモリ23は、前処理部20から

供給される注目ブロックとそのDCTタイプとのセットを、一時記憶する。

【0207】ここで、バッファメモリ23に記憶されるブロックのDCT係数は、前処理部20の周波数領域動き補償加算部22が出力するものであるから、ブロックのピクチャタイプによらず、また、ブロックがイントラ符号化またはノンイントラ符号化されたかによらず、元の画像の画素値（残差画像ではなく、元の画像）をDCT変換したものとなっている。

【0208】なお、ここでいう元の画像とは、MPEG 10 符号化の対象となった原画像そのものではなく、MPEG符号化の影響により原画像よりも画質が劣化した画像を意味する。

【0209】画像再構成部50は、画像メモリ7、ピクチャ選択部8、およびFT変換部51から構成されており、バッファメモリ23に記憶されたDCT係数から、画像を復号（再構成）する。

【0210】即ち、FT変換部51は、バッファメモリ23に記憶された注目ブロックのDCT係数を対象に、FT変換処理を行うことで、注目ブロックの画素値を復号する。さらに、FT変換部51は、1フレーム（またはフィールド）分の画素値、即ち、1フレーム（またはフィールド）の画像データを復号すると、その復号画像データを、画像メモリ7とピクチャ選択部8に供給する。

【0211】画像メモリ7は、FT変換部51から供給される復号画像データのうち、IピクチャとPピクチャの復号画像データを、参照画像として記憶する。ピクチャ選択部8は、FT変換部51から供給される復号画像データ、または画像メモリ7に記憶された復号画像データを、表示順で選択して出力する。

【0212】次に、図15は、図14のDCT変換部21および周波数領域動き補償加算部22の構成例を示している。

【0213】DCT変換部21は、（8×8画素）サンプリング部61とDCT部62から構成され、画像メモリ5に記憶された予測画像をDCT変換した予測DCT係数を生成するようになっている。

【0214】即ち、サンプリング部61には、画像メモリ5に記憶された予測画像と、分離部1（図14）が出力する注目ブロック（を含むマクロブロック）のDCTタイプが供給されるようになっている。

【0215】ここで、画像メモリ5には、動き補償部4（図14）から、マクロブロックと同一の大きさである16×16画素の予測画像が供給されるようになっており、画像メモリ5は、注目ブロックに対応する16×16画素の予測画像を記憶する。従って、画像メモリ5は、少なくとも16×16画素の画像を記憶することのできる記憶容量を有している。

【0216】サンプリング部61は、画像メモリ5に記

憶された16×16画素の予測画像を、注目ブロックのDCTタイプにしたがってサンプリングし、ブロックと同一の大きさの8×8画素の予測画像を生成する。

【0217】即ち、画像メモリ5に記憶された16×16画素の予測画像は、フレーム構造になっており、注目ブロックの構造と一致している場合と、一致していない場合とがある。

【0218】具体的には、注目ブロックがフレーム構造である場合には、注目ブロックと、画像メモリ5に記憶された16×16画素の予測画像とは、一致した構造のものとなる。

【0219】従って、注目ブロックが、図16Aに示すように、マクロブロック（注目マクロブロック）の左上、左下、右上、または右下のブロックである場合、サンプリング部61は、図16Bに示すように、画像メモリ5に記憶された16×16画素の予測画像のうち、左上、左下、右上、または右下の8×8画素を、それぞれサンプリングし、これにより、注目ブロックの各画素と空間的に対応する位置にある8×8画素の予測画像を得て、DCT部62に供給する。

【0220】ここで、図16において（後述する図17においても同様）、影を付してあるラインは、奇数ライン（トップフィールド）を表し、影を付していないラインは、偶数ライン（ボトムフィールド）を表す。

【0221】一方、注目ブロックがフィールド構造である場合は、注目ブロックと、画像メモリ5に記憶された16×16画素の予測画像とは、異なる構造のものとなる。

【0222】即ち、この場合、注目ブロックを含むマクロブロック（注目マクロブロック）は、図17Aに示すように、上側の8ラインが奇数ライン（トップフィールド）で構成され、下側の8ラインが偶数ライン（ボトムフィールド）で構成される。

【0223】従って、注目ブロックが、注目マクロブロックの左上のブロックである場合、その注目ブロックの8×8画素は、図17Bに示すように、画像メモリ5に記憶された16×16画素の予測画像のうちの、8つの奇数ライン（影を付してあるライン）の左側の8画素に対応する。また、注目ブロックが、注目マクロブロックの左下のブロックである場合、その注目ブロックの8×8画素は、図17Bに示すように、画像メモリ5に記憶された16×16画素の予測画像のうちの、8つの偶数ライン（影を付してないライン）の左側の8画素に対応する。さらに、注目ブロックが、注目マクロブロックの右上のブロックである場合には、その注目ブロックの8×8画素は、図17Bに示すように、画像メモリ5に記憶された16×16画素の予測画像のうちの、8つの奇数ライン（影を付してあるライン）の右側の8画素に対応し、また、注目ブロックが、注目マクロブロックの右下のブロックである場合には、その注目ブロックの8×

8画素は、図17Bに示すように、画像メモリ5に記憶された16×16画素の予測画像のうちの、8つの偶数ライン（影を付していないライン）の右側の8画素に対応する。

【0224】そこで、サンプリング部61は、注目ブロックが、フィールド構造である場合には、画像メモリ5に記憶された16×16画素の予測画像のうち、注目マクロブロックにおける注目ブロックの位置に対応する、上述のような8×8画素をサンプリングし、これにより、注目ブロックの各画素と空間的に対応する位置にある8×8画素の予測画像を得て、DCT部62に供給する。

【0225】DCT部62は、サンプリング部61から供給される、注目ブロックの各画素と空間的に対応する位置にある8×8画素の予測画像をDCT変換し、これにより、8×8の予測DCT係数を得て、周波数領域動き補償加算部22に供給する。

【0226】なお、サンプリング部61において、注目ブロックの構造は、分離部1（図14）が出力する注目ブロック（を含む注目マクロブロック）のDCTタイプ

に基づいて認識される。

【0227】図15において、周波数領域動き補償加算部22は、DCT係数選択部71、加算部72、および選択部73から構成され、DCT係数抽出／逆量子化部2（図14）から供給される注目ブロックのDCT係数と、DCT変換部21から供給される予測DCT係数とを、必要に応じて加算することにより、注目ブロックの元の画像のDCT係数を求める。

【0228】即ち、DCT係数選択部71には、DCT係数抽出／逆量子化部2（図14）が出力する注目ブロックのDCT係数と、分離部1（図14）が出力する注目ブロック（を含む注目マクロブロック）のCBPが供給されるようになっている。

【0229】注目ブロックがイントラ符号化されたものである場合、その注目ブロックのDCT係数は、注目ブロックの元の画像をDCT変換したものであるから、DCT係数選択部71は、注目ブロックをそのまま出力する。DCT係数選択部71の出力は、加算部72と選択部73に供給される。

【0230】注目ブロックがイントラ符号化されたものである場合、加算部72は、特に処理を行わず、また、選択部73は、DCT係数選択部71の出力を選択し、後段のバッファメモリ23（図14）に供給する。

【0231】従って、注目ブロックがイントラ符号化されたものである場合、即ち、DCT係数抽出／逆量子化部2（図14）が出力する注目ブロックのDCT係数が、注目ブロックの元の画像をDCT変換したものである場合には、DCT係数抽出／逆量子化部2（図14）が出力する注目ブロックが、そのまま、バッファメモリ23（図14）に供給される。

【0232】一方、DCT係数選択部71は、注目ブロックがノンイントラ符号化されたものである場合、その注目ブロックのCBPを参照し、残差画像のDCT係数の有無を認識する。即ち、注目ブロックがノンイントラ符号化されたものである場合には、その注目ブロックには、原則として、残差画像のDCT係数が（ビデオストリーム中に）配置されるが、残差画像のDCT係数がすべて0となるときには、CBPが0とされ、DCT係数は配置されない。そして、この場合、注目ブロックの画像は、予測画像に一致する。

【0233】そこで、DCT係数選択部71は、注目ブロックがノンイントラ符号化されたものであり、そのCBPが0である場合には、残差画像のDCT係数として0を出力する。

【0234】また、DCT係数選択部71は、注目ブロックがノンイントラ符号化されたものであり、そのCBPが1である場合、DCT係数抽出／逆量子化部2（図14）が出力する注目ブロックには、残差画像のDCT係数が配置されているから、そのDCT係数を出力する。

【0235】DCT係数選択部71の出力は、上述したように、加算部72と選択部73に供給される。

【0236】加算部72は、注目ブロックがノンイントラ符号化されたものである場合、DCT係数選択部71の出力と、DCT変換部21（のDCT部62）が出力する予測画像のDCT係数とを加算し、これにより、注目ブロックについて、元の画像のDCT係数を得て、選択部73に供給する。

【0237】選択部73は、注目ブロックがノンイントラ符号化されたものである場合、演算部72の出力を選択し、後段のバッファメモリ23（図14）に供給する。

【0238】従って、注目ブロックがノンイントラ符号化されたものである場合において、注目ブロックのCBPが0であるときには、注目ブロックの画像が、予測画像に一致するため、加算部72において、DCT係数選択部71が出力する0と、DCT部62が出力する予測画像のDCT係数（予測DCT係数）とが加算されることにより、注目ブロックの元の画像のDCT係数が求められる。

【0239】また、注目ブロックのCBPが1であるときには、加算部72において、DCT係数選択部71が出力する注目ブロックの残差画像のDCT係数と、DCT部62が出力する予測画像のDCT係数（予測DCT係数）とが加算されることにより、やはり、注目ブロックの元の画像のDCT係数が求められる。

【0240】そして、選択部73では、加算部72において上述したようにして得られる、注目ブロックの元の画像のDCT係数が選択されて出力される。

【0241】なお、前処理部20（図14）では、周波

数領域において、残差画像と予測画像とを加算して、元の画像のDCT係数を求めるようにしたが、即ち、残差画像のDCT係数と、予測画像のDCT係数とを加算して、元の画像のDCT係数を求めるようにしたが、これは、後述するクラス分類部16において、周波数領域のDCT係数を用いて処理を行うため、前処理部20とクラス分類部16の処理を、周波数領域で行うように統一した方が都合が良いと考えられるためである。

【0242】従って、元の画像のDCT係数は、残差画像と予測画像とを、時間領域において加算し、その加算結果を、DCT変換することによって求めても良い。

【0243】次に、図18は、図14のFT変換部51の構成例を示している。なお、図中、図4のFT変換部10と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図18のFT変換部51は、クラス分類部16、種重み記憶部17、および種データ補正部18が新たに設けられている他は、基本的に、図4のFT変換部10と同様に構成されている。

【0244】クラス分類部16には、バッファメモリ23（図14）に記憶された注目画素のブロックのDCT係数とDCTタイプ、さらには、必要に応じて、そのブロックに隣接するブロックのDCT係数とDCTタイプが供給されるようになっており、クラス分類部16は、そこに供給されるDCT係数とDCTタイプに基づき、注目画素を、複数のクラスのうちのいずれかのクラスにクラス分けするクラス分類を行う。そして、クラス分類部16は、注目画素のクラスを表すクラスコードを、アドレスとして、種重み記憶部17に供給する。

【0245】種重み記憶部17は、種データに付す重みである種重みデータを、クラスごとに記憶しており、クラス分類部16から供給されるクラスコードが表すクラスの種重みデータを、種データ補正部18に供給する。

【0246】種データ補正部18は、種データ記憶部13から供給される種データに対して、種重み記憶部17から供給される種重みデータを付すことにより、種データを補正し、その補正後の種データ（以下、適宜、補正種データという）を、変換係数生成部14に供給する。

【0247】次に、図19は、図18のクラス分類部16の構成例を示している。

【0248】クラス分類部16は、1次元逆DCT変換部31、隣接1次元DCT係数選択/変換部32、ACパワー算出部33、AC内積計算部34、クラスコード生成部36および37から構成され、バッファメモリ23に記憶されたブロックのDCT係数とDCTタイプに基づき、注目ブロックの各画素を、複数のクラスのうちのいずれかのクラスにクラス分けするクラス分類を行う。

【0249】即ち、1次元逆DCT変換部31は、バッファメモリ23（図14）に記憶されたブロックのDCT

T係数を、1次元逆DCT変換することにより、水平方向の空間周波数成分を表す水平1次元DCT係数と、垂直方向の空間周波数成分を表す垂直1次元DCT係数とを求める。

【0250】ここで、以下、適宜、垂直1次元DCT係数と水平1次元DCT係数とをまとめて、1次元DCT係数という。

【0251】また、MPEG符号化において画素値をDCT変換することにより得られるDCT係数は、水平方向と垂直方向の2方向の空間周波数成分を表すものであり、1次元DCT係数と区別するために、以下、適宜、2次元DCT係数という。

【0252】さらに、以下、適宜、画素値から2次元DCT係数への変換を、2次元DCT変換と、2次元DCT係数から画素値への変換を、2次元逆DCT変換と、それぞれいう。図14のDCT変換部21で行われるDCT変換は、2次元DCT変換であり、図1の逆DCT変換部3で行われる逆DCT変換は、2次元逆DCT変換である。

【0253】1次元逆DCT変換部31で得られる1次元DCT係数は、隣接1次元DCT係数選択/変換部32、ACパワー算出部33、AC内積計算部34、およびクラスコード生成部36に供給される。

【0254】隣接1次元DCT係数選択/変換部32は、バッファメモリ23から、注目ブロックのDCTタイプを受信し、そのDCTタイプに基づき、注目ブロックに隣接する画素（列）の1次元DCT係数（以下、適宜、隣接1次元DCT係数という）を、1次元逆DCT変換部31から供給される1次元DCT係数から取得し、ACパワー算出部33、AC内積計算部34、およびクラスコード生成部36に供給する。

【0255】ACパワー算出部33は、1次元逆DCT係数変換部31から供給される1次元DCT係数の交流成分のパワー（以下、適宜、ACパワーという）を求めるとともに、隣接1次元DCT係数選択/変換部32から供給される1次元DCT係数のACパワーを求め、クラスコード生成部36および37に供給する。

【0256】AC内積計算部34は、1次元逆DCT係数変換部31から供給される注目ブロックの境界部分の1次元DCT係数の交流成分と、隣接1次元DCT係数選択/変換部32から供給される隣接1次元DCT係数の交流成分とを、それぞれベクトルのコンポーネントとみなして、その2つのベクトルの内積（以下、適宜、AC内積という）を求める。AC内積計算部34で求められるAC内積は、クラスコード生成部36に供給される。

【0257】クラスコード生成部36は、輝度信号Yのブロックを構成する画素のクラス分類を行い、クラスコード生成部37は、色差信号（色信号）Cのブロックを構成する画素のクラス分類を行う。

【0258】ここで、符号化データは、例えば、カラーの画像データをMPEG符号化したものとなっている。

【0259】そして、1次元逆DCT変換部31は、注目ブロックが輝度信号のブロックである場合の、その注目ブロックの1次元DCT係数を、隣接1次元DCT係数選択/変換部32は、注目ブロックが輝度信号のブロックである場合の、その注目ブロックに隣接する隣接1次元DCT係数を、ACパワー算出部33は、注目ブロックが輝度信号のブロックである場合の、その注目ブロックについて得られたACパワーを、AC内積計算部34は、注目ブロックが輝度信号のブロックである場合の、その注目ブロックについて得られたAC内積を、それぞれ、クラスコード生成部36に供給するようになっており、クラスコード生成部36は、そこに供給される情報に基づいて、注目ブロックの各画素をクラス分類する。

【0260】さらに、クラスコード生成部36は、注目ブロックの輝度信号の画素のクラス分類を行うことにより得られるクラスを表すクラスコードを生成し、種重み記憶部17(図18)に供給する。ここで、クラスコード生成部36において得られる、輝度信号のブロックの画素についてのクラスコードを、以下、適宜、輝度クラスコードという。

【0261】クラスコード生成部36が出力する注目ブロックの各画素についての輝度クラスコードは、クラスコード生成部37にも供給される。また、クラスコード生成部37には、ACパワー算出部33から、注目ブロックが色差信号のブロックである場合の、その注目ブロックについて得られたACパワーも供給されるようになっている。

【0262】クラスコード生成部37は、ACパワー算出部33から供給される注目ブロックのACパワーと、クラスコード生成部36から供給される、色差信号の注目ブロックに対応する輝度信号のブロックの画素の輝度クラスコードとに基づいて、注目ブロックの各画素をクラス分類する。

【0263】そして、クラスコード生成部37は、注目ブロックの色差信号の画素のクラス分類を行うことにより得られるクラスを表すクラスコードを生成し、種重み記憶部17(図18)に供給する。ここで、クラスコード生成部37において得られる、色差信号のブロックの画素についてのクラスコードを、以下、適宜、色差クラスコードという。

【0264】従って、クラス分類部16から種重み記憶部17には、輝度クラスコードと色差クラスコードとの2つのクラスコードが供給され、種重み記憶部17では、輝度クラスコードと色差クラスコードそれぞれに対応して、種重みデータが読み出される。そして、その後は、輝度クラスコードに対応して読み出された種重みデータを用いて、輝度信号についての処理が行われ、色差

クラスコードに対応して読み出された種重みデータを用いて、色差信号についての処理が行われる。

【0265】但し、図18を含む各図では、図が煩雑になるのを避けるため、輝度信号および色差信号に関する信号の流れをまとめて1本の線で表してある。

【0266】次に、図20および図21を参照して、図19の1次元逆DCT変換部31の処理について説明する。

【0267】MPEGやJPEG(Joint Photographic Experts Group)等のDCT変換を利用した画像の符号化方式では、画像データが、水平方向および垂直方向の2次元のDCT変換(2次元DCT変換)/逆DCT変換(2次元逆DCT変換)が行われる。

【0268】図20Aに示すような 8×8 画素のブロックにおける画素値を、8行 \times 8列の行列Xで表すとともに、図20Bに示すような 8×8 のブロックにおけるDCT係数を、8行 \times 8列の行列Fで表すこととすると、2次元DCT変換/2次元逆DCT変換は、上述の式(9)乃至(11)で表すことができる。

【0269】式(10)によれば、2次元DCT係数Fは、その左側から行列C^Tをかけるとともに、その右側から行列Cをかけることにより、画素値Xに変換されるが、1次元逆DCT変換部31は、2次元DCT係数Fに対して、その左側から行列C^Tをかけるだけか、または、その右側から行列Cをかけるだけかすることにより、1次元DCT係数を求める。

【0270】即ち、1次元逆DCT変換部31は、2次元DCT係数Fに対して、その左側から行列C^Tだけをかける。この場合、図20Cに示すように、2次元DCT係数Fにおける垂直方向が空間領域に変換され、水平方向が周波数領域のままとされる垂直1次元逆DCT変換が行われることとなり、その結果、水平方向の空間周波数成分を表す水平1次元DCT係数 $v \times h \times F$ を得ることができる。

【0271】また、1次元逆DCT変換部31は、2次元DCT係数Fに対して、その右側から行列Cだけをかける。この場合、図20Dに示すように、2次元DCT係数Fにおける水平方向が空間領域に変換され、垂直方向が周波数領域のままとされる水平1次元逆DCT変換が行われることとなり、その結果、垂直方向の空間周波数成分を表す垂直1次元DCT係数 $h \times v \times F$ を得ることができる。

【0272】なお、横 \times 縦が 8×8 の2次元DCT係数Fを、垂直1次元逆DCT変換した場合には、 8×1 の水平1次元DCT係数が、8セット(8行分)得られることになる(図20C)。また、2次元DCT係数Fを、水平1次元逆DCT変換した場合には、 1×8 の垂直1次元DCT係数が、8セット(8列分)得られることになる(図20D)。

【0273】そして、ある行における 8×1 の水平1次

10

20

30

40

50

元DCT係数については、その左端のDCT係数が、その行の8画素の画素値の直流成分(DC成分)(8画素の画素値の平均値)を表し、他の7つのDCT係数が、その行の水平方向の交流成分を表す。また、ある列における 1×8 の垂直1次元DCT係数については、その最上行のDCT係数が、その列の8画素の画素値の直流成分を表し、他の7つのDCT係数が、その列の垂直方向の交流成分を表す。

【0274】ここで、式(9)によれば、水平1次元DCT係数は、2次元DCT係数Fに対応する画素値Xに対して、その右側から行列C'をかける水平1次元DCT変換を行うことによっても求めることができる。また、垂直1次元DCT係数は、2次元DCT係数Fに対応する画素値Xに対して、その左側から行列Cをかける垂直1次元DCT変換を行うことによっても求めることができる。

【0275】図21は、実際の画像と、その画像についての2次元DCT係数、水平1次元DCT係数、および垂直1次元DCT係数を示している。

【0276】なお、図21は、横×縦が 8×9 ブロックの画像と、その画像についての2次元DCT係数、水平1次元DCT係数、および垂直1次元DCT係数を示している。また、図21Aが、実際の画像を、図21Bが、2次元DCT係数を、図21Cが、水平1次元DCT係数を、図21Dが、垂直1次元DCT係数を、それぞれ示している。

【0277】ここで、図21Aの画像は、8ビットの画素値を有するものであり、そのような画素値から求められるDCT係数は、負の値も取り得る。但し、図21B乃至図21Dの実施の形態では、求められたDCT係数に対して、 $12.8 (= 2^7)$ を加算し、その加算値が0未満となるものは0にクリップするとともに、加算値が256以上となるものは255にクリップすることにより、0乃至255の範囲のDCT係数を、図示している。

【0278】2次元DCT係数には、 8×8 画素のブロック全体の情報が反映されているため、2次元DCT係数からでは、ブロック内の特定の画素の情報等の局所的な情報を把握するのは困難である。これに対して、水平1次元DCT係数または垂直1次元DCT係数には、ブロックのある1行または1列だけの情報が、それぞれ反映されているため、2次元DCT係数と比較して、ブロック内の局所的な情報を容易に把握することができる。

【0279】即ち、ブロックのある行の特徴は、その行の 8×1 の水平1次元DCT係数から把握することができ、ある列の特徴は、その列の 1×8 の垂直1次元DCT係数から把握することができる。さらに、ブロックのある画素の特徴は、その画素が位置する行の 8×1 の水平1次元DCT係数と、その画素が位置する列の 1×8 の垂直1次元DCT係数とから把握することができる。

【0280】また、左右に隣接するブロックどうしの境界の状態は、ブロック全体の情報が反映された2次元DCT係数よりも、ブロックの境界部分の垂直方向の空間周波数成分を表す垂直1次元DCT係数を用いた方が、より正確に把握することができる。さらに、上下に隣接するブロックどうしの境界の状態も、ブロック全体の情報が反映された2次元DCT係数よりも、ブロックの境界部分の水平方向の空間周波数成分を表す水平1次元DCT係数を用いた方が、より正確に把握することができる。

【0281】次に、図19の隣接次元DCT係数選択/変換部32は、上述したように、1次元逆DCT変換部31から供給される1次元DCT係数の中から、注目ブロックに隣接する画素(列)の1次元DCT係数(隣接1次元DCT係数)を取得するが、この隣接1次元DCT係数は、注目ブロックと、その注目ブロックと空間的に隣接するブロック(以下、適宜、隣接ブロックという)との間のブロック境界の状態を分析するのに用いられるものであるため、空間領域において、注目ブロックの境界と隣接する画素列を1次元DCT変換したものである必要がある。

【0282】しかしながら、MPEG2では、マクロブロック単位で、フレーム構造とフィールド構造の選択が可能であることから、注目ブロックを含む注目マクロブロックの構造や、注目マクロブロックに隣接するマクロブロック(以下、適宜、隣接マクロブロックという)の構造によっては、注目ブロックに隣接する隣接ブロックにおける、注目ブロックに隣接する1次元DCT係数が、空間領域において、注目ブロックの境界と隣接する画素列を1次元DCT変換したものとなっていない場合がある。

【0283】そこで、隣接1次元DCT係数選択/変換部32は、バッファメモリ23から供給されるDCTタイプによって、注目ブロックと隣接ブロックの構造を認識し、注目ブロックの構造を基準として、空間領域において、その注目ブロックの境界と隣接する隣接ブロックの画素列を1次元DCT変換した1次元DCT係数(隣接1次元DCT係数)を取得するようになっている。

【0284】ここで、図22乃至図37を参照して、注目ブロックの構造を基準とした場合に、空間領域において、その注目ブロックの境界と隣接する隣接ブロックの画素列を1次元DCT変換したものとなる1次元DCT係数について説明する。

【0285】なお、図22乃至図37では、注目マクロブロックをMB_nと、注目マクロブロックMB_nの上下左右に隣接するマクロブロックを、それぞれMB_{n-1}、MB_{n+1}、MB_{n-2}、MB_{n+2}と表す。

【0286】さらに、注目マクロブロックMB_nの左上、左下、右上、右下のブロックを、それぞれ、B_{UL}、B_{DL}、B_{UR}、B_{DR}と表し、上隣接マクロプロ

ック（注目ブロックの上に隣接するマクロブロック） M_{B_0} の左上、左下、右上、右下のブロックを、それぞれ、 B_{BUL} 、 B_{BOL} 、 B_{BUR} 、 B_{BOR} と表す。また、下隣接マクロブロック（注目ブロックの下に隣接するマクロブロック） MB_0 の左上、左下、右上、右下のブロックを、それぞれ、 B_{BUL} 、 B_{BOL} 、 B_{BUR} 、 B_{BOR} と表し、左隣接マクロブロック（注目ブロックの左に隣接するマクロブロック） MB_0 の左上、左下、右上、右下のブロックを、それぞれ、 B_{LUL} 、 B_{LOL} 、 B_{LUR} 、 B_{LOR} と表す。さらに、右隣接マクロブロック（注目ブロックの右に隣接するマクロブロック） MB_0 の左上、左下、右上、右下のブロックを、それぞれ、 B_{RUL} 、 B_{ROL} 、 B_{RUR} 、 B_{ROR} と表す。

【0287】図22は、注目マクロブロック MB_n の左上のブロック B_{nUL} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{nUL} の上側の境界、即ち、最上行の8画素に隣接する隣接ブロックの画素列（以下、適宜、上隣接画素列という）を示している。

【0288】なお、図22において、影を付してあるラインが、注目ブロック B_{nUL} の最上行の画素列を表し、斜線を付してあるラインが、上隣接画素列を表している。

【0289】注目マクロブロック MB_n の左上のブロック B_{nUL} が注目ブロックである場合の上に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない上隣接マクロブロック MB_0 の左下のブロック B_{0UL} となるから、注目ブロック B_{nUL} の最上行の画素列の上に隣接する上隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、上隣接マクロブロック MB_0 の両方の構造を考慮する必要がある。

【0290】即ち、注目マクロブロック MB_n と上隣接マクロブロック MB_0 のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック B_{nUL} は、注目マクロブロック MB_n の左上の8×8画素であり、図22Aに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、フレーム構造の上隣接マクロブロック MB_0 の左下のブロック B_{0UL} の最下行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック B_{nUL} の最上行の水平1次元DCT係数に対し、空間領域において上側に隣接する画素列の水平1次元DCT係数（以下、適宜、上隣接1次元DCT係数という）は、ブロック B_{0UL} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0291】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、上隣接マクロブロック MB_0 のDCTタイプが、フィールドDCTの場合は、注目ブロック B_{nUL} は、注目マクロブロック MB_n の左上の8×8画素であり、図22Bに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、

フィールド構造の上隣接マクロブロック MB_0 の左下のブロック B_{0UL} の最下行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック B_{nUL} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{0UL} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0292】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、上隣接マクロブロック MB_0 のDCTタイプが、フレームDCTの場合は、注目ブロック B_{nUL} は、注目マクロブロック MB_n の8つの奇数ラインの左側の8画素であり、図22Cに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、フレーム構造の上隣接マクロブロック MB_0 の左下ブロック B_{0UL} の第7行目（上から7行目）の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック B_{nUL} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{0UL} の第7行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0293】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、上隣接マクロブロック MB_0 のDCTタイプも、フィールドDCTの場合は、注目ブロック B_{nUL} は、注目マクロブロック MB_n の8つの奇数ラインの左側の8画素であり、図22Dに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、フィールド構造の上隣接マクロブロック MB_0 の左上のブロック B_{0UL} の最下行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック B_{nUL} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{0UL} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0294】次に、図23は、注目マクロブロック MB_n の左上のブロック B_{nUL} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{nUL} の下側の境界、即ち、最下行の8画素に隣接する隣接ブロックの画素列（以下、適宜、下隣接画素列という）を示している。

【0295】なお、図23において、影を付してあるラインが、注目ブロック B_{nUL} の最下行の画素列を表し、斜線を付してあるラインが、下隣接画素列を表している。

【0296】注目マクロブロック MB_n の左上のブロック B_{nUL} が注目ブロックである場合の下に隣接するブロックは、注目マクロブロック MB_n の中の左下のブロック B_{nOL} となるから、注目ブロック B_{nUL} の最下行の画素列の下に隣接する下隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n の構造のみを考慮すれば良い。

【0297】即ち、注目マクロブロック MB_n のDCT

10

20

30

40

50

タイプが、フレームDCTの場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の左上の 8×8 画素であり、図2.3Aに示すように、その最下行の8画素（影を付してある部分）は、空間領域において、フレーム構造の注目マクロブロック MB_n の左下のブロック $B_{n,0}$ の最上行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,0}$ の最下行の水平1次元DCT係数に対し、空間領域において下側に隣接する画素列の水平1次元DCT係数（以下、適宜、下隣接1次元DCT係数という）は、ブロック $B_{n,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.2.9.8】注目マクロブロック MB_n のDCTタイプが、フィールドDCTである場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の8つの奇数ラインの左側の8画素であり、図2.3Bに示すように、その最下行の8画素（影を付してある部分）は、空間領域において、フィールド構造の注目マクロブロック MB_n の下に隣接する下隣接マクロブロック MB_n の左上のブロック $B_{n,0}$ の最上行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,0}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{n,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.2.9.9】次に、図2.4は、注目マクロブロック MB_n の左上のブロック $B_{n,0}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n,0}$ の左側の境界、即ち、最左列の8画素に隣接する隣接ブロックの画素列（以下、適宜、左隣接画素列という）を示している。

【0.3.0.0】なお、図2.4において、影を付してあるラインが、注目ブロック $B_{n,0}$ の最左列の画素列を表し、斜線を付してあるラインが、左隣接画素列を表している。

【0.3.0.1】注目マクロブロック MB_n の左上のブロック $B_{n,0}$ が注目ブロックである場合に左に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない左隣接マクロブロック MB_n の右上のブロック $B_{n,0}$ となるから、注目ブロック $B_{n,0}$ の最左列の画素列の左に隣接する左隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、左隣接マクロブロック MB_n の両方の構造を考慮する必要がある。

【0.3.0.2】即ち、注目マクロブロック MB_n と左隣接マクロブロック MB_n のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の左上の 8×8 画素であり、図2.4Aに示すように、その最左列の8画素（影を付してある部分）は、空間領域において、フレーム構造の左隣接マクロブロック MB_n の右上のブロック $B_{n,0}$ の最右列の8画素（斜線を付してある部分）と隣接する。従って、注目

ブロック $B_{n,0}$ の最左列の垂直1次元DCT係数に対し、空間領域において左側に隣接する画素列の垂直1次元DCT係数（以下、適宜、左隣接1次元DCT係数という）は、ブロック $B_{n,0}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.0.3】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、左隣接マクロブロック MB_n のDCTタイプが、フィールドDCTの場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の左上の 8×8 画素であり、図2.4Bに示すように、その最左列の8画素（影を付してある部分）は、空間領域において、フィールド構造の左隣接マクロブロック MB_n の右上のブロック $B_{n,0}$ における最右列の上4画素と、その右下のブロック $B_{n,0}$ における最右列の上4画素の合計8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,0}$ の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック $B_{n,0}$ における最右列の上4画素とブロック $B_{n,0}$ における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.0.4】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、左隣接マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の8つの奇数ラインの左側の8画素であり、図2.4Cに示すように、その最左列の8画素（影を付してある部分）は、空間領域において、フレーム構造の左隣接マクロブロック MB_n の右上のブロック $B_{n,0}$ における最右列の奇数行の4画素と、その右下のブロック $B_{n,0}$ における奇数行の4画素の合計8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,0}$ の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック $B_{n,0}$ における最右列の奇数行の4画素とブロック $B_{n,0}$ における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.0.5】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、左隣接マクロブロック MB_n のDCTタイプも、フィールドDCTの場合は、注目ブロック $B_{n,0}$ は、注目マクロブロック MB_n の8つの奇数ラインの左側の8画素であり、図2.4Dに示すように、その最左列の8画素（影を付してある部分）は、空間領域において、フィールド構造の左隣接マクロブロック MB_n の右上のブロック $B_{n,0}$ の最右列の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,0}$ の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック $B_{n,0}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.0.6】次に、図2.5は、注目マクロブロック MB_n の左上のブロック $B_{n,0}$ が注目ブロックであるとした場

合に、空間領域において、注目ブロック $B_{n,l}$ の右側の境界、即ち、最右列の8画素に隣接する隣接ブロックの画素列（以下、適宜、右隣接画素列という）を示している。

【0307】なお、図25において、影を付してあるラインが、注目ブロック $B_{n,l}$ の最右列の画素列を表し、斜線を付してあるラインが、右隣接画素列を表している。

【0308】注目マクロブロック MB_n の左上のブロック $B_{n,l}$ が注目ブロックである場合の右に隣接するブロックは、注目マクロブロック MB_n の中の右上のブロック $B_{n,r}$ になるから、注目ブロック $B_{n,l}$ の最右列の画素列の右に隣接する右隣接画素列は、必ず、ブロック $B_{n,r}$ の最左列の8画素となるので、注目マクロブロック MB_n や、その注目マクロブロック MB_n に隣接するマクロブロックの構造を考慮する必要はない。

【0309】即ち、注目マクロブロック MB_n の左上のブロック $B_{n,l}$ が注目ブロックである場合には、図25に示すように、その最右列の8画素（影を付してある部分）は、空間領域において、注目ブロック $B_{n,l}$ の右隣のブロック $B_{n,r}$ の最左列の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,l}$ の最右列の垂直1次元DCT係数に対し、空間領域において右側に隣接する画素列の垂直1次元DCT係数（以下、適宜、右隣接1次元DCT係数という）は、ブロック $B_{n,r}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0310】次に、図26は、注目マクロブロック MB_n の左下のブロック $B_{n,l}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n,l}$ の上側の境界、即ち、最上行の8画素に隣接する隣接ブロックの画素列（上隣接画素列）を示している。

【0311】なお、図26において、影を付してあるラインが、注目ブロック $B_{n,l}$ の最上行の画素列を表し、斜線を付してあるラインが、上隣接画素列を表している。

【0312】注目マクロブロック MB_n の左下のブロック $B_{n,l}$ が注目ブロックである場合の上隣接するブロックは、注目マクロブロック MB_n の中の左上のブロック $B_{n,u}$ となるから、注目ブロック $B_{n,l}$ の最上行の画素列の上に隣接する上隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n の構造のみを考慮すれば良い。

【0313】即ち、注目マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック $B_{n,l}$ は、注目マクロブロック MB_n の左下の8×8画素であり、図26Aに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、フレーム構造の注目マクロブロック MB_n の左上ブロック $B_{n,u}$ の最下行の8画素（斜線を付してある部分）と隣接する。従

って、注目ブロック $B_{n,l}$ の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック $B_{n,u}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0314】注目マクロブロック MB_n のDCTタイプが、フィールドDCTである場合は、注目ブロック $B_{n,l}$ は、注目マクロブロック MB_n の8つの偶数ラインの左側の8画素であり、図26Bに示すように、その最上行の8画素（影を付してある部分）は、空間領域において、フレーム構造の注目マクロブロック MB_n の上に隣接する上隣接マクロブロック MB_n の左下のブロック $B_{n,l}$ の最下行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,l}$ の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック $B_{n,l}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0315】次に、図27は、注目マクロブロック MB_n の左下のブロック $B_{n,l}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n,l}$ の下側の境界、即ち、最下行の8画素に隣接する隣接ブロックの画素列（下隣接画素列）を示している。

【0316】なお、図27において、影を付してあるラインが、注目ブロック $B_{n,l}$ の最下行の画素列を表し、斜線を付してあるラインが、下隣接画素列を表している。

【0317】注目マクロブロック MB_n の左下のブロック $B_{n,l}$ が注目ブロックである場合の下に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない下隣接マクロブロック MB_n の左上のブロック $B_{n,u}$ となるから、注目ブロック $B_{n,l}$ の最下行の画素列の下に隣接する下隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、下隣接マクロブロック MB_n の両方の構造を考慮する必要がある。

【0318】即ち、注目マクロブロック MB_n と下隣接マクロブロック MB_n のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック $B_{n,l}$ は、注目マクロブロック MB_n の左下の8×8画素であり、図27Aに示すように、その最下行の8画素（影を付してある部分）は、空間領域において、フレーム構造の下隣接マクロブロック MB_n の左上のブロック $B_{n,u}$ の最上行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,l}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{n,u}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0319】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、下隣接マクロブロック MB_n のDCTタイプが、フィールドDCTの場合は、注目ブロック $B_{n,l}$ は、注目マクロブロック MB_n の左下の8×8画素であり、図27Bに示すように、その最下行の

8画素(影を付してある部分)は、空間領域において、フィールド構造の下隣接マクロブロックMB₀の左上のブロックB_{0,0}の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0320】注目マクロブロックMB₀のDCTタイプが、フィールドDCTであり、下隣接マクロブロックMB₀のDCTタイプが、フレームDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の8つの偶数ラインの左側の8画素であり、図27Cに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フレーム構造の下隣接マクロブロックMB₀の左上のブロックB_{0,0}の第2行目の8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロックB_{0,0}の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0321】注目マクロブロックMB₀のDCTタイプが、フィールドDCTであり、下隣接マクロブロックMB₀のDCTタイプも、フィールドDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の8つの偶数ラインの左側の8画素であり、図27Dに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フィールド構造の下隣接マクロブロックMB₀の左下のブロックB_{0,0}の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0322】次に、図28は、注目マクロブロックMB₀の左下のブロックB_{0,0}が注目ブロックであるとした場合には、空間領域において、注目ブロックB_{0,0}の左側の境界、S(即ち、最左列の8画素に隣接する隣接ブロックの画素列(左隣接画素列))を示している。

【0323】なお、図28において、影を付してあるラインが、注目ブロックB_{0,0}の最左列の画素列を表し、斜線を付してあるラインが、左隣接画素列を表している。

【0324】注目マクロブロックMB₀の左下のブロックB_{0,0}が注目ブロックである場合の左に隣接するブロックは、注目マクロブロックMB₀の中のブロックではない左隣接マクロブロックMB₀の右下のブロックB_{0,0}となるから、注目ブロックB_{0,0}の最左列の画素列の左に隣接する左隣接画素列がいずれの画素列になるかは、注目マクロブロックMB₀と、左隣接マクロブロックMB₀の両方の構造を考慮する必要がある。

【0325】即ち、注目マクロブロックMB₀と左隣接マクロブロックMB₀のDCTタイプが、いずれもフレームDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の左下の8×8画素であり、図28Aに示すように、その最左列の8画素(影を付してある部分)は、空間領域において、フレーム構造の左隣接マクロブロックMB₀の右下のブロックB_{0,0}の最右列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロックB_{0,0}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0326】注目マクロブロックMB₀のDCTタイプが、フレームDCTであり、左隣接マクロブロックMB₀のDCTタイプが、フィールドDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の左下の8×8画素であり、図28Bに示すように、その最左列の8画素(影を付してある部分)は、空間領域において、フィールド構造の左隣接マクロブロックMB₀の右上のブロックB_{0,0}における最右列の下4画素と、その右下のブロックB_{0,0}における最右列の下4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロックB_{0,0}における最右列の下4画素とブロックB_{0,0}における最右列の下4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0327】注目マクロブロックMB₀のDCTタイプが、フィールドDCTであり、左隣接マクロブロックMB₀のDCTタイプが、フレームDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の8つの偶数ラインの左側の8画素であり、図28Cに示すように、その最左列の8画素(影を付してある部分)は、空間領域において、フレーム構造の左隣接マクロブロックMB₀の右上のブロックB_{0,0}における最右列の偶数行の4画素と、その右下のブロックB_{0,0}における偶数行の4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{0,0}の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロックB_{0,0}における最右列の偶数行の4画素とブロックB_{0,0}における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0328】注目マクロブロックMB₀のDCTタイプが、フィールドDCTであり、左隣接マクロブロックMB₀のDCTタイプも、フィールドDCTの場合は、注目ブロックB_{0,0}は、注目マクロブロックMB₀の8つの偶数ラインの左側の8画素であり、図28Dに示すように、その最左列の8画素(影を付してある部分)は、空間領域において、フィールド構造の左隣接マクロブロックMB₀の右下のブロックB_{0,0}の最右列の8画素(斜線

を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック B_{n+1} の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.2.9】次に、図2.9は、注目マクロブロック MB_n の左下のブロック B_{n+1} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{n+1} の右側の境界、即ち、最右列の8画素に隣接する隣接ブロックの画素列(右隣接画素列)を示している。

【0.3.3.0】なお、図2.9において、影を付してあるラインが、注目ブロック B_{n+1} の最右列の画素列を表し、斜線を付してあるラインが、右隣接画素列を表している。

【0.3.3.1】注目マクロブロック MB_n の左下のブロック B_{n+1} が注目ブロックである場合の右に隣接するブロックは、注目マクロブロック MB_n の中の右下のブロック B_{n+1} になるから、注目ブロック B_{n+1} の最右列の画素列の右に隣接する右隣接画素列は、必ず、ブロック B_{n+1} の最左列の8画素となるので、注目マクロブロック MB_n や、その注目マクロブロック MB_n に隣接するマクロブロックの構造を考慮する必要はない。

【0.3.3.2】即ち、注目マクロブロック MB_n の左下のブロック B_{n+1} が注目ブロックである場合には、図2.9に示すように、その最右列の8画素(影を付してある部分)は、空間領域において、注目ブロック B_{n+1} の右隣のブロック B_{n+1} の最左列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック B_{n+1} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0.3.3.3】図3.0は、注目マクロブロック MB_n の右上のブロック B_{n+1} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{n+1} の上側の境界、即ち、最上行の8画素に隣接する隣接ブロックの画素列(上隣接画素列)を示している。

【0.3.3.4】なお、図3.0において、影を付してあるラインが、注目ブロック B_{n+1} の最上行の画素列を表し、斜線を付してあるラインが、上隣接画素列を表している。

【0.3.3.5】注目マクロブロック MB_n の右上のブロック B_{n+1} が注目ブロックである場合の上に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない上隣接マクロブロック MB_n の右下のブロック B_{n+1} となるから、注目ブロック B_{n+1} の最上行の画素列の上に隣接する上隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、上隣接マクロブロック MB_n の両方の構造を考慮する必要がある。

【0.3.3.6】即ち、注目マクロブロック MB_n と上隣接マクロブロック MB_n のDCTタイプが、いずれもフレ

ームDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の右上の 8×8 画素であり、図3.0.Aに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フレーム構造の上隣接マクロブロック MB_n の右下のブロック B_{n+1} の最下行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.3.3.7】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、上隣接マクロブロック MB_n のDCTタイプが、フィールドDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の右上の 8×8 画素であり、図3.0.Bに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フィールド構造の上隣接マクロブロック MB_n の右下ブロック B_{n+1} の最下行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.3.3.8】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、上隣接マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の8つの奇数ラインの右側の8画素であり、図3.0.Cに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フレーム構造の上隣接マクロブロック MB_n の右下のブロック B_{n+1} の第7行目の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の第7行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.3.3.9】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、上隣接マクロブロック MB_n のDCTタイプも、フィールドDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の8つの奇数ラインの右側の8画素であり、図3.0.Dに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フィールド構造の上隣接マクロブロック MB_n の右上のブロック B_{n+1} の最下行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0.3.4.0】次に、図3.1は、注目マクロブロック MB_n の右上のブロック B_{n+1} が注目ブロックであるとした場

合に、空間領域において、注目ブロック $B_{n,u}$ の下側の境界、即ち、最下行の8画素に隣接する隣接ブロックの画素列（下隣接画素列）を示している。

【0341】なお、図31において、影を付してあるラインが、注目ブロック $B_{n,u}$ の最下行の画素列を表し、斜線を付してあるラインが、下隣接画素列を表している。

【0342】注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックである場合の下に隣接するブロックは、注目マクロブロック MB_n の中の右下のブロック $B_{n,u}$ となるから、注目ブロック $B_{n,u}$ の最下行の画素列の下に隣接する下隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n の構造のみを考慮すれば良い。

【0343】即ち、注目マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック $B_{n,u}$ は、注目マクロブロック MB_n の右上の 8×8 画素であり、図31Aに示すように、その最下行の8画素（影を付してある部分）は、空間領域において、フレーム構造の注目マクロブロック MB_n の右下のブロック $B_{n,u}$ の最上行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,u}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{n,u}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0344】注目マクロブロック MB_n のDCTタイプが、フィールドDCTである場合は、注目ブロック $B_{n,u}$ は、注目マクロブロック MB_n の8つの奇数ラインの右側の8画素であり、図31Bに示すように、その最下行の8画素（影を付してある部分）は、空間領域において、フレーム構造の注目マクロブロック MB_n の下に隣接する下隣接マクロブロック MB_n の右上のブロック $B_{n,u}$ の最上行の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,u}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{n,u}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0345】次に、図32は、注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n,u}$ の左側の境界、即ち、最左列の8画素に隣接する隣接ブロックの画素列（左隣接画素列）を示している。

【0346】なお、図32において、影を付してあるラインが、注目ブロック $B_{n,u}$ の最左列の画素列を表し、斜線を付してあるラインが、左隣接画素列を表している。

【0347】注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックである場合の左に隣接するブロックは、注目マクロブロック MB_n の中の左上のブロック $B_{n,u}$ になるから、注目ブロック $B_{n,u}$ の最左列の画素

列の左に隣接する左隣接画素列は、必ず、ブロック $B_{n,u}$ の最右列の8画素となるので、注目マクロブロック MB_n や、その注目マクロブロック MB_n に隣接するマクロブロックの構造を考慮する必要はない。

【0348】即ち、注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックである場合には、図32に示すように、その最左列の8画素（影を付してある部分）は、空間領域において、注目ブロック $B_{n,u}$ の左隣のブロック $B_{n,u}$ の最右列の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,u}$ の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック $B_{n,u}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0349】次に、図33は、注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n,u}$ の右側の境界、即ち、最右列の8画素に隣接する隣接ブロックの画素列（右隣接画素列）を示している。

【0350】なお、図33において、影を付してあるラインが、注目ブロック $B_{n,u}$ の最右列の画素列を表し、斜線を付してあるラインが、右隣接画素列を表している。

【0351】注目マクロブロック MB_n の右上のブロック $B_{n,u}$ が注目ブロックである場合の右に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない右隣接マクロブロック MB_n の左上のブロック $B_{n,u}$ となるから、注目ブロック $B_{n,u}$ の最右列の画素列の右に隣接する右隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、右隣接マクロブロック MB_n の両方の構造を考慮する必要がある。

【0352】即ち、注目マクロブロック MB_n と右隣接マクロブロック MB_n のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック $B_{n,u}$ は、注目マクロブロック MB_n の右上の 8×8 画素であり、図33Aに示すように、その最右列の8画素（影を付してある部分）は、空間領域において、フレーム構造の右隣接マクロブロック MB_n の左上のブロック $B_{n,u}$ の最左列の8画素（斜線を付してある部分）と隣接する。従って、注目ブロック $B_{n,u}$ の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック $B_{n,u}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0353】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、右隣接マクロブロック MB_n のDCTタイプが、フィールドDCTの場合は、注目ブロック $B_{n,u}$ は、注目マクロブロック MB_n の右上の 8×8 画素であり、図33Bに示すように、その最左列の8画素（影を付してある部分）は、空間領域において、フィールド構造の右隣接マクロブロック MB_n の左上のブロック $B_{n,u}$ における最左列の上4画素と、その左下

のブロック B_{n+1} における最左列の上4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック B_{n+1} における最左列の上4画素とブロック B_{n+1} における最左列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0354】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、右隣接マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の8つの奇数ラインの右側の8画素であり、図3.3Cに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フレーム構造の右隣接マクロブロック MB_n の左上のブロック B_{n+1} における最左列の奇数行の4画素と、その左下のブロック B_{n+1} における奇数行の4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック B_{n+1} における最右列の奇数行の4画素とブロック B_{n+1} における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0355】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、右隣接マクロブロック MB_n のDCTタイプも、フィールドDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の8つの奇数ラインの右側の8画素であり、図3.3Dに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フィールド構造の右隣接マクロブロック MB_n の左上のブロック B_{n+1} の最左列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック B_{n+1} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0356】次に、図3.4は、注目マクロブロック MB_n の右下のブロック B_{n+1} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{n+1} の上側の境界、即ち、最上行の8画素に隣接する隣接ブロックの画素列(上隣接画素列)を示している。

【0357】なお、図3.4において、影を付してあるラインが、注目ブロック B_{n+1} の最上行の画素列を表し、斜線を付してあるラインが、上隣接画素列を表している。

【0358】注目マクロブロック MB_n の右下のブロック B_{n+1} が注目ブロックである場合の上に隣接するブロックは、注目マクロブロック MB_n の中の右上のブロック B_{n+1} となるから、注目ブロック B_{n+1} の最上行の画素列の上に隣接する上隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n の構造のみを考慮すれ

ば良い。

【0359】即ち、注目マクロブロック MB_n のDCTタイプが、フレームDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の右下の8×8画素であり、図3.4Aに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フレーム構造の注目マクロブロック MB_n の右下のブロック B_{n+1} の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0360】注目マクロブロック MB_n のDCTタイプが、フィールドDCTである場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の8つの偶数ラインの右側の8画素であり、図3.4Bに示すように、その最上行の8画素(影を付してある部分)は、空間領域において、フレーム構造の注目マクロブロック MB_n の上に隣接する上隣接マクロブロック MB_n の右下のブロック B_{n+1} の最下行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最上行の水平1次元DCT係数に対する上隣接1次元DCT係数は、ブロック B_{n+1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0361】次に、図3.5は、注目マクロブロック MB_n の右下のブロック B_{n+1} が注目ブロックであるとした場合に、空間領域において、注目ブロック B_{n+1} の下側の境界、即ち、最下行の8画素に隣接する隣接ブロックの画素列(下隣接画素列)を示している。

【0362】なお、図3.5において、影を付してあるラインが、注目ブロック B_{n+1} の最下行の画素列を表し、斜線を付してあるラインが、下隣接画素列を表している。

【0363】注目マクロブロック MB_n の右下のブロック B_{n+1} が注目ブロックである場合の下に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない下隣接マクロブロック MB_n の右上のブロック B_{n+1} となるから、注目ブロック B_{n+1} の最下行の画素列の下に隣接する下隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、下隣接マクロブロック MB_n の両方の構造を考慮する必要がある。

【0364】即ち、注目マクロブロック MB_n と下隣接マクロブロック MB_n のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック B_{n+1} は、注目マクロブロック MB_n の右下の8×8画素であり、図3.5Aに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フレーム構造の下隣接マクロブロック MB_n の右上のブロック B_{n+1} の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック B_{n+1} の最下行の水平1次元DCT係数に対す

る下隣接1次元DCT係数は、ブロック $B_{n+1,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0365】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、下隣接マクロブロック MB_0 のDCTタイプが、フィールドDCTの場合は、注目ブロック $B_{n+1,0}$ は、注目マクロブロック MB_n の右下の 8×8 画素であり、図3-5Bに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フィールド構造の下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック $B_{n+1,0}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{0,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0366】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、下隣接マクロブロック MB_0 のDCTタイプが、フレームDCTの場合は、注目ブロック $B_{n+1,0}$ は、注目マクロブロック MB_n の8つの偶数ラインの右側の8画素であり、図3-5Cに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フレーム構造の下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ の第2行目の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック $B_{n+1,0}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{0,0}$ の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0367】注目マクロブロック MB_n のDCTタイプが、フィールドDCTであり、下隣接マクロブロック MB_0 のDCTタイプも、フィールドDCTの場合は、注目ブロック $B_{n+1,0}$ は、注目マクロブロック MB_n の8つの偶数ラインの右側の8画素であり、図3-5Dに示すように、その最下行の8画素(影を付してある部分)は、空間領域において、フィールド構造の下隣接マクロブロック MB_0 の右下のブロック $B_{0,0}$ の最上行の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック $B_{n+1,0}$ の最下行の水平1次元DCT係数に対する下隣接1次元DCT係数は、ブロック $B_{0,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数になる。

【0368】次に、図3-6は、注目マクロブロック MB_n の右下のブロック $B_{n+1,0}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n+1,0}$ の左側の境界、即ち、最左列の8画素に隣接する隣接ブロックの画素列(左隣接画素列)を示している。

【0369】なお、図3-6において、影を付してあるラインが、注目ブロック $B_{n+1,0}$ の最左列の画素列を表し、斜線を付してあるラインが、左隣接画素列を表している。

【0370】注目マクロブロック MB_n の右下のブロック $B_{n+1,0}$ が注目ブロックである場合の左に隣接するブロックは、注目マクロブロック MB_n の中の左下のブロック $B_{n+1,1}$ になるから、注目ブロック $B_{n+1,0}$ の最左列の画素列の左に隣接する左隣接画素列は、必ず、ブロック $B_{n+1,1}$ の最右列の8画素となるので、注目マクロブロック MB_n や、その注目マクロブロック MB_n に隣接するマクロブロックの構造を考慮する必要はない。

【0371】即ち、注目マクロブロック MB_n の右下のブロック $B_{n+1,0}$ が注目ブロックである場合には、図3-6に示すように、その最左列の8画素(影を付してある部分)は、空間領域において、注目ブロック $B_{n+1,0}$ の左隣のブロック $B_{n+1,1}$ の最右列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック $B_{n+1,0}$ の最左列の垂直1次元DCT係数に対する左隣接1次元DCT係数は、ブロック $B_{n+1,1}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0372】次に、図3-7は、注目マクロブロック MB_n の右下のブロック $B_{n+1,0}$ が注目ブロックであるとした場合に、空間領域において、注目ブロック $B_{n+1,0}$ の右側の境界、即ち、最右列の8画素に隣接する隣接ブロックの画素列(右隣接画素列)を示している。

【0373】なお、図3-7において、影を付してあるラインが、注目ブロック $B_{n+1,0}$ の最右列の画素列を表し、斜線を付してあるラインが、右隣接画素列を表している。

【0374】注目マクロブロック MB_n の右下のブロック $B_{n+1,0}$ が注目ブロックである場合の右に隣接するブロックは、注目マクロブロック MB_n の中のブロックではない右隣接マクロブロック MB_{n+1} の右下のブロック $B_{n+1,0}$ となるから、注目ブロック $B_{n+1,0}$ の最右列の画素列の右に隣接する右隣接画素列がいずれの画素列になるかは、注目マクロブロック MB_n と、右隣接マクロブロック MB_{n+1} の両方の構造を考慮する必要がある。

【0375】即ち、注目マクロブロック MB_n と右隣接マクロブロック MB_{n+1} のDCTタイプが、いずれもフレームDCTの場合は、注目ブロック $B_{n+1,0}$ は、注目マクロブロック MB_n の右下の 8×8 画素であり、図3-7Aに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フレーム構造の右隣接マクロブロック MB_{n+1} の左下のブロック $B_{n+1,0}$ の最左列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロック $B_{n+1,0}$ の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロック $B_{n+1,0}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0376】注目マクロブロック MB_n のDCTタイプが、フレームDCTであり、右隣接マクロブロック MB_{n+1} のDCTタイプが、フィールドDCTの場合は、注目ブロック $B_{n+1,0}$ は、注目マクロブロック MB_n の右下の8

×8画素であり、図3.7Bに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フィールド構造の右隣接マクロブロックMB_nの左上のブロックB_{n+1,1}における最左列の下4画素と、その左下のブロックB_{n+1,2}における最左列の下4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{n+1,1}の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロックB_{n+1,1}における最左列の下4画素とブロックB_{n+1,2}における最左列の下4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0377】注目マクロブロックMB_nのDCTタイプが、フィールドDCTであり、右隣接マクロブロックMB_nのDCTタイプが、フレームDCTの場合は、注目ブロックB_{n+1,1}は、注目マクロブロックMB_nの8つの偶数ラインの左側の8画素であり、図3.7Cに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フレーム構造の右隣接マクロブロックMB_nの左上のブロックB_{n+1,1}における最左列の偶数行の4画素と、その左下のブロックB_{n+1,2}における最左列の偶数行の4画素の合計8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{n+1,1}の最左列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロックB_{n+1,1}における最左列の偶数行の4画素とブロックB_{n+1,2}における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0378】注目マクロブロックMB_nのDCTタイプが、フィールドDCTであり、右隣接マクロブロックMB_nのDCTタイプも、フィールドDCTの場合は、注目ブロックB_{n+1,1}は、注目マクロブロックMB_nの8つの偶数ラインの右側の8画素であり、図3.7Dに示すように、その最右列の8画素(影を付してある部分)は、空間領域において、フィールド構造の右隣接マクロブロックMB_nの左下のブロックB_{n+1,2}の最左列の8画素(斜線を付してある部分)と隣接する。従って、注目ブロックB_{n+1,1}の最右列の垂直1次元DCT係数に対する右隣接1次元DCT係数は、ブロックB_{n+1,2}の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数になる。

【0379】次に、図3.8は、図2.2乃至図3.7で説明したような、注目ブロックに対する隣接1次元DCT係数(上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、および右隣接1次元DCT係数)を取得する、図1.9の隣接1次元DCT係数選択/交換部3.2の構成例を示している。

【0380】隣接1次元DCT係数選択/交換部3.2において、1次元逆DCT変換部3.1(図1.9)が出力する1次元DCT係数(水平1次元DCT係数および垂直1次元DCT係数)は、メモリ8.1に供給されるように

なっており、バッファメモリ2.3(図2.6)に記憶された注目マクロブロックと隣接マクロブロック(上隣接マクロブロック、下隣接マクロブロック、左隣接マクロブロック、および右隣接マクロブロック)のDCTタイプは、サンプリング部8.3および選択部8.5に供給されるようになっている。

【0381】制御部8.0は、隣接1次元DCT係数選択/交換部3.2を構成する各ブロックを制御する。

【0382】メモリ8.1は、1次元逆DCT変換部3.1(図1.9)が出力する1次元DCT係数を、一時記憶する。

【0383】垂直1次元逆DCT変換部8.2は、メモリ8.1に記憶された垂直1次元DCT係数を読み出して、垂直1次元逆DCT変換し、これにより、横×縦が1×8の画素列を得て出力する。垂直1次元逆DCT変換部8.2が出力する1×8の画素列は、サンプリング部8.3に供給される。

【0384】サンプリング部8.3は、バッファメモリ2.3(図1.4)に記憶された注目マクロブロックと隣接マクロブロックのDCTタイプに基づき、垂直1次元逆DCT変換部8.3から供給される画素列を対象としたサンプリングを行い、そのサンプリングの結果得られる画素から、1×8の画素列を再構成して、垂直1次元DCT変換部8.4に供給する。

【0385】垂直1次元DCT変換部8.4は、サンプリング部8.3から供給される1×8の画素列を、垂直1次元DCT変換し、これにより、横×縦が1×8の垂直1次元DCT係数を得て、選択部8.5に供給する。

【0386】選択部8.5は、メモリ8.1に記憶された水平1次元DCT係数もしくは垂直1次元DCT係数、または垂直1次元DCT変換部8.4が出力する垂直1次元DCT係数を選択し、隣接1次元DCT係数として出力する。

【0387】以上のように構成される隣接1次元DCT係数選択/交換部3.2では、メモリ8.1に、注目マクロブロック、上隣接マクロブロック、下隣接マクロブロック、左隣接マクロブロック、および右隣接マクロブロックの1次元DCT係数が供給されて記憶される。また、サンプリング部8.3および選択部8.5には、注目マクロブロック、上隣接マクロブロック、下隣接マクロブロック、左隣接マクロブロック、および右隣接マクロブロックのDCTタイプが供給される。

【0388】そして、制御部8.0が、注目マクロブロックにおける注目ブロックの位置を判定し、注目ブロックが、注目ブロックの左上、左下、右上、または右下のブロックであると判定された場合、図3.9乃至図4.2に示す左上ブロック処理、左下ブロック処理、右上ブロック処理、または右下ブロック処理がそれぞれ行われる。

【0389】図3.9は、図3.8の隣接1次元DCT係数選択/交換部3.2が行う左上ブロック処理を示すフロー

チャートである。

【0390】左上ブロック処理では、注目マクロブロックの左上のブロック $B_{0,0}$ について、上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、右隣接1次元DCT係数が取得される。

【0391】即ち、左上ブロック処理では、まず最初に、ステップS11において、選択部85が、注目マクロブロックと上隣接マクロブロックのDCTタイプを判定する。

【0392】ステップS11において、注目マクロブロックと上隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS12に進み、選択部85は、図2-2Aで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0393】即ち、注目ブロックが、注目マクロブロックの左上のブロック $B_{0,0}$ である場合において、注目マクロブロックと上隣接マクロブロックが、いずれもフレーム構造であるときには、上隣接1次元DCT係数は、図2-2Aで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS12において、メモリ81から、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0394】また、ステップS11において、注目マクロブロックのDCTタイプがフレームDCTであり、上隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS13に進み、選択部85は、図2-2Bで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0395】即ち、注目ブロックが、注目マクロブロックの左上のブロック $B_{0,0}$ である場合において、注目マクロブロックがフレーム構造であり、上隣接マクロブロックがフィールド構造であるときには、上隣接1次元DCT係数は、図2-2Bで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS13にお

いて、メモリ81から、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0396】また、ステップS11において、注目マクロブロックのDCTタイプがフィールドDCTであり、上隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS14に進み、選択部85は、図2-2Cで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ の第7行目の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0397】即ち、注目ブロックが、注目マクロブロックの左上のブロック $B_{0,0}$ である場合において、注目マクロブロックがフィールド構造であり、上隣接マクロブロックがフレーム構造であるときには、上隣接1次元DCT係数は、図2-2Cで説明したように、上隣接マクロブロック MB_0 の左下のブロック $B_{0,0}$ の第7行目の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第7行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第7行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS14において、メモリ81から、ブロック $B_{0,0}$ の第7行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0398】また、ステップS11において、注目マクロブロックと上隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS15に進み、選択部85は、図2-2Dで説明したように、上隣接マクロブロック MB_0 の左上のブロック $B_{0,0}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0399】即ち、注目ブロックが、注目マクロブロックの左上のブロック $B_{0,0}$ である場合において、注目マクロブロックと上隣接マクロブロックが、いずれもフィールド構造であるときには、上隣接1次元DCT係数は、図2-2Dで説明したように、上隣接マクロブロック MB_0 の左上のブロック $B_{0,0}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS15において、メモリ81から、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0400】ステップS12乃至S15の処理後は、いずれも、ステップS16に進み、選択部85が、注目マクロブロックのDCTタイプを判定する。

【0401】ステップS16において、注目マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS17に進み、選択部85は、図23Aで説明したように、注目マクロブロックMB_iの左下のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0402】即ち、注目ブロックが、注目マクロブロックの左上のブロックB_{0,0}である場合において、注目マクロブロックがフレーム構造であるときには、下隣接1次元DCT係数は、図23Aで説明したように、注目マクロブロックMB_iの左下のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{0,0}の第1行の水平1次元DCT係数である。ブロックB_{0,0}の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS17において、メモリ81から、ブロックB_{0,0}の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0403】また、ステップS16において、注目マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS18に進み、選択部85は、図23Bで説明したように、下隣接マクロブロックMB_jの左上のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0404】即ち、注目ブロックが、注目マクロブロックの左上のブロックB_{0,0}である場合において、注目マクロブロックがフィールド構造であるときには、下隣接1次元DCT係数は、図23Bで説明したように、下隣接マクロブロックMB_jの左上のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{0,0}の第1行の水平1次元DCT係数である。ブロックB_{0,0}の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS18において、メモリ81から、ブロックB_{0,0}の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0405】ステップS17およびS18の処理後は、いずれも、ステップS19に進み、サンプリング部83および選択部85が、注目マクロブロックと左隣接マクロブロックのDCTタイプを判定する。

【0406】ステップS19において、注目マクロブロックと左隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS20に進み、選択部85は、図24Aで説明したように、左隣接マクロブロックMB_iの右上のブロックB_{1,0}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

元DCT係数を、左隣接1次元DCT係数として取得する。

【0407】即ち、注目ブロックが、注目マクロブロックの左上のブロックB_{0,0}である場合において、注目マクロブロックと左隣接マクロブロックが、いずれもフレーム構造であるときには、左隣接1次元DCT係数は、図24Aで説明したように、左隣接マクロブロックMB_iの右上のブロックB_{1,0}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロックB_{1,0}の第8列（左から8列目）の垂直1次元DCT係数である。ブロックB_{1,0}の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS20において、メモリ81から、ブロックB_{1,0}の第8列の垂直1次元DCT係数を読み出して選択し、左隣接1次元DCT係数として出力する。

【0408】また、ステップS19において、注目マクロブロックのDCTタイプがフレームDCTであり、左隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS21乃至S23に順次進み、選択部85は、図24Bで説明したように、左隣接マクロブロックMB_jの右上のブロックB_{1,0}における最右列の上4画素と、その右下のブロックB_{1,0}における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0409】即ち、注目ブロックが、注目マクロブロックの左上のブロックB_{0,0}である場合において、注目マクロブロックがフレーム構造であり、左隣接マクロブロックがフィールド構造であるときには、左隣接1次元DCT係数は、図24Bで説明したように、左隣接マクロブロックMB_jの右上のブロックB_{1,0}における最右列の上4画素と、その右下のブロックB_{1,0}における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、このような垂直1次元DCT係数は、メモリ81に存在しない。

【0410】そこで、サンプリング部83は、ブロックB_{1,0}の第8列の垂直1次元DCT係数と、ブロックB_{1,0}の第8列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0411】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS21において、ブロックB_{1,0}の第8列の垂直1次元DCT係数と、ブロックB_{1,0}の第8列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロックB_{1,0}の第8列の8画素と、ブロックB_{1,0}の第8列の8画素を得て、サンプリング部83に供給し、ステップS22に進む。

【0412】ステップS22では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロック B_{L0R} の第8列の8画素のうちの上4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロック B_{L0R} の第8列の8画素のうちの上4画素をサンプリングし、ブロック B_{L0R} の第8列からサンプリングした上4画素を奇数行（トップフィールド）に配置するとともに、ブロック B_{L0R} の第8列からサンプリングした上4画素を偶数行（ボトムフィールド）に配置することにより、注目マクロブロックと同一のフレーム構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0413】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS23において、その8画素を、垂直1次元DCT変換し、これにより、左隣接マクロブロック MB_L の右上のブロック B_{L0R} における最右列の上4画素と、その右下のブロック B_{L0R} における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、左隣接1次元DCT係数として出力する。

【0414】また、ステップS19において、注目マクロブロックのDCTタイプがフィールドDCTであり、左隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS24乃至S26に順次進み、選択部85は、図24Cで説明したように、左隣接マクロブロック MB_L の右上のブロック B_{L0R} における最右列の奇数行の4画素と、その右下のブロック B_{L0R} における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0415】即ち、注目ブロックが、注目マクロブロックの左上のブロック B_{L0L} である場合において、注目マクロブロックがフィールド構造であり、左隣接マクロブロックがフレーム構造であるときには、左隣接1次元DCT係数は、図24Cで説明したように、左隣接マクロブロック MB_L の右上のブロック B_{L0R} における最右列の奇数行の4画素と、その右下のブロック B_{L0R} における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、そのような垂直1次元DCT係数は、メモリ81に存在しない。

【0416】そこで、サンプリング部83は、ブロック B_{L0R} の第8列の垂直1次元DCT係数と、ブロック B_{L0R} の第8列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0417】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS24におい

て、ブロック B_{L0R} の第8列の垂直1次元DCT係数と、ブロック B_{L0R} の第8列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロック B_{L0R} の第8列の8画素と、ブロック B_{L0R} の第8列の8画素を得て、サンプリング部83に供給し、ステップS25に進む。

【0418】ステップS25では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロック B_{L0R} の第8列の8画素のうちの上4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロック B_{L0R} の第8列の8画素のうちの上4画素をサンプリングし、ブロック B_{L0R} の第8列からサンプリングした奇数行の4画素を上側に配置するとともに、ブロック B_{L0R} の第8列からサンプリングした奇数行の4画素を下側に配置することにより、注目マクロブロックと同一のフィールド（トップフィールド）構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0419】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS26において、その8画素を、垂直1次元DCT変換し、これにより、左隣接マクロブロック MB_L の右上のブロック B_{L0R} における最右列の奇数行の4画素と、その右下のブロック B_{L0R} における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、左隣接1次元DCT係数として出力する。

【0420】また、ステップS19において、注目マクロブロックと左隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS27に進み、選択部85は、図24Dで説明したように、左隣接マクロブロック MB_L の右上のブロック B_{L0R} の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0421】即ち、注目ブロックが、注目マクロブロックの左上のブロック B_{L0L} である場合において、注目マクロブロックと左隣接マクロブロックが、いずれもフィールド構造であるときには、左隣接1次元DCT係数は、図24Dで説明したように、左隣接マクロブロック MB_L の右上のブロック B_{L0R} の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック B_{L0R} の第8列の垂直1次元DCT係数である。ブロック B_{L0R} の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS27において、メモリ81から、ブロック B_{L0R} の第8列の垂直1次元DCT係

数を読み出して選択し、左隣接1次元DCT係数として出力する。

【0422】ステップS20、S23、S26、およびS27の処理後は、いずれも、ステップS28に進み、選択部85は、図25で説明したように、注目ブロック B_{n-1} の右隣のブロック B_{n+1} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0423】即ち、注目ブロックが、注目マクロブロックの左上のブロック B_{n-1} である場合には、右隣接1次元DCT係数は、図25で説明したように、注目ブロック B_{n-1} の右隣のブロック B_{n+1} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック B_{n+1} の第1列の垂直1次元DCT係数である。ブロック B_{n+1} の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS28において、メモリ81から、ブロック B_{n+1} の第1列の垂直1次元DCT係数を読み出して選択し、右隣接1次元DCT係数として出力して、左上ブロック処理を終了する。

【0424】次に、図40は、図38の隣接1次元DCT係数選択/交換部32が行う左下ブロック処理を示すフローチャートである。

【0425】左下ブロック処理では、注目マクロブロックの左下のブロック B_{n-1} について、上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、右隣接1次元DCT係数が取得される。

【0426】即ち、左下ブロック処理では、まず最初に、ステップS31において、選択部85が、注目マクロブロックのDCTタイプを判定する。

【0427】ステップS31において、注目マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS32に進み、選択部85は、図26Aで説明したように、注目マクロブロック MB_n の左上のブロック B_{n-1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0428】即ち、注目ブロックが、注目マクロブロックの左下のブロック B_{n-1} である場合において、注目マクロブロックがフレーム構造であるときには、上隣接1次元DCT係数は、図26Aで説明したように、注目マクロブロック MB_n の左上のブロック B_{n-1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック B_{n-1} の第8行の水平1次元DCT係数である。ブロック B_{n-1} の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS32において、メモリ81から、ブロック B_{n-1} の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0429】また、ステップS31において、注目マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS33に進み、選択部85は、図26Bで説明したように、上隣接マクロブロック MB_n の左下のブロック B_{n-1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0430】即ち、注目ブロックが、注目マクロブロックの左下のブロック B_{n-1} である場合において、注目マクロブロックがフィールド構造であるときには、上隣接1次元DCT係数は、図26Bで説明したように、上隣接マクロブロック MB_n の左下のブロック B_{n-1} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック B_{n-1} の第8行の水平1次元DCT係数である。ブロック B_{n-1} の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS33において、メモリ81から、ブロック B_{n-1} の第1行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0431】ステップS32およびS33の処理後は、いずれも、ステップS34に進み、選択部85が、注目マクロブロックと下隣接マクロブロックのDCTタイプを判定する。

【0432】ステップS34において、注目マクロブロックと下隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS35に進み、選択部85は、図27Aで説明したように、下隣接マクロブロック MB_n の左上のブロック B_{n-1} における最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0433】即ち、注目ブロックが、注目マクロブロックの左下のブロック B_{n-1} である場合において、注目マクロブロックと下隣接マクロブロックが、いずれもフレーム構造であるときには、下隣接1次元DCT係数は、図27Aで説明したように、下隣接マクロブロック MB_n の左上のブロック B_{n-1} における最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック B_{n-1} の第1行の水平1次元DCT係数である。ブロック B_{n-1} の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS35において、メモリ81から、ブロック B_{n-1} の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0434】また、ステップS34において、注目マクロブロックのDCTタイプがフレームDCTであり、下隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS36に進み、選択

部85は、図27Bで説明したように、下隣接マクロブロックMB₀の左上のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0435】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0,0}である場合において、注目マクロブロックがフレーム構造であり、下隣接マクロブロックがフィールド構造であるときには、下隣接1次元DCT係数は、図27Bで説明したように、下隣接マクロブロックMB₀の左上のブロックB_{0,0}における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{0,0}の第1行の水平1次元DCT係数である。ブロックB_{0,0}の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS36において、メモリ81から、ブロックB_{0,0}の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0436】また、ステップS34において、注目マクロブロックのDCTタイプがフィールドDCTであり、下隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS37に進み、選択部85は、図27Cで説明したように、下隣接マクロブロックMB₀の左上のブロックB_{0,0}の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0437】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0,0}である場合において、注目マクロブロックがフィールド構造であり、下隣接マクロブロックがフレーム構造であるときには、下隣接1次元DCT係数は、図27Cで説明したように、下隣接マクロブロックMB₀の左上のブロックB_{0,0}の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{0,0}の第2行の水平1次元DCT係数である。ブロックB_{0,0}の第2行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS37において、メモリ81から、ブロックB_{0,0}の第2行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0438】また、ステップS34において、注目マクロブロックと下隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS38に進み、選択部85は、図27Dで説明したように、下隣接マクロブロックMB₀の左下のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0439】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0,0}である場合において、注目マ

クロブロックと下隣接マクロブロックが、いずれもフィールド構造であるときには、下隣接1次元DCT係数は、図27Dで説明したように、下隣接マクロブロックMB₀の左下のブロックB_{0,0}の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{0,0}の第1行の水平1次元DCT係数である。ブロックB_{0,0}の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS38において、メモリ81から、ブロックB_{0,0}の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0440】ステップS35乃至S38の処理後は、いずれも、ステップS39に進み、サンプリング部83および選択部85が、注目マクロブロックと左隣接マクロブロックのDCTタイプを判定する。

【0441】ステップS39において、注目マクロブロックと左隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS40に進み、選択部85は、図28Aで説明したように、左隣接マクロブロックMB₁の右下のブロックB_{1,0}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0442】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0,0}である場合において、注目マクロブロックと左隣接マクロブロックが、いずれもフレーム構造であるときには、左隣接1次元DCT係数は、図28Aで説明したように、左隣接マクロブロックMB₁の右下のブロックB_{1,0}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロックB_{1,0}の第8列の垂直1次元DCT係数である。ブロックB_{1,0}の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS40において、メモリ81から、ブロックB_{1,0}の第8列の垂直1次元DCT係数を読み出して選択し、左隣接1次元DCT係数として出力する。

【0443】また、ステップS39において、注目マクロブロックのDCTタイプがフレームDCTであり、左隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS41乃至S43に順次進み、選択部85は、図28Bで説明したように、左隣接マクロブロックMB₁の右上のブロックB_{1,0}における最右列の下4画素と、その右下のブロックB_{1,0}における最右列の下4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0444】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0,0}である場合において、注目マ

71

クロブロックがフレーム構造であり、左隣接マクロブロックがフィールド構造であるときには、左隣接1次元DCT係数は、図28Bで説明したように、左隣接マクロブロックMB_Lの右上のブロックB_{L₀₀}における最右列の上4画素と、その右下のブロックB_{L₀₀}における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、このような垂直1次元DCT係数は、メモリ81に存在しない。

【0445】そこで、サンプリング部83は、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数と、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0446】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS4.1において、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数と、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロックB_{L₀₀}の第8列の8画素と、ブロックB_{L₀₀}の第8列の8画素を得て、サンプリング部83に供給し、ステップS4.2に進む。

【0447】ステップS4.2では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロックB_{L₀₀}の第8列の8画素のうちの下4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロックB_{L₀₀}の第8列の8画素のうちの下4画素をサンプリングし、ブロックB_{L₀₀}の第8列からサンプリングした上4画素を奇数行（トップフィールド）に配置するとともに、ブロックB_{L₀₀}の第8列からサンプリングした上4画素を偶数行（ボトムフィールド）に配置することにより、注目マクロブロックと同一のフレーム構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0448】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS4.3において、その8画素を、垂直1次元DCT変換し、これにより、左隣接マクロブロックMB_Lの右上のブロックB_{L₀₀}における最右列の上4画素と、その右下のブロックB_{L₀₀}における最右列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、左隣接1次元DCT係数として出力する。

【0449】また、ステップS39において、注目マクロブロックのDCTタイプがフィールドDCTであり、左隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS44乃至S46に順次進み、選択部85は、図28Cで説明したように、

72

左隣接マクロブロックMB_Lの右上のブロックB_{L₀₀}における最右列の偶数行の4画素と、その右下のブロックB_{L₀₀}における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0450】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{0₀₀}である場合において、注目マクロブロックがフィールド構造であり、左隣接マクロブロックがフレーム構造であるときには、左隣接1次元DCT係数は、図28Cで説明したように、左隣接マクロブロックMB_Lの右上のブロックB_{L₀₀}における最右列の偶数行の4画素と、その右下のブロックB_{L₀₀}における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、そのような垂直1次元DCT係数は、メモリ81に存在しない。

【0451】そこで、サンプリング部83は、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数と、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0452】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS4.4において、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数と、ブロックB_{L₀₀}の第8列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロックB_{L₀₀}の第8列の8画素と、ブロックB_{L₀₀}の第8列の8画素を得て、サンプリング部83に供給し、ステップS4.5に進む。

【0453】ステップS4.5では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロックB_{L₀₀}の第8列の8画素のうちの下4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロックB_{L₀₀}の第8列の8画素のうちの下4画素をサンプリングし、ブロックB_{L₀₀}の第8列からサンプリングした偶数行の4画素を上側に配置するとともに、ブロックB_{L₀₀}の第8列からサンプリングした偶数行の4画素を下側に配置することにより、注目マクロブロックと同一のフィールド（ボトムフィールド）構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0454】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS4.6において、その8画素を、垂直1次元DCT変換し、これにより、左隣接マクロブロックMB_Lの右上のブロックB_{L₀₀}における最右列の偶数行の4画素と、その右下のブロックB_{L₀₀}における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1

次元DCT係数を選択し、左隣接1次元DCT係数として出力する。

【0455】また、ステップS39において、注目マクロブロックと左隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS47に進み、選択部85は、図28Dで説明したように、左隣接マクロブロックMB_lの右下のブロックB_{l,n}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0456】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{l,n}である場合において、注目マクロブロックと左隣接マクロブロックが、いずれもフィールド構造であるときには、左隣接1次元DCT係数は、図28Dで説明したように、左隣接マクロブロックMB_lの右下のブロックB_{l,n}の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロックB_{l,n}の第8列の垂直1次元DCT係数である。ブロックB_{l,n}の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS47において、メモリ81から、ブロックB_{l,n}の第8列の垂直1次元DCT係数を読み出して選択し、左隣接1次元DCT係数として出力する。

【0457】ステップS40、S43、S46、およびS47の処理後は、いずれも、ステップS48に進み、選択部85は、図29で説明したように、注目ブロックB_{l,n}の右隣のブロックB_{l,n+1}の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0458】即ち、注目ブロックが、注目マクロブロックの左下のブロックB_{l,n}である場合には、右隣接1次元DCT係数は、図29で説明したように、注目ブロックB_{l,n}の右隣のブロックB_{l,n+1}の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロックB_{l,n+1}の第1列の垂直1次元DCT係数である。ブロックB_{l,n+1}の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS48において、メモリ81から、ブロックB_{l,n+1}の第1列の垂直1次元DCT係数を読み出して選択し、右隣接垂直1次元DCT係数として出力して、左下ブロック処理を終了する。

【0459】次に、図41は、図38の隣接1次元DCT係数選択/変換部32が行う右上ブロック処理を示すフローチャートである。

【0460】右上ブロック処理では、注目マクロブロックの右上のブロックB_{u,n}について、上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、右隣接1次元DCT係数が取得される。

【0461】即ち、右上ブロック処理では、まず最初

に、ステップS51において、選択部85が、注目マクロブロックと上隣接マクロブロックのDCTタイプを判定する。

【0462】ステップS51において、注目マクロブロックと上隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS52に進み、選択部85は、図30Aで説明したように、上隣接マクロブロックMB_uの右下のブロックB_{u,n}における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0463】即ち、注目ブロックが、注目マクロブロックの右上のブロックB_{u,n}である場合において、注目マクロブロックと上隣接マクロブロックが、いずれもフレーム構造であるときには、上隣接1次元DCT係数は、図30Aで説明したように、上隣接マクロブロックMB_uの右下のブロックB_{u,n}における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{u,n}の第8行の水平1次元DCT係数である。ブロックB_{u,n}の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS52において、メモリ81から、ブロックB_{u,n}の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0464】また、ステップS51において、注目マクロブロックのDCTタイプがフレームDCTであり、上隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS53に進み、選択部85は、図30Bで説明したように、上隣接マクロブロックMB_uの右下のブロックB_{u,n}の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0465】即ち、注目ブロックが、注目マクロブロックの右上のブロックB_{u,n}である場合において、注目マクロブロックがフレーム構造であり、上隣接マクロブロックがフィールド構造であるときには、上隣接1次元DCT係数は、図30Bで説明したように、上隣接マクロブロックMB_uの右下のブロックB_{u,n}における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB_{u,n}の第8行の水平1次元DCT係数である。ブロックB_{u,n}の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS53において、メモリ81から、ブロックB_{u,n}の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0466】また、ステップS51において、注目マクロブロックのDCTタイプがフィールドDCTであり、上隣接マクロブロックのDCTタイプがフレームDCT

であると判定された場合、ステップS54に進み、選択部85は、図30Cで説明したように、上隣接マクロブロックMB₀の右下のブロックB₀₀₀の第7行目の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0467】即ち、注目ブロックが、注目マクロブロックの右上のブロックB₀₀₀である場合において、注目マクロブロックがフィールド構造であり、上隣接マクロブロックがフレーム構造であるときには、上隣接1次元DCT係数は、図30Cで説明したように、上隣接マクロブロックMB₀の右下のブロックB₀₀₀の第7行目の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB₀₀₀の第7行の水平1次元DCT係数である。ブロックB₀₀₀の第7行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS54において、メモリ81から、ブロックB₀₀₀の第7行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0468】また、ステップS51において、注目マクロブロックと上隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS55に進み、選択部85は、図30Dで説明したように、上隣接マクロブロックMB₀の右上のブロックB₀₀₀の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0469】即ち、注目ブロックが、注目マクロブロックの右上のブロックB₀₀₀である場合において、注目マクロブロックと上隣接マクロブロックが、いずれもフィールド構造であるときには、上隣接1次元DCT係数は、図30Dで説明したように、上隣接マクロブロックMB₀の右上のブロックB₀₀₀の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB₀₀₀の第8行の水平1次元DCT係数である。ブロックB₀₀₀の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS55において、メモリ81から、ブロックB₀₀₀の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0470】ステップS52乃至S55の処理後は、いずれも、ステップS56に進み、選択部85が、注目マクロブロックのDCTタイプを判定する。

【0471】ステップS56において、注目マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS57に進み、選択部85は、図31Aで説明したように、注目マクロブロックMB₀の右下のブロックB₀₀₀の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT

係数として取得する。

【0472】即ち、注目ブロックが、注目マクロブロックの右上のブロックB₀₀₀である場合において、注目マクロブロックがフレーム構造であるときには、下隣接1次元DCT係数は、図31Aで説明したように、注目マクロブロックMB₀の右下のブロックB₀₀₀の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB₀₀₀の第1行の水平1次元DCT係数である。ブロックB₀₀₀の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS57において、メモリ81から、ブロックB₀₀₀の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0473】また、ステップS56において、注目マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS58に進み、選択部85は、図31Bで説明したように、下隣接マクロブロックMB₀の右上のブロックB₀₀₀の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0474】即ち、注目ブロックが、注目マクロブロックの右上のブロックB₀₀₀である場合において、注目マクロブロックがフィールド構造であるときには、下隣接1次元DCT係数は、図31Bで説明したように、下隣接マクロブロックMB₀の右上のブロックB₀₀₀の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロックB₀₀₀の第1行の水平1次元DCT係数である。ブロックB₀₀₀の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS58において、メモリ81から、ブロックB₀₀₀の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0475】ステップS57およびS58の処理後は、いずれも、ステップS59に進み、サンプリング部83および選択部85が、注目マクロブロックと右隣接マクロブロックのDCTタイプを判定する。

【0476】ステップS59において、注目マクロブロックと右隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS60に進み、選択部85は、図33Aで説明したように、右隣接マクロブロックMB₀の左上のブロックB₀₀₀の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0477】即ち、注目ブロックが、注目マクロブロックの右上のブロックB₀₀₀である場合において、注目マクロブロックと右隣接マクロブロックが、いずれもフレーム構造であるときには、右隣接1次元DCT係数は、

10

20

30

40

50

図33Aで説明したように、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数である。ブロックB_{n+1,l}の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS60において、メモリ81から、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数を読み出して選択し、右隣接1次元DCT係数として出力する。

【0478】また、ステップS59において、注目マクロブロックのDCTタイプがフレームDCTであり、右隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS61乃至S63に順次進み、選択部85は、図33Bで説明したように、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}における最左列の上4画素と、その左下のブロックB_{n+1,b}における最左列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0479】即ち、注目ブロックが、注目マクロブロックの右上のブロックB_{n,r}である場合において、注目マクロブロックがフレーム構造であり、右隣接マクロブロックがフィールド構造であるときには、右隣接1次元DCT係数は、図33Bで説明したように、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}における最左列の上4画素と、その左下のブロックB_{n+1,b}における最左列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、このような垂直1次元DCT係数は、メモリ81に存在しない。

【0480】そこで、サンプリング部83は、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数と、ブロックB_{n+1,b}の第1列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0481】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS61において、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数と、ブロックB_{n+1,b}の第1列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロックB_{n+1,l}の第1列の8画素と、ブロックB_{n+1,b}の第1列の8画素を得て、サンプリング部83に供給し、ステップS62に進む。

【0482】ステップS62では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロックB_{n+1,l}の第1列の8画素のうちの上4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロックB_{n+1,b}の第1列の8画素のうちの上4画素をサンプリングし、ブロックB_{n+1,l}の第

1列からサンプリングした上4画素を奇数行（トップフィールド）に配置するとともに、ブロックB_{n+1,l}の第1列からサンプリングした上4画素を偶数行（ボトムフィールド）に配置することにより、注目マクロブロックと同一のフレーム構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0483】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS63において、その8画素を、垂直1次元DCT変換し、これにより、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}における最左列の上4画素と、その左下のブロックB_{n+1,b}における最左列の上4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、右隣接1次元DCT係数として出力する。

【0484】また、ステップS59において、注目マクロブロックのDCTタイプがフィールドDCTであり、右隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS64乃至S66に順次進み、選択部85は、図33Cで説明したように、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}における最左列の奇数行の4画素と、その左下のブロックB_{n+1,b}における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0485】即ち、注目ブロックが、注目マクロブロックの右上のブロックB_{n,r}である場合において、注目マクロブロックがフィールド構造であり、右隣接マクロブロックがフレーム構造であるときには、右隣接1次元DCT係数は、図33Cで説明したように、右隣接マクロブロックMB_nの左上のブロックB_{n+1,l}における最左列の奇数行の4画素と、その左下のブロックB_{n+1,b}における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、そのような垂直1次元DCT係数は、メモリ81に存在しない。

【0486】そこで、サンプリング部83は、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数と、ブロックB_{n+1,b}の第1列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0487】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS64において、ブロックB_{n+1,l}の第1列の垂直1次元DCT係数と、ブロックB_{n+1,b}の第1列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロックB_{n+1,l}の第1列の8画素と、ブロックB_{n+1,b}の第1列の8画素を得て、サンプリング部83に供給

し、ステップS65に進む。

【0488】ステップS65では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロック B_{n0L} の第1列の8画素のうちの奇数行の4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロック B_{n0L} の第1列の8画素のうちの奇数行の4画素をサンプリングし、ブロック B_{n0L} の第1列からサンプリングした奇数行の4画素を上側に配置するとともに、ブロック B_{n0L} の第1列からサンプリングした奇数行の4画素を下側に配置することにより、注目マクロブロックと同一のフィールド（トップフィールド）構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0489】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS66において、その8画素を、垂直1次元DCT変換し、これにより、右隣接マクロブロック MB_n の左上のブロック B_{n0L} における最左列の奇数行の4画素と、その左下のブロック B_{n0L} における奇数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、右隣接1次元DCT係数として出力する。

【0490】また、ステップS59において、注目マクロブロックと右隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS67に進み、選択部85は、図3.3Dで説明したように、右隣接マクロブロック MB_n の左上のブロック B_{n0L} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0491】即ち、注目ブロックが、注目マクロブロックの右上のブロック B_{n0R} である場合において、注目マクロブロックと右隣接マクロブロックが、いずれもフィールド構造であるときには、右隣接1次元DCT係数は、図3.3Dで説明したように、右隣接マクロブロック MB_n の左上のブロック B_{n0L} の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック B_{n0L} の第1列の垂直1次元DCT係数である。ブロック B_{n0L} の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS67において、メモリ81から、ブロック B_{n0L} の第1列の垂直1次元DCT係数を読み出して選択し、右隣接1次元DCT係数として出力する。

【0492】ステップS60、S63、S66、およびS67の処理後は、いずれも、ステップS68に進み、選択部85は、図32で説明したように、注目ブロック B_{n0R} の左隣のブロック B_{n0L} の最右列の8画素を垂直1

次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0493】即ち、注目ブロックが、注目マクロブロックの右上のブロック B_{n0R} である場合には、左隣接1次元DCT係数は、図32で説明したように、注目ブロック B_{n0R} の左隣のブロック B_{n0L} の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック B_{n0L} の第8列の垂直1次元DCT係数である。ブロック B_{n0R} の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS68において、メモリ81から、ブロック B_{n0L} の第8列の垂直1次元DCT係数を読み出して選択し、左隣接垂直1次元DCT係数として出力して、右上ブロック処理を終了する。

【0494】次に、図42は、図38の隣接1次元DCT係数選択/変換部32が行う右下ブロック処理を示すフローチャートである。

【0495】右下ブロック処理では、注目マクロブロックの右下のブロック B_{n0R} について、上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、右隣接1次元DCT係数が取得される。

【0496】即ち、右下ブロック処理では、まず最初に、ステップS71において、選択部85が、注目マクロブロックのDCTタイプを判定する。

【0497】ステップS71において、注目マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS72に進み、選択部85は、図34Aで説明したように、注目マクロブロック MB_n の右上のブロック B_{n0R} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1次元DCT係数として取得する。

【0498】即ち、注目ブロックが、注目マクロブロックの右下のブロック B_{n0R} である場合において、注目マクロブロックがフレーム構造であるときには、上隣接1次元DCT係数は、図34Aで説明したように、注目マクロブロック MB_n の右上のブロック B_{n0R} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック B_{n0R} の第8行の水平1次元DCT係数である。ブロック B_{n0R} の第8行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS72において、メモリ81から、ブロック B_{n0R} の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0499】また、ステップS71において、注目マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS73に進み、選択部85は、図34Bで説明したように、上隣接マクロブロック MB_0 の右下のブロック B_{00R} の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数を、上隣接1

次元DCT係数として取得する。

【0500】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{0,0}$ である場合において、注目マクロブロックがフィールド構造であるときには、上隣接1次元DCT係数は、図34Bで説明したように、上隣接マクロブロック MB_0 の右下のブロック $B_{0,0}$ の最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS73において、メモリ81から、ブロック $B_{0,0}$ の第8行の水平1次元DCT係数を読み出して選択し、上隣接1次元DCT係数として出力する。

【0501】ステップS72およびS73の処理後は、いずれも、ステップS74に進み、選択部85が、注目マクロブロックと下隣接マクロブロックのDCTタイプを判定する。

【0502】ステップS74において、注目マクロブロックと下隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS75に進み、選択部85は、図35Aで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ における最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0503】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{0,0}$ である場合において、注目マクロブロックと下隣接マクロブロックが、いずれもフレーム構造であるときには、下隣接1次元DCT係数は、図35Aで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ における最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第1行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS75において、メモリ81から、ブロック $B_{0,0}$ の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0504】また、ステップS74において、注目マクロブロックのDCTタイプがフレームDCTであり、下隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS76に進み、選択部85は、図35Bで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0505】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{0,0}$ である場合において、注目マ

クロブロックがフレーム構造であり、下隣接マクロブロックがフィールド構造であるときには、下隣接1次元DCT係数は、図35Bで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ における最下行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第1行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS76において、メモリ81から、ブロック $B_{0,0}$ の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0506】また、ステップS74において、注目マクロブロックのDCTタイプがフィールドDCTであり、下隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS77に進み、選択部85は、図35Cで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0507】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{0,0}$ である場合において、注目マクロブロックがフィールド構造であり、下隣接マクロブロックがフレーム構造であるときには、下隣接1次元DCT係数は、図35Cで説明したように、下隣接マクロブロック MB_0 の右上のブロック $B_{0,0}$ の第2行目の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第2行の水平1次元DCT係数である。ブロック $B_{0,0}$ の第2行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS77において、メモリ81から、ブロック $B_{0,0}$ の第2行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0508】また、ステップS74において、注目マクロブロックと下隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS78に進み、選択部85は、図35Dで説明したように、下隣接マクロブロック MB_0 の右下のブロック $B_{0,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数を、下隣接1次元DCT係数として取得する。

【0509】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{0,0}$ である場合において、注目マクロブロックと下隣接マクロブロックが、いずれもフィールド構造であるときには、下隣接1次元DCT係数は、図35Dで説明したように、下隣接マクロブロック MB_0 の右下のブロック $B_{0,0}$ の最上行の8画素を水平1次元DCT変換した水平1次元DCT係数であり、この水平1次元DCT係数は、ブロック $B_{0,0}$ の第1行の水

平1次元DCT係数である。ブロック $B_{n,0}$ の第1行の水平1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS78において、メモリ81から、ブロック $B_{n,0}$ の第1行の水平1次元DCT係数を読み出して選択し、下隣接1次元DCT係数として出力する。

【0510】ステップS75乃至S78の処理後は、いずれも、ステップS79に進み、サンプリング部83および選択部85が、注目マクロブロックと左隣接マクロブロックのDCTタイプを判定する。

【0511】ステップS79において、注目マクロブロックと左隣接マクロブロックのDCTタイプが、いずれもフレームDCTであると判定された場合、ステップS80に進み、選択部85は、図37Aで説明したように、右隣接マクロブロック MB_n の左下のブロック $B_{n,0}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0512】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{n,0}$ である場合において、注目マクロブロックと右隣接マクロブロックが、いずれもフレーム構造であるときには、右隣接1次元DCT係数は、図37Aで説明したように、右隣接マクロブロック MB_n の左下のブロック $B_{n,0}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数である。ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS80において、メモリ81から、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数を

読み出して選択し、右隣接1次元DCT係数として出力する。

【0513】また、ステップS79において、注目マクロブロックのDCTタイプがフレームDCTであり、右隣接マクロブロックのDCTタイプがフィールドDCTであると判定された場合、ステップS81乃至S83に順次進み、選択部85は、図37Bで説明したように、右隣接マクロブロック MB_n の左上のブロック $B_{n,0}$ における最左列の下4画素と、その左下のブロック $B_{n,0}$ における最左列の下4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0514】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{n,0}$ である場合において、注目マクロブロックがフレーム構造であり、右隣接マクロブロックがフィールド構造であるときには、右隣接1次元DCT係数は、図37Bで説明したように、右隣接マクロブロック MB_n の左上のブロック $B_{n,0}$ における最左列の下4画素と、その左下のブロック $B_{n,0}$ における最左列の下4画素の合計8画素を垂直1次元DCT変換した垂

直1次元DCT係数となるが、このような垂直1次元DCT係数は、メモリ81に存在しない。

【0515】そこで、サンプリング部83は、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数と、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0516】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS81において、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数と、ブロック $B_{n,0}$ の第1列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロック $B_{n,0}$ の第1列の8画素と、ブロック $B_{n,0}$ の第1列の8画素を得て、サンプリング部83に供給し、ステップS82に進む。

【0517】ステップS82では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロック $B_{n,0}$ の第1列の8画素のうちの下4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロック $B_{n,0}$ の第1列の8画素のうちの下4画素をサンプリングし、ブロック $B_{n,0}$ の第1列からサンプリングした上4画素を奇数行（トップフィールド）に配置するとともに、ブロック $B_{n,0}$ の第1列からサンプリングした上4画素を偶数行（ボトムフィールド）に配置することにより、注目マクロブロックと同一のフレーム構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0518】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS83において、その8画素を、垂直1次元DCT変換し、これにより、右隣接マクロブロック MB_n の左上のブロック $B_{n,0}$ における最左列の下4画素と、その左下のブロック $B_{n,0}$ における最左列の下4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、右隣接1次元DCT係数として出力する。

【0519】また、ステップS79において、注目マクロブロックのDCTタイプがフィールドDCTであり、右隣接マクロブロックのDCTタイプがフレームDCTであると判定された場合、ステップS84乃至S86に順次進み、選択部85は、図37Cで説明したように、右隣接マクロブロック MB_n の左上のブロック $B_{n,0}$ における最左列の偶数行の4画素と、その左下のブロック $B_{n,0}$ における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0520】即ち、注目ブロックが、注目マクロブロッ

クの右下のブロック $B_{n,n}$ である場合において、注目マクロブロックがフィールド構造であり、右隣接マクロブロックがフレーム構造であるときには、右隣接1次元DCT係数は、図37Cで説明したように、右隣接マクロブロック MB_i の左上のブロック $B_{n,n}$ における最左列の偶数行の4画素と、その左下のブロック $B_{n,n}$ における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数となるが、そのような垂直1次元DCT係数は、メモリ81に存在しない。

【0521】そこで、サンプリング部83は、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数と、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数の垂直1次元逆DCT変換を、垂直1次元逆DCT変換部82に要求する。

【0522】垂直1次元逆DCT変換部82は、サンプリング部83からの要求に応じ、ステップS84において、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数と、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数を、メモリ81から読み出し、垂直1次元逆DCT変換を施す。これにより、垂直1次元逆DCT変換部82は、ブロック $B_{n,n}$ の第1列の8画素と、ブロック $B_{n,n}$ の第1列の8画素を得て、サンプリング部83に供給し、ステップS85に進む。

【0523】ステップS85では、サンプリング部83は、垂直1次元逆DCT変換部82から供給されるブロック $B_{n,n}$ の第1列の8画素のうちの偶数行の4画素をサンプリングするとともに、同じく垂直1次元逆DCT変換部82から供給されるブロック $B_{n,n}$ の第1列の8画素のうちの偶数行の4画素をサンプリングし、ブロック $B_{n,n}$ の第1列からサンプリングした偶数行の4画素を上側に配置するとともに、ブロック $B_{n,n}$ の第1列からサンプリングした偶数行の4画素を下側に配置することにより、注目マクロブロックと同一のフィールド（ボトムフィールド）構造とした垂直方向に並ぶ8画素を、垂直1次元DCT変換部84に供給する。

【0524】垂直1次元DCT変換部84は、サンプリング部83でサンプリングされた8画素を受信すると、ステップS86において、その8画素を、垂直1次元DCT変換し、これにより、右隣接マクロブロック MB_i の左上のブロック $B_{n,n}$ における最左列の偶数行の4画素と、その左下のブロック $B_{n,n}$ における偶数行の4画素の合計8画素を垂直1次元DCT変換した垂直1次元DCT係数を得て、選択部85に供給する。選択部85は、垂直1次元DCT変換部84から供給される垂直1次元DCT係数を選択し、右隣接1次元DCT係数として出力する。

【0525】また、ステップS79において、注目マクロブロックと右隣接マクロブロックのDCTタイプが、いずれもフィールドDCTであると判定された場合、ステップS87に進み、選択部85は、図37Dで説明し

たように、右隣接マクロブロック MB_i の左下のブロック $B_{n,n}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、右隣接1次元DCT係数として取得する。

【0526】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{n,n}$ である場合において、注目マクロブロックと右隣接マクロブロックが、いずれもフィールド構造であるときには、右隣接1次元DCT係数は、図37Dで説明したように、右隣接マクロブロック MB_i の左下のブロック $B_{n,n}$ の最左列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数である。ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS87において、メモリ81から、ブロック $B_{n,n}$ の第1列の垂直1次元DCT係数を読み出して選択し、右隣接1次元DCT係数として出力する。

【0527】ステップS80、S83、S86、およびS87の処理後は、いずれも、ステップS88に進み、選択部85は、図36で説明したように、注目ブロック $B_{n,n}$ の左隣のブロック $B_{n,n}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数を、左隣接1次元DCT係数として取得する。

【0528】即ち、注目ブロックが、注目マクロブロックの右下のブロック $B_{n,n}$ である場合には、左隣接1次元DCT係数は、図36で説明したように、注目ブロック $B_{n,n}$ の左隣のブロック $B_{n,n}$ の最右列の8画素を垂直1次元DCT変換した垂直1次元DCT係数であり、この垂直1次元DCT係数は、ブロック $B_{n,n}$ の第8列の垂直1次元DCT係数である。ブロック $B_{n,n}$ の第8列の垂直1次元DCT係数は、メモリ81に記憶されており、選択部85は、ステップS88において、メモリ81から、ブロック $B_{n,n}$ の第8列の垂直1次元DCT係数を読み出して選択し、左隣接垂直1次元DCT係数として出力して、右下ブロック処理を終了する。

【0529】次に、図19のACパワー算出部33の処理について説明する。

【0530】ACパワー算出部33は、上述したように、1次元逆DCT係数変換部31から供給される1次元DCT係数の交流成分のパワー（ACパワー）を求めるとともに、隣接1次元DCT係数選択/変換部32から供給される隣接1次元DCT係数のACパワーを求めるようになっている。

【0531】即ち、ACパワー算出部33は、図43に示すように、注目ブロックにおける注目画素の位置の行の水平1次元DCT係数から、水平方向のACパワーを求めるとともに、注目画素の位置の列の垂直1次元DCT係数から、垂直方向のACパワーを求める。

【0532】ここで、1次元DCT係数の7つの交流成

分を AC_n と表すこととすると($n=1, 2, \dots, 7$)、ACパワー P_{AC} は、例えば、次式によって計算される。

【0533】

$$P_{AC} = \sum AC_n^2 \dots (18)$$

【0534】但し、式(18)において、 Σ は、変数 n を1から7に変えてのサメーションを表す。

【0535】また、ACパワー算出部33は、注目ブロックについての上隣接1次元DCT係数、下隣接1次元DCT係数、左隣接1次元DCT係数、右隣接1次元DCT係数それぞれについても、式(18)にしたがい、ACパワーを求める。なお、上隣接1次元DCT係数と下隣接1次元DCT係数は、いずれも水平1次元DCT係数であり、従って、これから求められるACパワーは、水平方向のACパワーである。また、左隣接1次元DCT係数と右隣接1次元DCT係数は、いずれも垂直1次元DCT係数であり、従って、これから求められるACパワーは、垂直方向のACパワーである。

【0536】ACパワー算出部33は、さらに、注目ブロックの1次元DCT係数のうち、その境界に隣接するもの(以下、適宜、境界1次元DCT係数という)につ

いても、式(18)にしたがい、ACパワーを求める。
【0537】即ち、ACパワー算出部33は、注目ブロックの上側の境界に隣接する第1行の水平1次元DCT係数(以下、適宜、上境界1次元DCT係数という)から、水平方向のACパワーを求める。さらに、ACパワー算出部33は、注目ブロックの下側の境界に隣接する第8行の水平1次元DCT係数(以下、適宜、下境界1次元DCT係数という)から、水平方向のACパワーを求める。また、ACパワー算出部33は、注目ブロックの左側の境界に隣接する第1列の垂直1次元DCT係数(以下、適宜、左境界1次元DCT係数という)から、垂直方向のACパワーを求めるとともに、注目ブロックの右側の境界に隣接する第8列の垂直1次元DCT係数(以下、適宜、右境界1次元DCT係数という)から、垂直方向のACパワーを求める。

【0538】次に、図44は、以上のようにしてACパワーを求める図19のACパワー算出部33の構成例を示している。

【0539】水平1次元DCT係数抽出部91および垂直1次元DCT係数抽出部92には、1次元逆DCT変換部31(図19)と、隣接1次元DCT係数選択/変換部32から、1次元DCT係数が供給されるようになっている。

【0540】水平1次元DCT係数抽出部91は、そこに供給される1次元DCT係数から、ACパワーの計算対象とするものを抽出し、水平ACパワー計算部93に供給する。即ち、水平1次元DCT係数抽出部91は、そこに供給される1次元DCT係数から、注目ブロックにおける注目画素の位置の行の水平1次元DCT係数、

注目ブロックについての上隣接1次元DCT係数および下隣接1次元DCT係数、並びに注目ブロックの上境界1次元DCT係数および下境界1次元DCT係数を抽出し、水平ACパワー計算部93に供給する。

【0541】垂直1次元DCT係数抽出部92には、そこに供給される1次元DCT係数から、ACパワーの計算対象とするものを抽出し、垂直ACパワー計算部94に供給する。即ち、垂直1次元DCT係数抽出部92は、そこに供給される1次元DCT係数から、注目ブロックにおける注目画素の位置の列の垂直1次元DCT係数、注目ブロックについての左隣接1次元DCT係数および右隣接1次元DCT係数、並びに注目ブロックの左境界1次元DCT係数および右境界1次元DCT係数を抽出し、垂直ACパワー計算部94に供給する。

【0542】水平ACパワー計算部93は、水平1次元DCT係数抽出部91から供給される水平1次元DCT係数から、式(18)にしたがって、水平方向のACパワーを計算して出力する。即ち、水平ACパワー計算部93は、注目ブロックにおける注目画素の位置の行の水平1次元DCT係数、注目ブロックについての上隣接1次元DCT係数および下隣接1次元DCT係数、並びに注目ブロックの上境界1次元DCT係数および下境界1次元DCT係数それぞれから、水平方向のACパワーを計算する。

【0543】垂直ACパワー計算部94は、垂直1次元DCT係数抽出部92から供給される垂直1次元DCT係数から、式(18)にしたがって、垂直方向のACパワーを計算して出力する。即ち、垂直ACパワー計算部94は、注目ブロックにおける注目画素の位置の列の垂直1次元DCT係数、注目ブロックについての左隣接1次元DCT係数および右隣接1次元DCT係数、並びに注目ブロックの左境界1次元DCT係数および右境界1次元DCT係数それぞれから、垂直方向のACパワーを計算する。

【0544】なお、以上のようにして、1次元DCT係数から求められるACパワーは、その1次元DCT係数に対応する8画素の交流成分の電力と捉えることができ、従って、画像のアクティビティを表す。

【0545】次に、図19のAC内積計算部34の処理について説明する。

【0546】AC内積計算部34は、上述したように、1次元逆DCT係数変換部31から供給される注目ブロックの境界部分の1次元DCT係数(境界1次元DCT係数)の交流成分と、隣接1次元DCT係数選択/変換部32から供給される隣接1次元DCT係数の交流成分とを、それぞれベクトルのコンポーネントとみなして、その2つのベクトルの内積(AC内積)を求める。

【0547】即ち、AC内積計算部34は、図45に示すように、注目ブロックについての上境界1次元DCT係数の交流成分と、上隣接1次元DCT係数の交流成分

とを、それぞれベクトルのコンポーネントとみなして、その2つのベクトルのAC内積（以下、上内積という）を、次式にしたがって求める。

$$I = \sum (AC_n \times AC_n) \dots (19)$$

【0549】但し、式(19)において、 I は、AC内積を表す。さらに、 AC_n は、注目ブロックについての境界1次元DCT係数の n 番目の交流成分を表し、 AC_n は、注目ブロックについての隣接1次元DCT係数の n 番目の交流成分を表す。また、 \sum は、 n を1から7に変えてのサメーションを表す。

【0550】AC内積計算部34は、注目ブロックについての下境界1次元DCT係数と下隣接1次元DCT係数、左境界1次元DCT係数と左隣接1次元DCT係数、または右境界1次元DCT係数と右隣接1次元DCT係数それぞれについても、式(19)にしたがい、AC内積を求める。

【0551】ここで、以下、適宜、注目ブロックについての下境界1次元DCT係数と下隣接1次元DCT係数とから求められるAC内積を、下内積と、左境界1次元DCT係数と左隣接1次元DCT係数とから求められるAC内積を、左内積と、右境界1次元DCT係数と右隣接1次元DCT係数とから求められるAC内積を、右内積と、それぞれいう。

【0552】AC内積は、注目ブロックの境界を挟む境界1次元DCT係数と隣接1次元DCT係数の交流成分が類似する場合、即ち、境界1次元DCT係数の交流成分をコンポーネントとするベクトルと、隣接1次元DCT係数の交流成分をコンポーネントとするベクトルとがつくる角度が90度未満（以下）である場合に正の値（0以上の値）となる。従って、AC内積が正の値であることは、注目ブロックの境界を挟む境界1次元DCT係数に対応する8画素と、隣接1次元DCT係数に対応する8画素の波形パターンが似ていることを表しており、例えば、注目ブロックとそれに隣接するブロックの境界において、その境界を横切る形で連続しているエッジが存在することを表す。

【0553】次に、図46は、注目ブロックについて、上述のようなAC内積（上内積、下内積、左内積、右内積）を計算する図19のAC内積計算部34の構成例を示している。

【0554】1次元逆DCT変換部31と隣接1次元DCT係数選択／変換部32が出力する1次元DCT係数は、上内積用1次元DCT係数抽出部101、下内積用1次元DCT係数抽出部102、左内積用1次元DCT係数抽出部103、および右内積用1次元DCT係数抽出部104に供給されるようになっている。

【0555】上内積用1次元DCT係数抽出部101は、注目ブロックについて、上内積を計算するのに用いる上境界1次元DCT係数と上隣接1次元DCT係数

を、そこに供給される1次元DCT係数から抽出し、上内積演算部105に供給する。

【0556】上内積演算部105は、上内積用1次元DCT係数抽出部101から供給される上境界1次元DCT係数と上隣接1次元DCT係数から、式(19)にしたがって、上内積を計算して出力する。

【0557】下内積用1次元DCT係数抽出部102は、注目ブロックについて、下内積を計算するのに用いる下境界1次元DCT係数と下隣接1次元DCT係数を、そこに供給される1次元DCT係数から抽出し、下内積演算部106に供給する。

【0558】下内積演算部106は、下内積用1次元DCT係数抽出部102から供給される下境界1次元DCT係数と下隣接1次元DCT係数から、式(19)にしたがって、下内積を計算して出力する。

【0559】左内積用1次元DCT係数抽出部103は、注目ブロックについて、左内積を計算するのに用いる左境界1次元DCT係数と左隣接1次元DCT係数を、そこに供給される1次元DCT係数から抽出し、左内積演算部107に供給する。

【0560】左内積演算部107は、左内積用1次元DCT係数抽出部103から供給される左境界1次元DCT係数と左隣接1次元DCT係数から、式(19)にしたがって、左内積を計算して出力する。

【0561】右内積用1次元DCT係数抽出部104は、注目ブロックについて、右内積を計算するのに用いる右境界1次元DCT係数と右隣接1次元DCT係数を、そこに供給される1次元DCT係数から抽出し、右内積演算部108に供給する。

【0562】右内積演算部108は、右内積用1次元DCT係数抽出部104から供給される右境界1次元DCT係数と右隣接1次元DCT係数から、式(19)にしたがって、右内積を計算して出力する。

【0563】次に、図47は、図19のクラスコード生成部36の構成例を示している。

【0564】クラスコード生成部36は、輝度信号のブロックを対象に、そのブロックを構成する画素をクラス分類するようになっている。

【0565】即ち、比較部111および112には、ACパワー算出部33（図19）が出力するACパワーが供給される。平坦性条件判定部113には、ACパワー算出部33（図19）が出力するACパワー、並びに1次元逆DCT変換部31および隣接1次元DCT係数選択／変換部32が出力する1次元DCT係数が供給される。連続性判定部114には、AC内積計算部34（図19）が出力するAC内積が供給される。境界部エッジ条件判定部115には、1次元逆DCT変換部31および隣接1次元DCT係数選択／変換部32が出力する1次元DCT係数が供給される。

【0566】比較部111は、ACパワー算出部33

(図19)が出力するACパワーのうちの、注目画素の行の水平1次元DCT係数から求められた水平方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部116に供給する。

【0567】比較部112は、ACパワー算出部33

(図19)が出力するACパワーのうちの、注目画素の列の垂直1次元DCT係数から求められた垂直方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部116に供給する。

【0568】平坦性条件判定部113は、注目ブロック10について、境界1次元DCT係数から求められたACパワー、隣接1次元DCT係数から求められたACパワー、さらには、境界1次元DCT係数の直流成分、隣接1次元DCT係数の直流成分に基づき、注目ブロックの上下左右それぞれの境界について、各境界部分における画像の平坦性を判定し、その判定結果を、クラスコード生成部116に供給する。

【0569】連続性条件判定部114は、注目ブロックについて求められた上内積、下内積、左内積、右内積に基づき、注目ブロックの上下左右それぞれの境界について、各境界部分における画像の連続性を判定し、その判定結果を、クラスコード生成部116に供給する。

【0570】境界部エッジ条件判定部115は、注目ブロックについての境界1次元DCT係数の直流成分と、隣接1次元DCT係数の直流成分とに基づき、注目ブロックの上下左右それぞれの境界について、その境界に沿ってエッジが存在するかどうかを判定し、その判定結果を、クラスコード生成部116に供給する。

【0571】クラスコード作成部116は、比較部11および112、平坦性条件判定部113、連続性条件判定部114、並びに境界部エッジ条件判定部115の出力に基づき、注目画素をクラス分類し、そのクラスを表すクラスコード(輝度クラスコード)を作成(生成)して出力する。

【0572】ここで、図48は、クラスコード作成部116が出力するクラスコードのフォーマットを示している。

【0573】図48の実施の形態では、クラスコードは、10ビットとされており、その先頭から、2ビット

のACワーククラスコード、4ビットのブロック平坦性クラスコード、4ビットのブロック間連続性クラスコードが順次配置されて構成される。

【0574】2ビットのACワーククラスコードは、注目画素を、その垂直方向のACパワーと水平方向のACパワーによってクラス分けするもので、その先頭のビットは、注目画素の列の垂直1次元DCT係数から求められた垂直方向のACパワーによって決定され、2番目のビットは、注目画素の行の水平1次元DCT係数から求められた水平方向のACパワーによって決定される。従って、ACワーククラスコードは、画素ごとに決定され

る。

【0575】4ビットのブロック平坦性クラスコードは、注目画素を含むブロック(注目ブロック)を、その上下左右それぞれの境界部分の平坦性(注目ブロックとそれに隣接するブロックとの間における画像の平坦さ)によってクラス分けするもので、その1乃至4番目のビットは、注目ブロックの上、下、左、右それぞれの境界の平坦性によって決定される。従って、ブロック平坦性クラスコードは、ブロックごとに決定される。

【0576】4ビットのブロック間連続性クラスコードは、注目画素を含むブロック(注目ブロック)を、その上下左右それぞれの境界部分の連続性(注目ブロックとそれに隣接するブロックとの間における画像のつながり具合)によってクラス分けするもので、その1乃至4番目のビットは、注目ブロックの上、下、左、右それぞれの境界の連続性によって決定される。従って、ブロック間連続性クラスコードも、ブロック平坦性クラスコードと同様に、ブロックごとに決定される。

【0577】以上から、ACワーククラスコードは、基本的に、画素ごとに異なるが、ブロック平坦性クラスコードとブロック間連続性クラスコードは、同一ブロックの画素については、同一となる。

【0578】次に、図49のフローチャートを参照して、図47のクラスコード生成部36の処理(クラス分類処理)について説明する。

【0579】クラスコード生成部36では、まず最初に、ステップS91において、比較部111が、ACパワー算出部33(図19)が出力するACパワーのうちの、注目画素の行の水平1次元DCT係数から求められた水平方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部116に供給する。さらに、ステップS91では、比較部112が、ACパワー算出部33(図19)が出力するACパワーのうちの、注目画素の列の垂直1次元DCT係数から求められた垂直方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部116に供給する。

【0580】そして、クラスコード作成部116は、比較部111と112の出力に基づいて、注目画素のACワーククラスコードを決定する。

【0581】即ち、クラスコード作成部116は、注目画素の列の垂直1次元DCT係数から求められた垂直方向のACパワーが、所定の閾値Aより大の場合は、2ビットのACワーククラスコードのうちの1番目のビットを、例えば1とし、その垂直方向のACパワーが、所定の閾値Aより大でない場合は、ACワーククラスコードの1番目のビットを、例えば、0とする。さらに、クラスコード作成部116は、注目画素の行の水平1次元DCT係数から求められた水平方向のACパワーが、所定の閾値Aより大の場合は、2ビットのACワーククラスコードのうちの2番目のビットを、例えば1とし、その

水平方向のACパワーが、所定の閾値Aより大でない場合は、ACパワークラスコードの2番目のビットを、例えば、0とする。

【0582】その後、ステップS92に進み、境界部エッジ条件判定部115は、注目ブロックについての境界1次元DCT係数の直流成分と、隣接1次元DCT係数の直流成分とに基づき、注目ブロックの境界について、その境界に沿ってエッジが存在するという境界部エッジ条件が満たされるかどうかを判定する。

【0583】即ち、境界部エッジ条件判定部115は、例えば、注目ブロックについての境界1次元DCT係数の直流成分DCと、隣接1次元DCT係数の直流成分DC'との差分絶対値 $|DC - DC'|$ が、所定の閾値Eよりも大きい（または以上である）という条件を、境界部エッジ条件として、そのような境界部エッジ条件が満たされるかどうかを判定する。

【0584】ステップS92において、境界部エッジ条件が満たされると判定した場合、即ち、注目ブロックについての境界1次元DCT係数の直流成分DCと、隣接1次元DCT係数の直流成分DC'との差が非常に大きく、
従って、注目ブロックの境界部分にエッジが存在し、注*

$$(P_{ac} \leq B) \cap (P_{ac'} \leq B) \cap (|DC - DC'| \leq D)$$

【0588】 $P_{ac'} \leq C$ ・・・(21)

【0589】但し、式(20)および(21)において、B、C、Dは、所定の閾値であり、閾値Cは、閾値Bよりも十分小さいものとする。また、式(20)および(21)において、 P_{ac} は、注目ブロックについての境界1次元DCT係数から求められたACパワーを表し、 $P_{ac'}$ は、注目ブロックについての隣接1次元DCT係数から求められたACパワーを表す。さらに、式(20)において、DCは、注目ブロックについての境界1次元DCT係数の直流成分を表し、DC'は、注目ブロックについての隣接1次元DCT係数の直流成分を表す。また、 \cap は、論理積を表す。

【0590】式(20)は、注目ブロックについての境界1次元DCT係数と隣接1次元DCT係数からそれぞれ求められるACパワー P_{ac} と $P_{ac'}$ が、いずれも閾値B以下で（または未満で）、かつ、それぞれの直流成分DCとDC'の差分絶対値 $|DC - DC'|$ が、閾値D以下（または未満）の場合に、真となる。また、式(21)は、注目ブロックについての隣接1次元DCT係数から求められたACパワー $P_{ac'}$ が、閾値C以下（または未満）の場合に、真となる。

【0591】ここで、閾値Cは、上述したように、閾値Bよりも十分小さい、例えば、0に近い値であり、従って、式(21)は、注目ブロックについての隣接1次元DCT係数から求められたACパワー $P_{ac'}$ が0に近い場合に、真となる。

【0592】なお、ここでは、平坦性条件は、例えば、

*目ブロックとそれに隣接するブロックの画像パターンにつながりがないと考えられる場合、境界部エッジ条件判定部115は、その旨を、クラスコード作成部116に出力し、ステップS97に進む。ステップS97では、クラスコード作成部116は、ブロック平坦性クラスコードおよびブロック間連続性クラスコードを、いずれも、例えば0とし、ステップS98に進む。

【0585】また、ステップS92において、境界部エッジ条件が満たされないと判定された場合、ステップS93に進み、平坦性条件判定部113は、注目ブロックについて、境界1次元DCT係数から求められたACパワー、隣接1次元DCT係数から求められたACパワー、さらには、境界1次元DCT係数の直流成分、隣接1次元DCT係数の直流成分に基づき、注目ブロックの境界部分が平坦であるという平坦性条件が満たされるかどうかを判定する。

【0586】即ち、平坦性条件判定部113は、例えば、次式で表される条件を、平坦性条件として、そのような平坦性条件が満たされるかどうかを判定する。

【0587】

$$\dots (20)$$

式(20)および(21)のうちのいずれか一方が真であれば満たされるものとする。

【0593】ステップS93において、平坦性条件が満たされると判定された場合、平坦性条件判定部113は、その旨を、クラスコード作成部116に供給して、ステップS94に進む。

【0594】ステップS94では、クラスコード作成部116は、ブロック平坦性クラスコードおよびブロック間連続性クラスコードを、いずれも、例えば1とし、ステップS98に進む。

【0595】また、ステップS93において、平坦性条件が満たされないと判定された場合、ステップS95に進み、連続性条件判定部114は、注目ブロックについて求められたAC内積に基づき、注目ブロックの境界部分に連続性があるという連続性条件が満たされるかどうかを判定する。

【0596】即ち、連続性条件判定部114は、例えば、注目ブロックについてのAC内積Iが、正の値（または0以上）であるという条件を、連続性条件として、そのような連続性条件が満たされるかどうかを判定する。

【0597】ステップS95において、連続性条件が満たされると判定された場合、連続性条件判定部114は、その旨を、クラスコード作成部116に供給して、ステップS96に進む。

【0598】ステップS96では、クラスコード作成部116は、ブロック平坦性クラスコードを、例えば、0

とするとともに、ブロック間連続性クラスコードを、例えば、1とし、ステップS98に進む。

【0599】一方、ステップS96において、連続性条件が満たされないと判定された場合、連続性条件判定部114は、その旨を、クラスコード作成部116に供給して、ステップS97に進む。ステップS97では、クラスコード作成部116は、上述したように、ブロック平坦性クラスコードおよびブロック間連続性クラスコードを、いずれも0とし、ステップS98に進む。

【0600】なお、ステップS92乃至S97の処理は、注目ブロックの上下左右の境界それぞれについて、独立に行われ、これにより、ブロック平坦性クラスコードとブロック間連続性クラスコードは、注目ブロックの上下左右の境界それぞれについて求められる。

【0601】ステップS98では、クラスコード作成部116は、ステップS91乃至S97の処理によって求められたACパワークラスコード、ブロック平坦性クラスコード、およびブロック間連続性クラスコードから、図48に示した10ビットのクラスコードを作成し、処理を終了する。

【0602】なお、図49のフローチャートに示した処理は、新たな画素が注目画素とされるごとに行われる。但し、上述したように、ブロック平坦性クラスコードとブロック間連続性クラスコードは、同一ブロックの画素については同一となるため、同一ブロックを構成する画素については、最初の画素に対してのみ、ステップS91乃至S98の処理を行い、他の画素に対しては、ステップS91とS98の処理だけを行い、ブロック平坦性クラスコードとブロック間連続性クラスコードは、最初の画素に対して得られたものを流用するようにすることが可能である。

【0603】ここで、本実施の形態では、図48に示したように、クラスコードを10ビットとしているため、そのような10ビットのクラスコードによれば、1024(=2¹⁰)通りのクラスを表すことができる。

【0604】しかしながら、図49に示したクラス分類処理では、ブロック平坦性クラスコードが1で、ブロック間連続性クラスコードが0となるケースは存在しない。即ち、ここでは、ブロックの境界部分が平坦であるのに、連続性がないということはありません。ブロック平坦性クラスコードが1となる場合には、ブロック間連続性クラスコードも、必ず1とするようにしている。

【0605】従って、例えば、ブロックの上の境界についてのブロック平坦性クラスコードとブロック間連続性クラスコードとの組(b1, b2)は、(0, 0), (0, 1), (1, 1)の3通りしか取り得ない。その結果、ブロックの上下左右の4つの境界すべてについての4ビットのブロック平坦性クラスコード、および4ビットのブロック間連続性クラスコードで表現されるクラ

ス数は、81(=3⁴)通りとなる。

【0606】また、2ビットのACパワークラスコードで表現されるクラス数は、4(=2²)通りである。

【0607】従って、ここでは、図48の10ビットのクラスコードで表現されるクラス数は、324(=81×4)通りとなる。

【0608】ここで、上述の場合において、ブロック平坦性クラスコードとブロック間連続性クラスコードとの組(b1, b2)が、(0, 0)となるケースは、注目ブロックとそれに隣接する隣接ブロックにおける画像どうしにつながりがなく、注目ブロックと隣接ブロックとが、いわば「無関係」であることを表す。また、(b1, b2)が、(0, 1)となるケースは、注目ブロックと隣接ブロックにおける画像が、平坦ではないが、「連続」していることを表す。さらに、(b1, b2)が、(1, 1)となるケースは、注目ブロックと隣接ブロックにおける画像が、「平坦」であること(従って、「連続」でもある)ことを表す。

【0609】なお、上述の場合には、ブロック平坦性クラスコードとブロック間連続性クラスコードとの組(b1, b2)を、3通りとして、10ビットのクラスコードにより、324通りのクラスを表現するようにしたが、(b1, b2)は、3通りではなく、(0, 0), (0, 1), (1, 0), (1, 1)の4通りを取り得るようにして、10ビットのクラスコードにより、1024(=2¹⁰)通りのクラスを表現することができるようにすることも可能である。

【0610】即ち、上述の場合には、式(20)または(21)のいずれか一方のみが満たされれば、平坦性条件が満たされることとして、(b1, b2)に(1, 1)を割り当てるようにしたが、例えば、式(20)と(21)の両方が満たされる場合と、式(20)だけが満たされる場合とを区別するようにし、式(20)と(21)の両方が満たされる場合には、(b1, b2)に、(1, 1)を割り当てるとともに、式(20)だけが満たされる場合には、(b1, b2)に、(1, 0)を割り当てるようにすることが可能である。

【0611】この場合、(b1, b2)が、(1, 1)となるケースは、注目ブロックと隣接ブロックにおける画像が、「注目ブロック側と隣接ブロック側の両方で平坦」であることを表し、(b1, b2)が、(1, 0)となるケースは、注目ブロックと隣接ブロックにおける画像が、「隣接ブロック側だけで平坦」であることを表す。

【0612】また、図49のフローチャートでは、境界エッジ条件が満たされるケースであっても、平坦性条件と連続性条件のいずれもが満たされないケースであっても、(b1, b2)を、(0, 0)とするようにしたが、境界エッジ条件が満たされるケースか、平坦性条件と連続性条件のいずれもが満たされないケースのうちの

いずれか一方を、(1, 0)に割り当てることにより、ブロック平坦性クラスコードとブロック間連続性クラスコードとの組(b1, b2)が、4通りを取り得るようにすることも可能である。

【0613】さらに、式(20)と(21)の両方が満たされるケースと、式(20)だけが満たされるケースとを区別するとともに、境界エッジ条件が満たされるケースと、平坦性条件と連続性条件のいずれもが満たされないケースとを区別するようにすることも可能である。

但し、この場合、注目ブロックと隣接ブロックにおける画像が「連続」しているケース、および注目ブロックと隣接ブロックにおける画像が「平坦」であるケースとあわせると、注目ブロックの1つ(1辺)の境界について、5通りの場合分けが必要となる。従って、この場合、注目ブロックの境界によるクラスの場合の数は、625通りとなり、その結果、2ビットのACパワークラスコードも考慮すると、全クラス数は、2500となる。

【0614】次に、図50は、図19のクラスコード生成部37の構成例を示している。

【0615】クラスコード生成部37は、色差信号のブロックを対象に、そのブロックを構成する画素をクラス分類するようになっている。

【0616】従って、クラスコード生成部37は、輝度クラスコードを出力するクラスコード生成部36と同様に構成することも可能である。

【0617】しかしながら、色差信号のブロックは、一般に、輝度信号のブロックに比較して、画像のアクティビティが低く、1次元DCT係数の交流成分の値が小さくなるため、クラスコード生成部36と同一の処理を行うと、効果的なクラス分類が困難な場合がある。

【0618】そこで、ここでは、クラスコード生成部37は、クラスコード生成部36で得られた輝度クラスコードをも用いて、色差信号の画素のクラス分類を行うようになっている。

【0619】即ち、図50の実施の形態において、比較部121および122には、ACパワー算出部33(図19)が出力するACパワーが供給される。

【0620】比較部121は、図47の比較部111と同様に、ACパワー算出部33(図19)が出力するACパワーのうちの、注目画素の行の水平1次元DCT係数から求められた水平方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部123に供給する。

【0621】比較部122は、図46の比較部112と同様に、ACパワー算出部33(図19)が出力するACパワーのうちの、注目画素の列の垂直1次元DCT係数から求められた垂直方向のACパワーを、所定の閾値Aと比較し、その比較結果を、クラスコード作成部123に供給する。

【0622】なお、クラスコード生成部37では、色差信号のブロックを対象に処理が行われるが、上述したように、色差信号については、その1次元DCT係数の交流成分の値が小さくなることから、ACパワーも小さくなる。このため、比較部121と122で用いられる閾値Aは、図47の比較部111と112で用いられるものよりも小さい値のものをを用いるのが望ましい。

【0623】クラスコード作成部123には、比較部121および122の出力の他、クラスコード作成部36が出力する図48の輝度クラスコードも供給されるようになっており、クラスコード作成部123は、これらの比較部121および122の出力、並びに輝度クラスコードに基づき、注目画素をクラス分類し、そのクラスを表すクラスコード(色差クラスコード)を作成(生成)して出力する。

【0624】ここで、クラスコード作成部123は、図48に示した輝度クラスコードと同一フォーマットの色差クラスコードを作成するようになっている。

【0625】即ち、クラスコード作成部123は、注目画素のACパワークラスコードについては、比較部121と122の出力に基づき、図47のクラスコード作成部116と同様に作成する。

【0626】また、クラスコード作成部123は、注目画素のブロック平坦性クラスコードと、ブロック間連続性クラスコードについては、その注目画素を含む色差信号のブロック(注目ブロック)と空間的に同一位置にある輝度信号のブロックにおける画素の輝度クラスコードを用いて作成する。

【0627】即ち、例えば、いま、画像データがYUV形式で表されるものとし、その画像フォーマットが4:2:2であるとする、図51Aに示すように、左右に並ぶ2つの輝度ブロックY1およびY2と、1つの色差ブロックUと、1つの色差ブロックVとが対応する。

【0628】そして、この場合、色差ブロックUの上の境界は、左の輝度ブロックY1の上の境界aと右の輝度ブロックY2の上の境界bに、色差ブロックUの下境界は、輝度ブロックY1の下境界eと輝度ブロックY2の下境界fに、色差ブロックUの左境界は、輝度ブロックY1の左境界cに、色差ブロックUの右境界は、輝度ブロックY2の右境界dに、それぞれ対応する。

【0629】そこで、図51Aに点線で示してあるように、色差ブロックUを、横×縦が4×8画素の、左右に隣接する2つの小ブロックU1とU2に分割すると、図51Bに示すように、左の小ブロックU1の上境界は、輝度ブロックY1の上境界aに、小ブロックU1の下境界は、輝度ブロックY1の下境界eに、小ブロックU1の左境界は、輝度ブロックY1の左境界cに、小ブロックU1の右境界は、輝度ブロックY2

の右の境界dに、それぞれ対応する。また、右の小ブロックU_rの上の境界は、輝度ブロックY₂の上の境界bに、小ブロックU_rの下境界は、輝度ブロックY₂の下境界fに、小ブロックU_rの左の境界は、輝度ブロックY₁の左の境界cに、小ブロックU_rの右の境界は、輝度ブロックY₂の右の境界dに、それぞれ対応する。

【0630】ここで、図48のクラスコードにおいて、ブロックの上下左右の境界について求められたブロック平坦性クラスコードを、以下、適宜、上境界平坦性コード、下境界平坦性コード、左境界平坦性コード、右境界平坦性コードと、それぞれいう。また、ブロックの上下左右の境界について求められたブロック間連続性クラスコードを、以下、適宜、上境界連続性コード、下境界連続性コード、左境界連続性コード、右境界連続性コードと、それぞれいう。さらに、以下、適宜、上境界平坦性コードと上境界連続性コードをまとめて、上境界コードと、下境界平坦性コードと下境界連続性コードをまとめて、下境界コードと、左境界平坦性コードと左境界連続性コードをまとめて、左境界コードと、右境界平坦性コードと右境界連続性コードをまとめて、右境界コードと、それぞれいう。また、以下、適宜、上境界コード、下境界コード、左境界コード、および右境界コードをまとめて、境界コードという。

【0631】輝度ブロックY₁およびY₂の境界と、小ブロックU_lやU_rの境界との間には、上述のような対応関係があることから、クラスコード作成部123は、小ブロックU_lとU_rそれぞれの画素の色差クラスコードにおける境界コードとして、輝度ブロックY₁およびY₂の対応する境界について求められたものを、そのまま用いるようになっている。

【0632】即ち、クラスコード作成部123は、小ブロックU_lの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₁の上境界コード、輝度ブロックY₁の下境界コード、輝度ブロックY₁の左境界コード、輝度ブロックY₂の右境界コードをセットする。

【0633】また、クラスコード作成部123は、小ブロックU_rの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₂の上境界コード、輝度ブロックY₂の下境界コード、輝度ブロックY₁の左境界コード、輝度ブロックY₂の右境界コードをセットする。

【0634】色差ブロックVと、輝度ブロックY₁およびY₂との対応関係も、色差ブロックUと、輝度ブロックY₁およびY₂との対応関係と同一であり、クラスコード作成部123は、色差ブロックUにおける場合と同様に、色差ブロックVを、横×縦が4×8画素の2つの

小ブロックV_lとV_rに分割し、小ブロックV_lとV_rの色差クラスコードにおける境界コードとして、輝度ブロックY₁およびY₂の境界コードを、色差ブロックUにおける場合と同様にしてセットする。

【0635】その結果、クラスコード作成部123では、小ブロックU_l、U_r、V_l、V_rの画素について、次のような色差クラスコードが作成される。

【0636】即ち、例えば、いま、図52Aに示すように、色差ブロックU、Vに対応する2つの輝度ブロックY₁またはY₂の画素について得られている10ビットの輝度クラスコードの第iビット（最下位ビットからiビット目）を、BL#i-1またはBR#i-1と、それぞれ表すこととすると、小ブロックU_l、U_r、V_l、V_rの画素については、図52Bに示すようなクラスコードが作成される。

【0637】即ち、小ブロックU_l、V_lの画素の色差クラスコードの第1乃至第8ビットには、BR0、BL1、BL2、BL3、BR4、BL5、BL6、BL7がそれぞれ配置される。また、小ブロックU_r、V_rの画素の色差クラスコードの第1乃至第8ビットには、BR0、BL1、BR2、BR3、BR4、BL5、BR6、BR7がそれぞれ配置される。

【0638】ここで、色差クラスコードの第9ビットと第10ビットは、輝度クラスコードにおける場合と同様に、注目画素のACパワーに基づいて決定される。

【0639】次に、画像フォーマットが、例えば、4:2:0である場合には、図53Aに示すように、左上、左下、右上、右下の位置関係にある4つの隣接する輝度ブロックY₁、Y₂、Y₃、Y₄と、1つの色差ブロックUと、1つの色差ブロックVとが対応する。

【0640】そして、この場合、図53Aに点線で示してあるように、色差ブロックUを、横×縦が4×4画素の左上、左下、右上、右下の位置関係にある4つの小ブロックU_{ul}、U_{ll}、U_{ur}、U_{lr}に分割すると、図53Bに示すように、小ブロックU_{ul}の上の境界は、輝度ブロックY₁の上の境界aに、小ブロックU_{ul}の下境界は、輝度ブロックY₃の下境界gに、小ブロックU_{ul}の左の境界は、輝度ブロックY₁の左の境界cに、小ブロックU_{ul}の右の境界は、輝度ブロックY₂の右の境界dに、それぞれ対応する。また、小ブロックU_{ll}の上の境界は、輝度ブロックY₁の上の境界aに、小ブロックU_{ll}の下境界は、輝度ブロックY₃の下境界gに、小ブロックU_{ll}の左の境界は、輝度ブロックY₃の左の境界eに、小ブロックU_{ll}の右の境界は、輝度ブロックY₄の右の境界fに、それぞれ対応する。さらに、小ブロックU_{ur}の上の境界は、輝度ブロックY₂の上の境界bに、小ブロックU_{ur}の下境界は、輝度ブロックY₄の下境界hに、小ブロックU_{ur}の左の境界は、輝度ブロックY₁の左の境界cに、小ブロックU_{ur}の右の境界は、輝度ブロックY

2の右の境界dに、それぞれ対応する。さらに、小ブロックU_lrの上の境界は、輝度ブロックY₂の上の境界bに、小ブロックU_lrの下境界は、輝度ブロックY₄の下境界hに、小ブロックU_lrの左の境界は、輝度ブロックY₃の左の境界eに、小ブロックU_lrの右の境界は、輝度ブロックY₄の右の境界fに、それぞれ対応する。

【0641】輝度ブロックY₁乃至Y₄の境界と、小ブロックU_ulや、U_ll、U_ur、U_lrの境界との間には、上述のような対応関係があることから、クラスコード作成部123は、画像フォーマットが4:2:2である場合と同様に、小ブロックU_ul、U_ll、U_ur、U_lrそれぞれの画素の色差クラスコードにおける境界コードとして、輝度ブロックY₁乃至Y₄の対応する境界について求められたものを、そのまま用いるようになっている。

【0642】即ち、クラスコード作成部123は、小ブロックU_ulの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₁の上境界コード、輝度ブロックY₃の下境界コード、輝度ブロックY₁の左境界コード、輝度ブロックY₂の右境界をセットする。

【0643】また、クラスコード作成部123は、小ブロックU_llの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₁の上境界コード、輝度ブロックY₃の下境界コード、輝度ブロックY₃の左境界コード、輝度ブロックY₄の右境界をセットする。

【0644】さらに、クラスコード作成部123は、小ブロックU_urの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₂の上境界コード、輝度ブロックY₄の下境界コード、輝度ブロックY₁の左境界コード、輝度ブロックY₂の右境界コードをセットする。

【0645】また、クラスコード作成部123は、小ブロックU_lrの画素については、その色差クラスコードにおける上境界コード、下境界コード、左境界コード、右境界コードとして、それぞれ、輝度ブロックY₂の上境界コード、輝度ブロックY₄の下境界コード、輝度ブロックY₃の左境界コード、輝度ブロックY₄の右境界コードをセットする。

【0646】色差ブロックVと、輝度ブロックY₁乃至Y₄との対応関係も、色差ブロックUと、輝度ブロックY₁乃至Y₄との対応関係と同一であり、クラスコード作成部123は、色差ブロックUにおける場合と同様に、色差ブロックVを、横×縦が4×4画素の4つの小ブロックV_ul、V_ll、V_ur、V_lrに分割し、小

ブロックV_ul、V_ll、V_ur、V_lrの色差クラスコードにおける境界コードとして、輝度ブロックY₁乃至Y₄の境界コードを、色差ブロックUにおける場合と同様にしてセットする。

【0647】その結果、クラスコード作成部123では、小ブロックU_ul、U_ll、U_ur、U_lr、およびV_ul、V_ll、V_ur、V_lrの画素について、次のような色差クラスコードが作成される。

【0648】即ち、例えば、いま、図54Aに示すように、色差ブロックU、Vに対応する2つの輝度ブロックY₁乃至Y₄の画素について得られている10ビットの輝度クラスコードの第iビットを、BUL#i-1、BUR#i-1、BDL#i-1、BDR#i-1と、それぞれ表すこととすると、小ブロックU_ul、U_ll、U_ur、U_lr、およびV_ul、V_ll、V_ur、V_lrの画素については、図54Bに示すようなクラスコードが作成される。

【0649】即ち、小ブロックU_ul、V_ulの画素の色差クラスコードの第1乃至第8ビットには、BUR0、BUL1、BDL2、BUL3、BUR4、BUL5、BDL6、BUL7がそれぞれ配置される。また、小ブロックU_ll、V_llの画素の色差クラスコードの第1乃至第8ビットには、BDR0、BDL1、BDL2、BUL3、BDR4、BDL5、BDL6、BUL7がそれぞれ配置される。さらに、小ブロックU_ur、V_urの画素の色差クラスコードの第1乃至第8ビットには、BUR0、BUL1、BDR2、BUR3、BUR4、BUL5、BDR6、BUR7がそれぞれ配置される。また、小ブロックU_lr、V_lrの画素の色差クラスコードの第1乃至第8ビットには、BDR0、BDL1、BDR2、BUR3、BDR4、BDL5、BDR6、BUR7がそれぞれ配置される。

【0650】ここで、色差クラスコードの第9ビットと第10ビットは、輝度クラスコードにおける場合と同様に、注目画素のACパワーに基づいて決定される。

【0651】なお、ここでは、画像データが、Y、U、V形式で表されるものとして説明したが、画像データが、その他、例えば、Y、Cb、Cr形式で表される場合も、同様のクラス分類を行うことが可能である。

【0652】さらに、ここでは、画像フォーマットが、4:2:2の場合と、4:2:0の場合について説明したが、画像フォーマットが、4:4:4の場合（例えば、画像データが、R(red)、G(green)、B(blue)形式の場合）は、各信号について、同一のクラス分類を行っても良いし、ある信号について行ったクラス分類により得られたクラスコードを、そのまま、他の信号に用いるようにしても良い。

【0653】次に、図18のFT変換部51における種重み記憶部17に記憶される種重みデータについて説明する。

【0654】FT変換部51では、積和演算部15において、上述した式(17)の積和演算が行われるが、式(17)の積和演算によって求められる画素値は、変換係数 $F(i, j, u, v)$ と、2次元DCT係数 $f(u, v)$ との積和である。

【0655】一方、本件出願人が先に提案した、各種の歪みを十分に低減した、解像度の高い高画質の画像を復号するクラス分類適応処理で行われる、前述の式(1)によって求められる画素値は、タップ係数 w_k と、2次元DCT係数 x_k との積和である。

【0656】従って、式(17)の変換係数 $F(i, j, u, v)$ が、式(8)の正規方程式を解くことにより得られる式(1)のタップ係数 w_k に一致する場合には、FT変換部51において、クラス分類適応処理で得られるのと同様の解像度の高い高画質の画像を復号することができることになる。

【0657】そこで、種重み記憶部17には、式(8)の正規方程式を解くことにより得られる式(1)のタップ係数 w_k と同様の変換係数 $F(i, j, u, v)$ を生成することができるように種データを補正する種重みデータが記憶されており、以下において、そのような種重みデータの生成方法について説明するが、その前に、クラス分類適応処理を行うクラス分類適応処理回路と、そのクラス分類適応処理に用いられるタップ係数を学習する学習装置について説明する。

【0658】図55は、2次元DCT係数を画素値に復号(変換)するクラス分類適応処理を行うクラス分類適応処理回路の構成例を示している。

【0659】なお、図14の画像処理装置は、FT変換部51に代えて、図55のクラス分類適応処理回路を設けて構成することができる。そこで、ここでは、図55のクラス分類適応処理回路には、図14の画像処理装置におけるバッファメモリ23に記憶された2次元DCT係数のブロックが供給され、画素値のブロックに変換されるものとして、説明を行う。

【0660】バッファメモリ23(図14)に記憶された2次元DCT係数のブロックは、タップ生成部131およびクラス分類部132に供給される。

【0661】タップ生成部131は、バッファメモリ23(図14)から供給される2次元DCT係数のブロックを、注目ブロックとし、さらに、その注目ブロックの画素を、例えば、ラスタスキャン順で、順次、注目画素とする。そして、タップ生成部131は、注目画素について、バッファメモリ23から供給される2次元DCT係数を用い、注目画素を予測する式(1)の線形1次予測演算を行うための予測タップを生成して、積和演算部135に供給する。

【0662】ここで、注目画素の空間周波数成分は、注目ブロックの2次元DCT係数全体に、いわば分散しているから、注目画素を予測するにあたっては、少なくとも

も、注目ブロックの2次元DCT係数すべてを、予測タップとして用いるのが望ましい。さらに、図18のFT変換部51では、積和演算部15において、注目ブロックのすべてのDCT係数を用いて積和演算が行われるため、そのこととの均衡からも、注目ブロックの2次元DCT係数すべてを、予測タップとして用いるのが望ましい。

【0663】そこで、タップ生成部131は、例えば、バッファメモリ23から供給される注目ブロックの2次元DCT係数すべてを、予測タップとする。この場合、予測タップは、64(=8×8)タップで構成されることになる。

【0664】クラス分類部132は、図19のクラス分類部16と同様に構成され、バッファメモリ23から供給されるブロックの2次元DCT係数を用いて、注目画素をクラス分類し、その注目画素のクラスを表すクラスコードを、タップ係数記憶部133に供給する。従って、クラス分類部132から、タップ係数記憶部133に対しては、図19のクラス分類部16における場合と同様に、輝度クラスコードと色差クラスコードが供給される。

【0665】タップ係数記憶部133は、クラスごとに、後述する学習装置で求められるタップ係数をクラスごとに記憶している。そして、タップ係数記憶部133は、クラス分類部132から供給されるクラスコードが表すクラスのタップ係数を読み出し、タップ係数バッファ134に供給する。なお、クラス分類部132から、タップ係数記憶部133に対しては、上述したように、輝度クラスコードと色差クラスコードが供給されるが、これに対応して、タップ係数バッファ133は、輝度信号用のタップ係数と、色差信号用のタップ係数を記憶している。そして、タップ係数記憶部133は、クラス分類部132から輝度クラスコードが供給された場合には、その輝度クラスコードが表すクラスの輝度信号用のタップ係数を、色差クラスコードが供給された場合には、その色差クラスコードが表すクラスの色差信号用のタップ係数を、それぞれ読み出し、タップ係数バッファ134に供給する。

【0666】タップ係数バッファ134は、タップ係数記憶部133から供給されるタップ係数を一時記憶する。

【0667】積和演算部135は、タップ生成部131から供給される予測タップと、タップ係数バッファ134に記憶されたタップ係数とを用いて、式(1)の線形1次予測演算を行い、注目画素の復号値を出力する。

【0668】次に、図56のフローチャートを参照して、図55のクラス分類適応処理回路の処理(クラス分類適応処理)について説明する。

【0669】まず最初に、ステップS101において、タップ生成部131は、バッファメモリ23(図14)

から供給される2次元DCT係数のブロックを、注目ブロックとし、その注目ブロックの各画素を予測する式(1)の線形1次予測演算を行うための予測タップを、例えば、バッファメモリ23(図14)からの注目ブロックのすべての2次元DCT係数を用いて生成し、積和演算部135に供給して、ステップS102に進む。

【0670】ステップS102では、タップ生成部131が、画素位置モードを表す変数 i を、例えば0に初期化し、積和演算部135に供給する。

【0671】ここで、ブロックの2次元DCT係数を2次元逆DCT変換する場合、そのブロックにおける各画素の空間上の位置を表す位置情報が、式(11)に示した変換行列Cのコンポーネント c_{ij} を定義する $\cos((2j+1) \times i \times \pi / 16)$ の位相という形で考慮される。

【0672】一方、クラス分類適応処理では、予測タップを構成するDCT係数と、タップ係数とを用いた式(1)の線形1次予測演算が行われるが、この線形1次予測演算では、復号しようとしている画素(注目画素)の位置情報が考慮されない。そこで、注目画素の位置情報を考慮した線形1次予測演算を行うために、ここでは、注目画素の位置によって異なるタップ係数が用いられるようになっている。即ち、同一のクラスに分類される画素であっても、ブロックにおける位置が異なる場合には、異なるタップ係数を用いて、線形1次予測演算が行われるようになっている。この場合、線形1次予測演算に用いられるタップ係数が、ブロックにおける注目画素の位置、即ち、画素位置モードによって切り替えられることとなる。

【0673】なお、ここでは、上述のように、画素位置モードによって、用いるタップ係数を切り替えるようにしたが、その他、例えば、画素位置モードは、クラスコードに含めるようにし、そのクラスコードによって、用いるタップ係数を、実質的に切り替えるようにすることが可能である。即ち、クラスコードとしては、クラス分類部132が出力するクラスコードに、画素位置モードを付加したものを採用するようにすることが可能である。

【0674】その後、タップ生成部131は、画素位置モード# i の画素を注目画素とし、ステップS103において、クラス分類部132が、バッファメモリ23から供給される注目ブロックの2次元DCT係数を用いて、注目画素をクラス分類し、その注目画素のクラスを表すクラスコードを、タップ係数記憶部133に供給する。これにより、タップ係数記憶部133からは、注目画素のクラスのタップ係数が読み出され、タップ係数バッファ134に供給されて記憶される。

【0675】ここで、上述のように、同一のクラスに分類される画素であっても、ブロックにおける位置(画素位置モード)が異なる場合には、異なるタップ係数が用

いられる。従って、タップ係数記憶部133からは、注目画素のクラスのタップ係数として、画素位置モードの総数である64セットのタップ係数が供給されるようになっており、タップ係数バッファ134は、そのような64セットのタップ係数を記憶する。

【0676】その後、ステップS104に進み、積和演算部135は、画素位置モード# i に対応するタップ係数のセット(式(1)における w_1, w_2, \dots)を、タップ係数バッファ134から読み出すことにより取得し、ステップS105に進む。

【0677】ステップS105では、積和演算部135は、タップ生成部131からの予測タップと、タップ係数バッファ134から読み出したタップ係数とを用いて、式(1)の線形1次予測演算を行い、これにより、注目画素の画素値を復号する。

【0678】そして、ステップS106に進み、タップ生成部131は、画素位置モード# i を1だけインクリメントし、ステップS107に進む。ステップS107では、タップ生成部131は、画素位置モード# i が、注目ブロックの画素数である64(=8×8)未満であるかどうかを判定する。

【0679】ステップS107において、画素位置モード# i が64未満であると判定された場合、ステップS103に戻り、以下、同様の処理が繰り返される。

【0680】また、ステップS107において、画素位置モード# i が64未満でないと判定された場合、即ち、注目ブロックのすべての画素値を復号した場合、処理を終了する。

【0681】なお、図55のクラス分類適応処理回路では、バッファメモリ23(図14)から供給されるブロックを、順次、注目ブロックとして、図56の適応処理が繰り返し行われる。

【0682】また、積和演算部135は、1フレーム(またはフィールド)の復号画像を得るまでは、復号したブロックを一時記憶しており、1フレームの復号画像が得られると、その1フレームの復号画像を出力する。

【0683】次に、図55のタップ係数記憶部133に記憶させるタップ係数の学習について説明する。

【0684】MPEGでは、予測方式の違いにより、Iピクチャ、Pピクチャ、Bピクチャの3つのピクチャタイプがあるので、タップ係数の学習も、ピクチャタイプごとに行われる。

【0685】図57は、Iピクチャ用のタップ係数を学習する場合の学習装置の一実施の形態の構成例を示している。

【0686】教師データストレージ141は、学習用の画像データを、教師データとして記憶している。

【0687】生徒データ生成部142は、MPEGエンコーダ151、分離部152、およびDCT係数抽出/逆量子化部153から構成され、教師データストレージ

1.4.1に記憶された学習用の画像データ（ここでは、教師データでもある）から、生徒データを生成するようになっている。

【0688】即ち、MPEGエンコーダ15.1は、教師データストレージ1.4.1に記憶された学習用の画像データを読み出して、MPEG符号化し、その結果得られる符号化データを、分離部15.2に供給する。分離部15.2とDCT係数抽出／逆量子化部15.3は、図14の分離部1とDCT係数抽出／逆量子化部2とそれぞれ同様に構成されており、符号化データから、量子化DCT係

【0689】なお、分離部15.2およびDCT係数抽出／逆量子化部15.3は、1ピクチャのみを対象に処理を行う。また、分離部15.2は、符号化データから、量子化DCT係数の他、量子化スケールやDCTタイプ等の、いわゆるサイドインフォメーションも、必要に応じて分離する。

【0690】従って、DCT係数抽出／逆量子化部15.3からは、1ピクチャについての2次元DCT係数の他、DCTタイプ等の必要なサイドインフォメーション

【0691】DCT係数抽出／逆量子化部15.3が出力する1ピクチャについての2次元DCT係数やDCTタイプ等は、生徒データとして、生徒データストレージ1.4.3に供給される。

【0692】生徒データストレージ1.4.3は、生徒データ生成部1.4.2（のDCT係数抽出／逆量子化部15.3）から供給される生徒データを記憶する。

【0693】タップ生成部1.4.4は、生徒データストレージ1.4.3に記憶された生徒データから、図55のタップ生成部1.3.1が生成するのと同じ予測タップを生成し、足し込み部1.4.6に供給する。従って、ここでは、タップ生成部1.4.4は、生徒データストレージ1.4.3に記憶された生徒データとしての2次元DCT係数のうち、注目ブロックを構成するすべての2次元DCT係数を読み出して、予測タップとする。

【0694】クラス分類部1.4.5は、図19のクラス分類部1.6と同様にされ、生徒データストレージ1.4.3に記憶された生徒データとしての2次元DCT係数から1次元DCT係数を求め、さらに、その1次元DCT係

【0695】足し込み部1.4.6は、生徒データストレージ1.4.3に記憶された生徒データとしての2次元DCT係数のブロックを、順次、注目ブロックとし、さらに、注目ブロックの画素を、順次、注目画素（注目教師データ）として、タップ生成部1.4.4からの生徒データとしての予測タップ（を構成する2次元DCT係数）、およ

び注目画素（の画素値）を対象とした足し込みを行う。

【0696】即ち、足し込み部1.4.6は、クラス分類部1.4.5から供給されるクラスコードに対応するクラスごとに、予測タップ（生徒データ）を用い、式（8）の行列Aにおける各コンポーネントとなっている、生徒データどうしの乗算（ $x_{i,j} \cdot x_{i,j}$ ）と、サメーション（ Σ ）に相当する演算を行う。

【0697】さらに、足し込み部1.4.6は、やはり、クラス分類部1.4.5から供給されるクラスコードに対応するクラスごとに、予測タップ（生徒データ）および注目画素（教師データ）を用い、式（8）のベクトルvにおける各コンポーネントとなっている、生徒データと教師データの乗算（ $x_{i,j} \cdot y_{i,j}$ ）と、サメーション（ Σ ）に相当する演算を行う。

【0698】なお、足し込み部1.4.6における、上述のような足し込みは、各クラスについて、注目画素に対する画素位置モードごとに行われる。

【0699】足し込み部1.4.6は、以上の足し込みを、生徒データストレージ1.4.3に記憶されている生徒データとしての2次元DCT係数を構成するブロックすべてを注目ブロックとして行い、これにより、各クラスについて、画素位置モードごとに、式（8）に示した正規方程式をたてる。

【0700】タップ係数演算部1.4.7は、足し込み部1.4.6においてクラスごとに、かつ、画素位置モードごとに生成された各正規方程式を解くことにより、クラスごとに、64の画素位置モードに対応した64セットのタップ係数を求める。

【0701】なお、学習用の画像として用意する画像の枚数や、その画像の内容等によっては、足し込み部1.4.6において、タップ係数を求めるのに必要な数の正規方程式が得られないクラス、さらには画素位置モードが生じる場合があり得るが、タップ係数演算部1.4.7は、そのようなクラスや画素位置モードについては、例えば、デフォルトのタップ係数を出力する。

【0702】次に、図5.8のフローチャートを参照して、図5.7の学習装置の処理（学習処理）について説明する。

【0703】まず最初に、ステップS111において、生徒データ生成部1.4.2は、上述したように、教師データストレージ1.4.1に記憶された学習用の画像データから、1ピクチャについての生徒データを生成し、生徒データストレージ1.4.3に供給して記憶させる。

【0704】そして、ステップS112に進み、足し込み部1.4.6は、生徒データストレージ1.4.3に記憶された生徒データとしての2次元DCT係数のブロックのうち、まだ、注目ブロックとしていないものの1つを選択して、注目ブロックとし、ステップS113に進む。

【0705】ステップS113では、タップ生成部1.4.4が、注目ブロックの生徒データとしての2次元DCT

係数すべてを、生徒データストレージ143から読み出すことにより、図55のタップ生成部131と同一構造の予測タップを生成し、ステップS114に進む。

【0706】ステップS114では、足し込み部146が、画素位置モードを表す変数*i*を、例えば1に初期化し、ステップS115に進む。ステップS115では、クラス分類部145が、注目ブロックにおける画素位置モード#*i*が表す位置の画素を注目画素として、図19のクラス分類部16における場合と同様にして、注目画素のクラス分類を行い、その結果得られるクラスコード10を、足し込み部146に出力する。

【0707】足し込み部146は、ステップS116において、教師データストレージ141から、注目画素となっている教師データ(画素値)を読み出し、生徒データとしての予測タップ(を構成する2次元DCT係数)および教師データとしての注目画素を対象として、式(8)の行列Aとベクトル*v*の、上述したような足し込みを行う。なお、この足し込みは、クラス分類部145からのクラスコードに対応するクラスごとに、かつ注目画素に対する画素位置モード#*i*ごとに行われ20る。

【0708】そして、ステップS117に進み、足し込み部146は、画素位置モード#*i*を1だけインクリメントし、ステップS118に進む。ステップS118では、足し込み部146は、画素位置モード#*i*が、注目ブロックの画素数である64未満であるかどうかを判定する。

【0709】ステップS117において、画素位置モード#*i*が64未満であると判定された場合、ステップS115に戻り、以下、同様の処理が繰り返される。30

【0710】また、ステップS117において、画素位置モード#*i*が64未満でないと判定された場合、即ち、注目ブロックのすべての画素を注目画素として足し込みを行った場合、ステップS119に進み、足し込み部146は、生徒データストレージ143に記憶された生徒データとしての2次元DCT係数のブロックのうち、また、注目ブロックとしていないもの(以下、適宜、未処理ブロックという)があるかどうかを判定する。40

【0711】ステップS119において、未処理ブロックがあると判定された場合、ステップS112に戻り、その未処理ブロックの中から、新たに注目ブロックとするものが選択され、以下、同様の処理が繰り返される。

【0712】また、ステップS119において、未処理ブロックがないと判定された場合、即ち、足し込み部146において、各クラスについて、画素位置モードごとの正規方程式が得られた場合、ステップS120に進み、タップ係数演算部147は、各クラスの画素位置モードごとに生成された正規方程式を解くことにより、各クラスごとに、そのクラスの64の画素位置モードそれ50

それに対応する64セットのタップ係数を求め、学習処理を終了する。

【0713】次に、図59は、Pピクチャ用のタップ係数を学習する場合の学習装置の一実施の形態の構成例を示している。なお、図中、図57における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図59の学習装置は、生徒データ生成部151に代えて、生徒データ生成部162が設けられている他は、図57における場合と基本的に同様に構成されている。

【0714】ここで、Pピクチャは、時間的に先行して復号(符号化)されるIまたはPピクチャを参照画像として予測符号化(ノンイントラ符号化)されるため、即ち、原画像から予測画像を減算した残差画像が2次元DCT変換されるため、図55のクラス分類適応処理回路では、図14の前処理部20において、先に復号されたIまたはPピクチャに動き補償を施し、その結果得られる予測画像の2次元DCT係数と、残差画像の2次元DCT係数とを加算して得られる2次元DCT係数を対象に、クラス分類適応処理を施すようになっている。

【0715】従って、Pピクチャ用のタップ係数の学習においては、残差画像の2次元DCT係数に、予測画像の2次元DCT係数を加算したものを、生徒データとして用いる必要がある。

【0716】ところで、Pピクチャの予測画像は、先に復号されたIまたはPピクチャを参照画像として、その参照画像に、動き補償を施すことで得ることができるが、いまの場合、Pピクチャのタップ係数を学習しようとしているので、Pピクチャ用のタップ係数は存在しない。

【0717】一方、Iピクチャ用のタップ係数は、図57の学習装置において、あらかじめ求めておくことができる。

【0718】そこで、図59の学習装置では、生徒データ生成部162において、Iピクチャを参照画像として予測符号化されるPピクチャのブロックについて、生徒データが生成されるようになっている。

【0719】即ち、MPEGエンコーダ171は、教師データストレージ141に記憶された学習用の画像データを読み出して、MPEG符号化し、その結果得られる符号化データを、分離部172に供給する。分離部172とDCT係数抽出/逆量子化部173は、図14の分離部1とDCT係数抽出/逆量子化部2とそれぞれ同様に構成されており、符号化データから、量子化DCT係数を分離、抽出し、逆量子化する。

【0720】なお、分離部172およびDCT係数抽出/逆量子化部173は、Iピクチャと、Pピクチャの予測符号化されたブロックのみを対象に処理を行う。また、分離部172は、符号化データから、量子化DCT係数の他、量子化スケールやDCTタイプや動きベクト

ル等のサイドインフォメーションも、必要に応じて分離する。

【0721】DCT係数抽出／逆量子化部173は、Iピクチャの2次元DCT係数を得た場合、そのIピクチャの2次元DCT係数を、クラス分類適応処理回路176に供給する。

【0722】また、DCT係数抽出／逆量子化部173は、Pピクチャの予測符号化されたブロックの2次元DCT係数、即ち、残差画像の2次元DCT係数を得た場合、その残差画像の2次元DCT係数を、周波数領域動き補償加算部181に供給する。

【0723】さらに、DCT係数抽出／逆量子化部173は、Pピクチャの予測符号化されたブロックの動きベクトルを得た場合、その動きベクトルを、動き補償部178に供給する。

【0724】クラス分類適応処理回路176は、図55のクラス分類適応処理回路と同様に構成されており、DCT係数抽出／逆量子化部173から供給される、注目画素を含むブロックの2次元DCT係数すべてを予測タップとして、クラス分類適応処理を行う。但し、クラス分類適応処理回路176においては、図57の学習装置で得られたIピクチャ用のタップ係数を記憶しており、そのタップ係数を用いて、クラス分類適応処理が行われる。

【0725】クラス分類適応処理回路176においてクラス分類適応処理が行われることにより得られるIピクチャの復号画像は、Iピクチャストレージ177に供給されて記憶される。

【0726】その後、動き補償部178は、DCT係数抽出／逆量子化部173から供給される動きベクトルによって動き補償を施すべき参照画像としてのIピクチャを、Iピクチャストレージ177から読み出し、そのIピクチャに動き補償を施すことで、予測画像を生成する。この予測画像は、画像メモリ179に供給されて記憶される。画像メモリ179に記憶された予測画像は、DCT変換部180において2次元DCT係数に変換され、周波数領域動き補償加算部181に供給される。周波数領域動き補償加算部181は、DCT係数抽出／逆量子化部173から供給されるPピクチャの残差画像の2次元DCT係数と、DCT変換部180から供給される予測画像の2次元DCT係数とを加算する。

【0727】即ち、動き補償部178、画像メモリ179、DCT変換部180、および周波数領域動き補償加算部181は、図14の動き補償部4、画像メモリ5、DCT変換部21、周波数領域動き補償加算部22と同様に構成されるものであり、従って、周波数領域動き補償加算部181において、DCT係数抽出／逆量子化部173からのPピクチャの残差画像の2次元DCT係数と、DCT変換部180からの予測画像の2次元DCT係数とを加算されることにより、Pピクチャの元の画像

(上述したように、原画像ではない)を2次元DCT変換した2次元DCT係数が得られる。

【0728】周波数領域動き補償加算部181で得られたPピクチャの元の画像の2次元DCT係数は、生徒データとして、生徒データストレージ143に供給されて記憶される。

【0729】以降は、図57の学習装置における場合と同様の処理が行われ、これにより、Pピクチャ用(正確には、Pピクチャの予測符号化されたブロック用)のタップ係数が求められる。

【0730】次に、図60は、Bピクチャ用のタップ係数を学習する場合の学習装置の一実施の形態の構成例を示している。なお、Bピクチャ用のタップ係数を学習する学習装置も、図59のPピクチャ用のタップ係数を学習する学習装置と同様に、生徒データを生成する生徒データ生成部だけが、図57のIピクチャ用のタップ係数を学習する学習装置と異なるだけであるため、図60においては、Bピクチャ用のタップ係数を学習する学習装置の生徒データ生成部だけを図示してある。

【0731】Bピクチャも、Pピクチャと同様に、時間的に先行して復号されるIまたはPピクチャを参照画像として予測符号化(ノンイントラ符号化)されるため、即ち、原画像から予測画像を減算した残差画像が2次元DCT変換されるため、図55のクラス分類適応処理回路では、図14の前処理部20において、先に復号されたIまたはPピクチャに動き補償を施し、その結果得られる予測画像の2次元DCT係数と、残差画像の2次元DCT係数とを加算して得られる2次元DCT係数に、クラス分類適応処理を施すようになっている。

【0732】従って、Bピクチャ用のタップ係数の学習においては、残差画像の2次元DCT係数に、予測画像の2次元DCT係数を加算したものを、生徒データとして用いる必要がある。

【0733】そこで、図60の学習装置では、そのような生徒データを生成して、学習を行うようになっている。

【0734】即ち、MPEGエンコーダ191には、学習用の画像データ(ここでは、教師データに等しい)が供給されるようになっており、MPEGエンコーダ191は、その学習用の画像データをMPEG符号化し、その結果得られる符号化データを、分離部192に供給する。分離部192とDCT係数抽出／逆量子化部193は、図14の分離部1とDCT係数抽出／逆量子化部2とそれぞれ同様に構成されており、符号化データから、量子化DCT係数を分離、抽出し、逆量子化して出力する。

【0735】DCT係数抽出／逆量子化部193が出力するIピクチャの2次元DCT係数は、クラス分類適応処理回路196に供給される。また、DCT係数抽出／逆量子化部193が出力するPピクチャの2次元DCT

係数は、周波数領域動き補償加算部201に供給される。さらに、DCT係数抽出／逆量子化部193が出力するBピクチャの2次元DCT係数は、周波数領域動き補償加算部209に供給される。

【0736】ここで、分離部192は、符号化データから、量子化DCT係数の他、量子化スケールやDCTタイプや動くベクトル等のサイドインフォメーションも、必要に応じて分離し、DCT係数抽出／逆量子化部193を介して、必要なブロックに供給する。なお、サイドインフォメーションについては、図60の実施の形態では、DCT係数抽出／逆量子化部193から動き補償部198へのPピクチャの動きベクトルの供給と、DCT係数抽出／逆量子化部193から動き補償部206へのBピクチャの動きベクトルの供給だけを、図示してある。

【0737】また、DCT係数抽出／逆量子化部193は、Bピクチャの予測符号化されたブロックの2次元DCT係数、即ち、残差画像の2次元DCT係数だけを、周波数領域動き補償加算部209に供給する。

【0738】さらに、DCT係数抽出／逆量子化部193は、Pピクチャについては、予測符号化されたブロックの2次元DCT係数だけを、周波数領域動き補償加算部201に供給する。また、DCT係数抽出／逆量子化部193では、Pピクチャのイントラ符号化されたブロックの2次元DCT係数は、クラス分類適応処理回路196に供給され、以下、イントラ符号化されたIピクチャと同様に処理される。

【0739】即ち、クラス分類適応処理回路196は、図55のクラス分類適応処理回路と同様に構成されており、図57の学習装置で得られたIピクチャ用のタップ係数を記憶している。そして、クラス分類適応処理回路196は、DCT係数抽出／逆量子化部193から供給される、注目画素を含むブロックの2次元DCT係数すべてを予測タップとして、クラス分類適応処理適応処理を行う。

【0740】クラス分類適応処理回路196においてクラス分類適応処理が行われることにより得られるIピクチャの復号画像は、Pピクチャストレージ197に供給されて記憶される。なお、クラス分類適応処理回路196では、イントラ符号化されたPピクチャのブロックの復号画像も得られるが、このPピクチャの復号画像は、クラス分類適応処理回路196からPピクチャストレージ205に供給されて記憶される。

【0741】その後、動き補償部198は、DCT係数抽出／逆量子化部193から供給される動きベクトルによって動き補償を施すべき参照画像としてのIピクチャを、Iピクチャストレージ197から読み出し、そのIピクチャに動き補償を施すことで、Pピクチャの予測画像を生成する。このPピクチャの予測画像は、画像メモリ199に供給されて記憶される。画像メモリ199に

記憶された予測画像は、DCT交換部200において2次元DCT係数に変換され、周波数領域動き補償加算部201に供給される。周波数領域動き補償加算部201は、DCT係数抽出／逆量子化部193から供給されるPピクチャの残差画像の2次元DCT係数と、DCT交換部200から供給される予測画像の2次元DCT係数とを加算する。

【0742】即ち、動き補償部198、画像メモリ199、DCT交換部200、および周波数領域動き補償加算部201は、図14の動き補償部4、画像メモリ5、DCT交換部21、周波数領域動き補償加算部22と同様に構成されるものであり、従って、周波数領域動き補償加算部201において、DCT係数抽出／逆量子化部193からのPピクチャの残差画像の2次元DCT係数と、DCT交換部200からの予測画像の2次元DCT係数とが加算されることにより、Pピクチャの元の画像（上述したように、原画像ではない）を2次元DCT交換した2次元DCT係数が得られる。

【0743】周波数領域動き補償加算部201で得られたPピクチャの元の画像の2次元DCT係数は、クラス分類適応処理回路204に供給される。

【0744】クラス分類適応処理回路204は、図55のクラス分類適応処理回路と同様に構成され、図59の学習装置で得られたPピクチャ用のタップ係数を記憶している。そして、クラス分類適応処理回路204は、周波数領域動き補償加算部201から供給されるPピクチャの予測符号化されたブロックの画素を、順次、注目画素として、その注目画素を含むブロックの2次元DCT係数すべてを予測タップとし、クラス分類適応処理を行う。

【0745】クラス分類適応処理回路204において適応処理が行われることにより得られる、予測符号化されたPピクチャのブロックの復号画像は、Pピクチャストレージ205に供給されて記憶される。なお、上述したように、Pピクチャストレージ205は、クラス分類適応処理回路196から供給される、イントラ符号化されたPピクチャのブロックの復号画像も記憶する。

【0746】その後、動き補償部206は、DCT係数抽出／逆量子化部193から供給されるBピクチャの動きベクトルによって動き補償を施すべき参照画像としてのIまたはPピクチャを、Iピクチャストレージ197またはPピクチャストレージ205から読み出し、そのIまたはPピクチャに動き補償を施すことで、Bピクチャの予測画像を生成する。このBピクチャの予測画像は、画像メモリ207に供給されて記憶される。画像メモリ207に記憶された予測画像は、DCT交換部208において2次元DCT係数に変換され、周波数領域動き補償加算部209に供給される。周波数領域動き補償加算部209は、DCT係数抽出／逆量子化部193から供給されるBピクチャの残差画像の2次元DCT係数

115

と、DCT変換部208から供給される予測画像の2次元DCT係数とを加算する。

【0747】即ち、動き補償部206、画像メモリ207、DCT変換部208、および周波数領域動き補償加算部209は、図14の動き補償部4、画像メモリ5、DCT変換部21、周波数領域動き補償加算部22と同様に構成されるものであり、従って、周波数領域動き補償加算部209において、DCT係数抽出／逆量子化部193からのBピクチャの残差画像の2次元DCT係数と、DCT変換部208からの予測画像の2次元DCT係数とが加算されることにより、Bピクチャの元の画像（上述したように、原画像ではない）を2次元DCT変換した2次元DCT係数が得られる。

【0748】周波数領域動き補償加算部209で得られたBピクチャの元の画像の2次元DCT係数は、生徒データとして出力される。そして、以降は、図5.7の学習装置における場合と同様の処理が行われ、これにより、Bピクチャ用（正確には、Bピクチャの予測符号化されたブロック用）のタップ係数が求められる。

【0749】図5.5のタップ係数記憶部133には、以上のような学習によって、各クラスごとに求められた64の画素位置モードそれぞれごとの、I、P、Bピクチャ用のタップ係数が記憶されている。

【0750】従って、タップ係数記憶部133に記憶されたタップ係数は、線形1次予測演算を行うことにより得られる元の画素値の予測値の予測誤差（ここでは、自乗誤差）が、統計的に最小になるように学習を行うことにより求められたものであり、その結果、図5.5のクラス分類適応処理回路によれば、MPEG符号化された画像を、元の画像に限りなく近い画像、即ち、ブロック歪みやモスキートノイズ等の各種の歪みを十分に低減した、画質の良い画像に復号することができる。

【0751】ここで、学習装置では、輝度信号と色差信号について、別々に正規方程式がたてられ、輝度信号からたてられた正規方程式を解くことにより得られるタップ係数は、輝度信号用にタップ係数として、タップ係数記憶部133に記憶され、色差信号からたてられた正規方程式を解くことにより得られるタップ係数は、色差信号用のタップ係数として、タップ係数記憶部133に記憶される。

【0752】なお、図5.5のクラス分類適応処理回路において、Iピクチャのブロックについては、Iピクチャ用のタップ係数を用いてクラス分類適応処理が行われる。また、PピクチャまたはBピクチャのブロックについては、そのブロックが予測符号化（ノンイントラ符号化）されている場合には、PピクチャまたはBピクチャ用のタップ係数を用いてクラス分類適応処理が行われるが、ブロックがイントラ符号化されている場合には、Iピクチャ用のタップ係数を用いてクラス分類適応処理が行われる。

116

【0753】また、上述の場合には、I、P、Bピクチャそれぞれ用のタップ係数を学習するようにしたが、例えば、Bピクチャ用のタップ係数の学習は省略することが可能である。この場合、図5.5のクラス分類適応処理回路では、PピクチャとBピクチャの予測符号化されたブロックについて、例えば、いずれも、Pピクチャ用のタップ係数を用いてクラス分類適応処理が行われる。さらに、図5.5のクラス分類適応処理回路において、I、P、Bピクチャについてのクラス分類適応処理は、すべて、Iピクチャ用のタップ係数を用いて行うようにすることが可能である。

【0754】次に、図6.1および図6.2は、図14の画像処理装置を、FT変換部5.1に代えて、図5.5のクラス分類適応処理回路を設けて構成し、MPEG符号化された画像を復号するシミュレーションを行って得られたシミュレーション結果を示している。

【0755】なお、シミュレーションにおいては、4:2:2フォーマットの画像を、約3.3MbpsのデータレートでMPEG2方式により符号化して得られた符号化データを用いた。また、シミュレーションでは、IピクチャとPピクチャを、それぞれ偶数フレームと奇数フレームとして、1フレームごとに交代する画像シーケンスを用いた。

【0756】図6.1は、シミュレーションによって得られた復号画像の輝度信号についてのS/N(Signal to Noise ratio)を示している。

【0757】図6.1において、実線で示すS/Nは、FT変換部5.1に代えて図5.5のクラス分類適応処理回路を設けた図14の画像処理装置による復号画像のものを示しており、点線で示すS/Nは、MPEGの規格に準拠した従来のMPEGソフトウェアデコーダによる復号画像のものを示している。図6.1から、クラス分類適応処理回路を設けた図14の画像処理装置による復号画像のS/Nが、従来のMPEGソフトウェアデコーダによる復号画像と比較して、約1.4dB程度向上していることが分かる。

【0758】図6.2は、シミュレーションによって得られた復号画像を示している。

【0759】即ち、図6.2Aは、原画像を、図6.2Bは、従来のMPEGソフトウェアデコーダによる復号画像を、図6.2Cは、クラス分類適応処理による復号画像を、それぞれ示している。なお、図6.2A乃至図6.2Cにおいて、その右側の約1/3の部分が、瓶の全体が表示されている全体の画像を示しており、左側の約2/3の部分が、その瓶のラベルの部分の拡大した画像を示している。また、図6.2に示した画像は、Iピクチャの画像である。

【0760】図6.2Aの原画像と、図6.2Bの従来のMPEGソフトウェアデコーダによる復号画像を比較すると、図6.2Bの復号画像には、ブロックの境界が顕著に

現れるブロック歪みが生じ、さらに、瓶のラベルにおける「Z」の文字の部分に、モスキートノイズが顕著に現れている。

【0761】これに対して、図62Cのクラス分類適応処理による復号画像においては、ブロック歪みが十分に低減されており、さらに、モスキートノイズも低減されている。

【0762】ところで、図55のクラス分類適応処理回路では、タップ生成部131において、注目ブロックの8×8個の2次元DCT係数を予測タップとして採用することから、図57乃至図60で説明した学習においては、1クラスの1つの画素位置モードについて、予測タップとしての8×8個の2次元DCT係数それぞれと乗算されるタップ係数、即ち、8×8個のタップ係数が求められる。また、画素位置モードは、64モード存在するから、1クラスについて、8×8個のタップ係数は、64セット求められることになる。

【0763】従って、図55のクラス分類適応処理回路においては、1クラスにつき、8×8個のタップ係数が64セット必要となるが、クラス分類適応処理回路においても、図4のF.T変換部10における場合と同様に、縮退画素位置モードを採用することができ、この場合、1クラスについて必要な8×8個のタップ係数のセット数は、縮退画素位置モードと同一の数、即ち、16セットに減らすことができる。

【0764】但し、この場合、図55のクラス分類適応処理回路では、例えば、タップ生成部131または積和演算部135において、予測タップとしての8×8個の2次元DCT係数について、図4の符号制御部12における場合と同様の符号制御を行う必要がある。さらに、図57乃至図60で説明した学習においても、同様に、縮退画素位置モードを採用し、予測タップとしての8×8個の2次元DCT係数について、符号制御を行う必要がある。即ち、足し込み部146（図57、図59）において、各クラスについて、縮退画素位置モードごとに足し込みを行うとともに、タップ生成部144（図57、図59）または足し込み部146において、予測タップとしての8×8個の2次元DCT係数について、図4の符号制御部12における場合と同様の符号制御を行う必要がある。また、図59のクラス分類適応処理回路176や、図60のクラス分類適応処理回路196および204でも、縮退画素位置モードを採用し、予測タップについて、図4の符号制御部12における場合と同様の符号制御を行う必要がある。

【0765】図55のクラス分類適応処理回路において、縮退画素位置モードを採用した場合、1クラスについて必要な8×8個のタップ係数のセット数は、上述したように、縮退画素位置モードと同一の数である16セットになる。

【0766】そこで、図63は、縮退画素位置モードを

採用し、実際の画像を用いた学習によって求められた、あるクラスについての、16の縮退画素位置モードそれぞれの8×8個のタップ係数のうちの、水平方向または垂直方向に並ぶものの平均値と、DCT変換の基底波形（あるいは、種データとしての基底波形から生成される変換係数）との比を示している。

【0767】即ち、いま、縮退画素位置モード# n' の8×8個のタップ係数のうち、第 $v+1$ 行第 $u+1$ 列の位置のタップ係数を、 $w(n', u, v)$ と表す。また、式(17)に示したように、ブロックの第 $i+1$ 行第 $j+1$ 列にある画素の画素値 $L(i, j)$ を求めるときに、そのブロックの8×8個の2次元DCT係数 $f(u, v)$ それぞれと乗算される8×8個の変換係数を、 $F(i, j, u, v)$ と表す。

【0768】ここで、変換係数 $F(i, j, u, v)$ は、ブロックにおける画素の位置 (i, j) ごとに、8×8個存在し、そのブロックの第 $v+1$ 行第 $u+1$ 列の2次元DCT係数 $f(u, v)$ と乗算される。また、いまの場合、縮退画素位置モードを採用しており、図5乃至図10を参照して説明したように、ブロックにおける画素の位置 (i, j) に対して、縮退画素位置モード# n' は、一意に決まる。そこで、いま、変換係数 $F(i, j, u, v)$ を、縮退画素位置モード# n' を用いて、 $F(n', u, v)$ と表すこととする。

【0769】以上のように、タップ係数 $w(n', u, v)$ および変換係数 $F(n', u, v)$ のいずれも、縮退画素位置モード# n' ごとに、8×8個ずつ存在する。そこで、いま、タップ係数 $w(n', u, v)$ を、変換係数 $F(n', u, v)$ で除算した値 $(w(n', u, v)/F(n', u, v))$ を、係数比と呼ぶこととし、 $k(n', u, v)$ で表すこととする。

【0770】タップ係数 $w(n', u, v)$ および変換係数 $F(n', u, v)$ が、縮退画素位置モード# n' ごとに、8×8個ずつ存在するから、係数比 $k(n', u, v)$ も、図64に示すように、やはり、16の縮退画素位置モード#0乃至#15それぞれについて、8×8個ずつ存在する。

【0771】図64に示した8×8個ずつの係数比 $k(n', u, v)$ は、16の縮退画素位置モード#0乃至#15それぞれごとに存在する。そして、16の縮退画素位置モードについては、例えば、図5Aに示した、ブロックの4×4の左上領域を基準として、位置を考えると、縮退画素位置モード# n' が0, 1, 2, 3である4つの位置の水平方向の並びは第1行と、縮退画素位置モード# n' が4, 5, 6, 7である4つの位置の水平方向の並びは第2行と、縮退画素位置モード# n' が8, 9, 10, 11である4つの位置の水平方向の並びは第3行と、縮退画素位置モード# n' が12, 13, 14, 15である4つの位置の水平方向の並びは第4行と、それぞれいうことができる。

【0772】同様に、縮退画素位置モード# n' が0, 4, 8, 12である4つの位置の垂直方向の並びは第1列と、縮退画素位置モード# n' が1, 5, 9, 13である4つの位置の垂直方向の並びは第2列と、縮退画素位置モード# n' が2, 6, 10, 14である4つの位置の垂直方向の並びは第3列と、縮退画素位置モード# n' が3, 7, 11, 15である4つの位置の垂直方向の並びは第4列と、それぞれいうことができる。

【0773】そこで、いま、16の縮退画素位置モード#0乃至#15それぞれについて、 8×8 個ずつ存在する係数比 $k(n', u, v)$ を、縮退画素位置モード# n' ごとに配置すると、図64に示すようになる。

【0774】ここで、図64において、縮退画素位置モード#0についての 8×8 個の係数比 $k(0, u, v)$ 、縮退画素位置モード#1についての 8×8 個の係数比 $k(1, u, v)$ 、縮退画素位置モード#2についての 8×8 個の係数比 $k(2, u, v)$ 、縮退画素位置モード#3についての 8×8 個の係数比 $k(3, u, v)$ の横方向の並びが、上述の第1行であり、この並びを、以下、適宜、第1行の係数比という。同様に、以下、適宜、係数比 $k(4, u, v)$ 、 $k(5, u, v)$ 、 $k(6, u, v)$ 、および $k(7, u, v)$ の横方向の並びを、第2行の係数比と、係数比 $k(8, u, v)$ 、 $k(9, u, v)$ 、 $k(10, u, v)$ 、および $k(11, u, v)$ の横方向の並びを、第3行の係数比と、係数比 $k(12, u, v)$ 、 $k(13, u, v)$ 、 $k(14, u, v)$ 、および $k(15, u, v)$ の横方向の並びを、第4行の係数比と、それぞれいう。

【0775】また、図64において、縮退画素位置モード#0についての 8×8 個の係数比 $k(0, u, v)$ 、縮退画素位置モード#4についての 8×8 個の係数比 $k(4, u, v)$ 、縮退画素位置モード#8についての 8×8 個の係数比 $k(8, u, v)$ 、縮退画素位置モード#12についての 8×8 個の係数比 $k(12, u, v)$ の縦方向の並びが、上述の第1列であり、この並びを、以下、適宜、第1列の係数比という。同様に、以下、適宜、係数比 $k(1, u, v)$ 、 $k(5, u, v)$ 、 $k(9, u, v)$ 、および $k(13, u, v)$ の横方向の並びを、第2列の係数比と、係数比 $k(2, u, v)$ 、 $k(6, u, v)$ 、 $k(10, u, v)$ 、および $k(14, u, v)$ の横方向の並びを、第3列の係数比と、係数比 $k(3, u, v)$ 、 $k(7, u, v)$ 、 $k(11, u, v)$ 、および $k(15, u, v)$ の横方向の並びを、第4列の係数比と、それぞれいう。

【0776】係数比は、タップ係数と変換係数との比であり、図64において、例えば、第1行の係数比 $k(0, u, v)$ 、 $k(1, u, v)$ 、 $k(2, u, v)$ 、および $k(3, u, v)$ について、周波数 v ごとに、その平均値を演算すると、その周波数 v ごとの第1行の係数比の平均値は、第1行のタップ係数の周波数特

性（以下、適宜、第1行についての周波数特性という）を表しているといえることができる。

【0777】即ち、第1行の係数比 $k(0, u, v)$ 、 $k(1, u, v)$ 、 $k(2, u, v)$ 、および $k(3, u, v)$ について、周波数 v が0の場合の平均値を求める。これは、例えば、 $\Sigma k(0, u, 0)/8$ 、 $\Sigma k(1, u, 0)/8$ 、 $k(2, u, 0)/8$ 、および $k(3, u, 0)/8$ を計算し（ Σ は、 u を0から7に変えてのサマーションを表す）、さらに、 $(\Sigma k(0, u, 0)/8 + \Sigma k(1, u, 0)/8 + k(2, u, 0)/8 + k(3, u, 0)/8)/4$ を計算することで求めることができる。同様に、第1行の係数比 $k(0, u, v)$ 、 $k(1, u, v)$ 、 $k(2, u, v)$ 、および $k(3, u, v)$ について、周波数 v が1乃至7それぞれの場合の平均値も求めることができ、このようにして求められる周波数 v ごとの平均値が、第1行についての周波数特性を表す。

【0778】第2行乃至第4行の係数比に関しても同様にして、第2行乃至第4行それぞれについての周波数特性を求めることができる。

【0779】また、図64において、例えば、第1列の係数比 $k(0, u, v)$ 、 $k(4, u, v)$ 、 $k(8, u, v)$ 、および $k(12, u, v)$ について、周波数 u ごとに、その平均値を演算すると、その周波数 u ごとの第1列の係数比の平均値は、第1列のタップ係数の周波数特性（以下、適宜、第1列についての周波数特性という）を表しているといえることができる。

【0780】即ち、第1列の係数比 $k(0, u, v)$ 、 $k(4, u, v)$ 、 $k(8, u, v)$ 、および $k(12, u, v)$ について、周波数 u が0の場合の平均値を求める。これは、例えば、 $\Sigma k(0, 0, v)/8$ 、 $\Sigma k(4, 0, v)/8$ 、 $k(8, 0, v)/8$ 、および $k(12, 0, v)/8$ を計算し（ Σ は、 v を0から7に変えてのサマーションを表す）、さらに、 $(\Sigma k(0, 0, v)/8 + \Sigma k(4, 0, v)/8 + k(8, 0, v)/8 + k(12, 0, v)/8)/4$ を計算することで求めることができる。同様に、第1列の係数比 $k(0, u, v)$ 、 $k(4, u, v)$ 、 $k(8, u, v)$ 、および $k(12, u, v)$ について、周波数 u が1乃至7それぞれの場合の平均値も求めることができ、このようにして求められる周波数 u ごとの平均値が、第1列についての周波数特性を表す。

【0781】第2列乃至第4列の係数比に関しても同様にして、第2列乃至第4列それぞれについての周波数特性を求めることができる。

【0782】図63Aは、以上のようにして求められた、第1行乃至第4行それぞれについてのタップ係数の周波数特性を示しており、図63Bは、第1列乃至第4列それぞれについてのタップ係数の周波数特性を示している。なお、図63Aにおける横軸は周波数 v を表して

121

おり、図63Bにおける横軸は周波数 u を表している。

【0783】図63に示した周波数特性は、実際に学習を行って得られたタップ係数から求められたものであり、図63Aに示した周波数特性は、周波数 v が高くなるほど、値が大きくなる傾向がある。また、図63Bに示した周波数特性は、周波数 u が高くなるほど、値が小さくなる傾向があり、さらに、符号の逆転も生じている。

【0784】図18の種重み記憶部17に記憶された種重みデータとしては、クラスごとのタップ係数からそれぞれ求められる、図63および図64に示したようなクラスごとの周波数特性が採用されている。

【0785】なお、係数比の平均値を求めるにあたっては、特異な値のタップ係数（例えば、他のタップ係数と値が大きく異なるタップ係数など）から求められた係数比は除外するのが望ましい。

【0786】また、種重み記憶部17には、上述したような、各クラスについて、各行および各列についての周波数特性の、各周波数 u （ v ）における値を、種重みデータとして記憶させておくことも可能であるが、各行および各列についての周波数特性を、注目画素のクラスや画素位置モード $\#n$ を引数とする所定の関数で近似し、その関数を、種重みデータとして記憶させておくことも可能である。この場合、種重み記憶部17として、容量の小さいメモリを採用することが可能となる。

【0787】さらに、種重みデータは、上述したようなタップ係数の周波数特性に限定されるものではない。

【0788】また、種重み記憶部17には、種重みデータとして、各クラスについて、図63および図64に示した第1行乃至第4行それぞれについての周波数特性と、第1列乃至第4列それぞれについての周波数特性が記憶される。従って、種重み記憶部17に記憶された種重みデータを特定するには、クラスを表すクラスコードの他、その種重みデータが第何列または第何行についての周波数特性であるのかを表す情報が必要である。なお、この情報としては、注目画素の縮退画素位置モード $\#n$ から、上述したようにして求められる縮退座標系の座標を採用することができ、

【0789】次に、図65のフローチャートおよび図66を参照して、図18のE.T変換部5.1の処理（E.T変換）について説明する。

【0790】モード制御部11は、バッファメモリ23（図14）に記憶された2次元DCT係数のブロックのうち、まだ、注目ブロックとしていない、バッファメモリ23への記憶順で最も古いブロックを、注目ブロックとし、その注目ブロックのDCT係数を、符号制御部12に供給する。

【0791】そして、ステップS131において、モード制御部11は、図66Aに示すように、注目ブロックの画素のうちの、ラスタスキャン順で、まだ、注目画素

122

としていない画素を、注目画素として選択し、ステップS132に進む。図66Aの実施の形態では、ブロックにおける位置（1, 3）の画素（左から2（ $=1+1$ ）番目で、上から4（ $=3+1$ ）番目の画素）が、注目画素とされている。

【0792】ステップS132では、モード制御部11は、注目画素の座標（ i, j ）に基づき、画素位置モード $\#n$ と領域情報を求め、領域情報を、符号制御部12に供給し、ステップS133に進む。ここで、図66Aの実施の形態においては、ブロックにおける位置（1, 3）の画素が、注目画素とされているが、この場合、画素位置モード $\#n$ は、25となる。

【0793】ステップS133では、モード制御部11は、注目画素の画素位置モード $\#n$ を縮退することにより、縮退画素位置モード $\#n'$ を求め、種データ記憶部13に供給して、ステップS134に進む。ここで、図66Aに示したように、画素位置モード $\#n$ が25の場合、縮退画素位置モード $\#n'$ は、13となる。

【0794】ステップS134では、クラス分類部16が、バッファメモリ23（図14）に記憶された2次元DCT係数に基づいて、注目画素のクラス分類を行い、その結果得られるクラスコードを、種重み記憶部17に供給して、ステップS135に進む。

【0795】ステップS135では、種重み記憶部17は、クラス分類部16からのクラスコードが表すクラスの種重みデータを読み出し、種データ補正部18に供給する。

【0796】ここで、種重み記憶部17には、例えば、上述したように、各クラスについて、図63に示したような4行それぞれと4列それぞれについての各周波数 u における値を、種重みデータとして記憶しているが、種重み記憶部17は、ステップS135において、注目画素のクラスの、4行それぞれと4列それぞれについての各周波数 u における種重みデータを読み出して、種データ補正部18に供給する。

【0797】その後、ステップS136に進み、種データ記憶部13が、モード制御部11から供給される縮退画素位置モード $\#n'$ に対応する種データを読み出し、種データ補正部18に供給する。

【0798】即ち、種データ記憶部13は、上述の図13Bと同様の図66Bに示すように、周波数 u の軸と、位置 j の軸とで定義される2次元平面上において考えることのできる1乃至7の周波数 u それぞれについての位置 j が0乃至3それぞれの基底波形の28個の値と、周波数 u が0のときの1つの基底波形の値を記憶している。

【0799】そして、ステップS136では、種データ記憶部13は、図12のステップS4における場合と同様に、モード制御部11から供給される注目画素の縮退画素位置モード $\#n'$ から、その注目画素の縮退座標

(H, V)を求め、図6.6Bにおける位置jがHの、周波数が1乃至7それぞれの基底波形の7つの値と、位置jがVの、周波数が1乃至7それぞれの基底波形の7つの値を読み出し、種データ補正部18に供給する。

【0800】さらに、種データ記憶部13は、周波数uが0のときの1つの基底波形の値を読み出し、種データ補正部18に供給する。

【0801】従って、例えば、図6.6Aに示したように、縮退座標(H, V)が、(1, 3)の画素が注目画素とされた場合には、位置jが1の、周波数が1乃至7それぞれの基底波形の7つの値、位置jが3の、周波数が1乃至7それぞれの基底波形の7つの値、および周波数uが0のときの1つの基底波形の値としての種データが、種データ記憶部13から種データ補正部18に供給される。

【0802】そして、ステップS137に進み、種データ補正部18は、種データ記憶部13から供給された基底波形の値から、水平方向の基底波形の8つの値Fと、垂直方向の基底波形の8つの値F_vを求める。

【0803】即ち、種データ補正部18は、ステップS137において、図6.6Cに示すように、周波数uが0のときの1つの基底波形の値を先頭として、位置jがHの、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、水平方向の基底波形の8つの値F_hとするとともに、周波数uが0のときの1つの基底波形の値を先頭として、位置jがVの、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、垂直方向の基底波形の8つの値F_vとする。

【0804】さらに、種データ補正部18は、ステップS137において、水平方向の基底波形の8つの値F_hと、垂直方向の基底波形の8つの値F_vを、ステップS135で種重みデータ記憶部17から供給された、注目画素のクラスの種重みデータによって補正する。

【0805】即ち、種データ補正部18は、種重み記憶部17から供給される、注目画素のクラスの、4行それぞれについての各周波数uにおける種重みデータ(図6.3Aに示した周波数特性としての種重みデータ)から、注目画素の行Hに一致する行についての各周波数uにおける種重みデータを選択し、図6.6Dに示すように、その各周波数uにおける種重みデータを、水平方向の基底波形の8つの値F_hのうちの、対応する周波数uのものに乗算することにより、その水平方向の基底波形の8つの値F_hを補正する。さらに、種データ補正部18は、種重み記憶部17から供給される、注目画素のクラスの、4列それぞれについての各周波数uにおける種重みデータ(図6.3Bに示した周波数特性としての種重みデータ)から、注目画素の行Vに一致する行についての各周波数uにおける種重みデータを選択し、図6.6Dに示すように、その各周波数uにおける種重みデータを、垂直方向の基底波形の8つの値F_vのうちの、対応する周

波数uのものに乗算することにより、その垂直方向の基底波形の8つの値F_vを補正する。

【0806】そして、種データ補正部18は、その補正後の水平方向の基底波形の8つの値F_hと垂直方向の基底波形の8つの値F_vを、変換係数生成部14に供給し、ステップS138に進む。

【0807】ステップS138では、変換係数生成部14が、種データ補正部18から供給される、補正後の水平方向の基底波形F_hと垂直方向の基底波形F_vから、注目画素の画素値を復号するための変換係数を生成する。

【0808】即ち、変換係数生成部14は、図6.6E示すように、補正後の水平方向の基底波形の8つの値F_hそれぞれと、補正後の垂直方向の基底波形の8つの値F_vそれぞれとを、総当たりで乗算することにより、図6.6Fに示す8×8の変換係数、即ち、座標(i, j)の注目画素の画素値を復号するための式(17)における64個の変換係数F(i, j, 0, 0)乃至F(i, j, 7, 7)を生成し、積和演算部15に供給する。

【0809】このように、種重みデータによって補正された水平方向の基底波形F_hと垂直方向の基底波形F_vによって得られる変換係数は、図6.3に示したような周波数特性を有するものとなる。

【0810】ここで、図6.6Eおよび図6.6Fの実施の形態では、水平方向の基底波形の8つの値F_hの先頭から6(=5+1)番目の値と、垂直方向の基底波形の8つの値F_vの先頭から2(=1+1)番目の値とが乗算されることにより、注目ブロックの座標(5, 1)の位置にある2次元DCT係数と乗算される変換係数が生成されている。

【0811】その後、ステップS139に進み、符号制御部12は、ステップS132でモード制御部11から供給される注目画素の領域情報に基づいて、図5乃至図10で説明したように、モード制御部11から供給される注目ブロックの2次元DCT係数の符号を反転し、積和演算部15に供給して、ステップS140に進む。

【0812】ステップS140では、積和演算部15は、変換係数生成部14からの変換係数F(i, j, u, v)と、符号制御部12からの注目ブロックの2次元DCT係数f(u, v)とを用いて、式(17)の積和演算を行い、これにより、注目画素が左上領域、右上領域、左下領域、右下領域の画素である場合には、それぞれ、式(13)乃至(16)の演算が行われ、注目画素の画素値が復号される。

【0813】そして、ステップS141に進み、モード制御部11は、注目ブロックのすべての画素を注目画素としたかどうかを判定する。ステップS141において、注目ブロックのすべての画素を、まだ注目画素としていないと判定された場合、ステップS131に戻り、注目ブロックの画素のうちの、ラスタスキャン順で、また、注目画素とされていない画素が、新たな注目画素と

じて選択され、以下、同様の処理が繰り返される。

【0814】また、ステップS141において、注目ブロックのすべての画素を注目画素としたと判定された場合、処理を終了する。

【0815】以上のように、種重みデータによって、種データを補正し、その補正後の種データによって変換係数を生成することにより、クラス分類適応処理で用いられるタップ係数と同様の周波数特性を有する変換係数を求めるようにしたので、積和演算部15において、その変換係数を用いて、式(17)の積和演算が行われることにより得られる復号画像は、図55のクラス分類適応処理回路で得られるものと同様に、高画質の画像となる。

【0816】なお、図65の処理は、バッファメモリ23(図14)に記憶されたDCT係数のブロックを、順次、注目ブロックとして繰り返し行われる。

【0817】また、図65の処理において、点線で囲んであるステップS134乃至S138の処理と、ステップS139の処理とは、並列に行うことが可能である。

【0818】次に、図67は、図14のFT変換部51の他の構成例を示している。なお、図中、図18における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図67のFT変換部51は、逆DCT変換部221および画素重み記憶部222が新たに設けられている他は、基本的に、図18における場合と同様に構成されている。

【0819】逆DCT変換部221は、バッファメモリ23(図14)から注目ブロックの上下左右それぞれに隣接する4つの隣接ブロックを読み出し、その4つの隣接ブロックを、2次元逆DCT変換して、画素値のブロックに復号する。さらに、逆DCT変換部221は、図68に示すように、注目ブロックの上下それぞれに隣接する2つの隣接ブロックの画素から、注目画素と同一列にある、注目ブロックの上側に隣接する画素(以下、適宜、同一列上隣接画素という) a と、注目ブロックの下側に隣接する画素(以下、適宜、同一列下隣接画素とい

く) b を選択するとともに、注目ブロックの左右それぞれに隣接する2つの隣接ブロックの画素から、注目画素と同一行にある、注目ブロックの左側に隣接する画素(以下、適宜、同一行左隣接画素という) c と、注目ブロックの右側に隣接する画素(以下、適宜、同一行右隣接画素という) d を選択する。

【0820】なお、同一列上隣接画素 a とは、注目ブロックの構造を基準とした場合に、空間領域において、その注目ブロックの上側の境界と隣接する、上隣接ブロックの画素のうちの、注目画素と同一列にあるものを意味する。画素 b 乃至 d についても同様である。従って、逆DCT変換部221においては、図22乃至図37で説明した上隣接画素列、下隣接画素列、左隣接画素列、右隣接画素列から、画素 a 乃至 d が、それぞれ選択される。

【0821】逆DCT変換部221は、画素 a 乃至 d を選択すると、その画素値を、積和演算部15に供給する。

【0822】画素重み記憶部222は、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、同一行右隣接画素 d に付される重みとしての画素重みデータを記憶しており、この画素重みデータは、積和演算部15に供給される。

【0823】従って、図67の実施の形態では、積和演算部15には、変換係数生成部14から変換係数が供給されるとともに、符号制御部12から注目ブロックの2次元DCT係数が供給される他、逆DCT変換部221から、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、および同一行右隣接画素 d の画素値が供給されるとともに、画素重み記憶部222から画素重みデータが供給されるようになっている。

【0824】そして、積和演算部15では、注目ブロックのある位置(i, j)の画素の画素値L(i, j)が、式(17)の積和演算に代えて、次式に示す積和演算によって求められるようになっている。

【0825】

$$L(i, j) = \sum_{u,v} F(i, j, u, v) \times f(u, v) \quad (22)$$

【0826】但し、式(22)において、a, b, c, d は、同一列上隣接画素、同一列下隣接画素、同一行左隣接画素、同一行右隣接画素それぞれの画素値を表す。

また、w_a, w_b, w_c, w_d は、同一列上隣接画素、同一列下隣接画素、同一行左隣接画素、同一行右隣接画素にそれぞれ付される重みとしての画素重みデータを表す。

【0827】従って、式(22)の積和演算は、式(17)の積和演算に、画素値と画素重みデータとの積和演算を加えたものとなっている。

【0828】なお、図67の実施の形態では、同一列上隣接画素、同一列下隣接画素、同一行左隣接画素、お

び同一行右隣接画素の画素値として、逆DCT変換部221による2次元逆DCT変換の結果得られる画素値を用いるようにしたが、同一列上隣接画素および同一行左隣接画素については、注目ブロックを対象として処理を行う際に、既に、FT変換部51で復号されているので、その復号された画素値を用いるようにすることが可能である。

【0829】ところで、式(17)の変換係数F(i, j, u, v)は、クラス分類適応処理で用いられる式(1)のタップ係数w_uに対応する。また、式(17)の2次元DCT係数f(u, v)は、クラス分類適応処

理で用いられる式(1)の予測タップを構成する2次元DCT係数 x_k に対応する。

【0830】従って、式(22)において、式(17)に追加されている画素重みデータは、 w_k 乃至 w_d は、クラス分類適応処理におけるタップ係数 w_k に対応し、画素値 a 乃至 d は、予測タップに対応していると考えることができる。

【0831】そこで、図67のFT変換部51の処理を説明する前に、予測タップを、注目ブロックの2次元DCT係数と、同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d で構成して行われるクラス分類適応処理について説明する。

【0832】即ち、図69は、予測タップを、注目ブロックの2次元DCT係数と、同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d で構成してクラス分類適応処理を行うクラス分類適応処理回路の構成例を示している。なお、図中、図5.5における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図69のクラス分類適応処理回路は、逆DCT変換部231が新たに設けられている他は、図5.5における場合と基本的に同様に構成されている。

【0833】バッファメモリ23(図14)に記憶された2次元DCT係数のブロックは、タップ生成部131およびクラス分類部132に供給される他、逆DCT変換部231にも供給される。

【0834】逆DCT変換部231は、バッファメモリ23(図14)から供給される注目ブロックの上下左右にそれぞれ隣接するブロックを2次元逆DCT変換することにより、2次元DCT係数を画素値に復号し、そのうちの同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d の画素値を、タップ生成部131に供給する。

【0835】タップ生成部131は、バッファメモリ23から供給される注目ブロックの2次元DCT係数すべてと、逆DCT変換部231から供給される同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d の画素値を、予測タップとし、積和演算部135に供給する。この場合、予測タップは、 $6.8 (= 8 \times 8 + 4)$ タップで構成されることになる。

【0836】一方、クラス分類部132、タップ係数記憶部133、タップ係数バッファ134では、図5.5における場合と同様の処理が行われ、これにより、タップ係数バッファ134には、注目画素のクラスについてのタップ係数が記憶される。

【0837】そして、積和演算部135は、タップ生成部131から供給される予測タップと、タップ係数バッファ134に記憶されたタップ係数とを用いて、式

(1)の線形1次予測演算を行い、注目画素の復号値を出力する。

【0838】次に、図70乃至72は、図69のタップ係数記憶部133に記憶させるタップ係数の学習を行う学習装置の構成例を示している。

【0839】上述したように、MPEGでは、予測方式の違いにより、Iピクチャ、Pピクチャ、Bピクチャの3つのピクチャタイプがあるので、タップ係数の学習も、ピクチャタイプごとに行われる。

【0840】図70は、Iピクチャ用のタップ係数を学習する場合の学習装置の構成例を示している。なお、図中、図5.7における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図70の学習装置は、逆DCT変換部241が新たに設けられている他は、図5.7における場合と同様に構成されている。

【0841】逆DCT変換部241は、生徒データストレージ143に記憶された生徒データとしての2次元DCT係数のブロックを2次元逆DCT変換することにより、画素値のブロックに復号し、そのうちの同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d の画素値を、タップ生成部144に供給する。

【0842】タップ生成部144は、注目ブロックの2次元DCT係数の他、逆DCT変換部241から供給される同一列上隣接画素 a 、同一列下隣接画素 b 、同一行左隣接画素 c 、および同一行右隣接画素 d の画素値を用いて、予測タップを構成する。そして、以降は、図5.7における場合と同様の処理が行われ、Iピクチャ用のタップ係数が求められる。

【0843】次に、図71は、Pピクチャ用のタップ係数を学習する場合の学習装置の他の一実施の形態の構成例を示している。なお、図中、図5.9における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図71の学習装置は、図70で説明した逆DCT変換部241が新たに設けられている他は、図5.9における場合と同様に構成されている。

【0844】また、図72は、Bピクチャ用のタップ係数を学習する場合の学習装置の他の一実施の形態の構成例を示している。なお、図72においても、図6.0の学習装置と同様に、生徒データを生成する生徒データ生成部だけが、図5.7のIピクチャ用のタップ係数を学習する学習装置と異なるだけであるため、図72においては、Bピクチャ用のタップ係数を学習する学習装置の生徒データ生成部だけを図示してある。また、図中、図6.0における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図72の学習装置も、図70で説明した逆DCT変換部241が新たに設けられている他は、図6.0にお

ける場合と同様に構成されている。

【0845】従って、図71と図72の学習装置も、図70の学習装置における場合と同様に、タップ生成部144で構成される予測タップのタップ構造が、図59と図60における場合とそれぞれ異なるだけであるため、その説明は省略する。

【0846】以上のように、注目ブロックの2次元DCT係数の他、逆DCT変換部241から供給される同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、および同一行右隣接画素dの画素値から、予測タ
10 ップを構成し、その予測タップを用いて学習を行うことにより得られるタップ係数を、図69のタップ係数記憶部133に記憶させておくことにより、図69のクラス分類適応処理回路では、図55における場合よりも、より高画質の画像を復号することができる。

【0847】即ち、MPEG符号化では、圧縮率を上げて、符号化データのデータレートを抑えるために、DCT係数が量子化されるが、その際、人間に画質の劣化を感じさせないようにするために、一般に、高周波数のDCT係数ほど、粗い量子化が行われる。従って、そのよ
20 うなMPEG符号化によって得られた符号化データを、図1のMPEGデコーダで復号した場合には、高周波数成分が失われた復号画像が得られることになる。

【0848】一方、図69のクラス分類適応処理回路では、予測タップとして、注目ブロックの2次元DCT係数の他、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、および同一行右隣接画素dの画素値を採用することにより、その同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、および同一行右
30 隣接画素dの画素値によって、MPEG符号化によって失われた高周波数成分が、いわば補われ、その結果、より高画質の画像を復号することができる。

【0849】そこで、図67のFT変換部51でも、積和演算部15において、注目ブロックの2次元DCT係数だけでなく、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、および同一行右隣接画素dの画素値をも用いて、式(22)の積和演算を行うこと
で、MPEG符号化によって失われた高周波数成分が補われた、より高画質の画像が復号されるようになってい
40 る。

【0850】従って、この場合、式(22)において、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、同一行右隣接画素dそれぞれに乗算される画素重みデータ w_a 、 w_b 、 w_c 、 w_d としては、図69のクラス分類適応処理回路の積和演算部135において、予測タップとしての同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、同一行右隣接画素dそれぞれと乗算されるタップ係数と同様の値を採用するのが望ましい。

【0851】そこで、図73は、実際の画像を用いた学

習によって得られた、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、または同一行右隣接画素dに乗算されるタップ係数を示している。なお、学習においては、クラス数を1クラス(モノクラス)とした。

【0852】図73Aは、注目画素と、同一列上隣接画素aまたは同一列下隣接画素bとの間の画素数(距離)を横軸にとり、その縦軸に、同一列上隣接画素aまたは同一列下隣接画素bと乗算されるタップ係数の平均値を
10 プロットしたグラフであり、注目画素から、ある画素数だけ離れた同一列上隣接画素aや同一列下隣接画素bが、注目画素に対して、どの程度影響するのかを表している。

【0853】また、図73Bは、注目画素と、同一行左隣接画素cまたは同一行右隣接画素dとの間の画素数(距離)を横軸にとり、その縦軸に、同一行左隣接画素cまたは同一行右隣接画素dと乗算されるタップ係数の平均値を
20 プロットしたグラフであり、注目画素から、ある画素数だけ離れた同一行左隣接画素cや同一行右隣接画素dが、注目画素に対して、どの程度影響するのかを表している。

【0854】図73から、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、または同一行右隣接画素dが、注目画素に隣接する場合に(注目画素との距離が1の場合に)、その同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、または同一行右隣接画素dが、注目画素の復号値に大きく影響していることが分かる。

【0855】図73の画素重み記憶部222においては、図73に示したグラフの、各距離における値が、画素重みデータとして記憶されている。

【0856】なお、図73においては、実線、点線、および2点破線の3種類のグラフを図示してあるが、実線のグラフは、教師データとしての画像を、2Mbpsのデータレートの符号化データにMPEG符号化して学習を行って得られたタップ係数を用いて求められたものであり、点線のグラフは、教師データとしての画像を、8Mbpsのデータレートの符号化データにMPEG符号化して学習を行って得られたタップ係数を用いて求められたものである。さらに、2点破線のグラフは、教師データとしての画像を、2Mbpsと8Mbpsのデータレートの符号化データにMPEG符号化し、その両者を用いて学習を行って得られたタップ係数から求められたものである。画素重みデータとしては、いずれのグラフを採用することも可能である。

【0857】次に、図74のフローチャートおよび図75を参照して、図67のFT変換部51の処理(FT変換)について説明する。

【0858】モード制御部11は、バッファメモリ23(図14)に記憶された2次元DCT係数のブロックの

うち、まだ、注目ブロックとしていない。バッファメモリ2.3への記憶順で最も古いブロックを、注目ブロックとし、その注目ブロックのDCT係数を、符号制御部1.2に供給する。

【0859】そして、ステップS151乃至S159において、図6.5のステップS131乃至S139における場合とそれぞれ同様の処理が行われる。

【0860】即ち、ステップS151において、モード制御部1.1は、図7.5.Aに示すように、注目ブロックの画素のうちの、ラスタスキャン順で、まだ、注目画素としていない画素を、注目画素として選択し、ステップS152に進む。図7.5.Aの実施の形態では、ブロックにおける位置(1, 3)の画素(左から2(=1+1)番目で、上から4(=3+1)番目の画素)が、注目画素とされている。

【0861】ステップS152では、モード制御部1.1は、注目画素の座標(i, j)に基づき、画素位置モード#nと領域情報を求め、領域情報を、符号制御部1.2に供給し、ステップS153に進む。ここで、図7.5.Aの実施の形態においては、ブロックにおける位置(1, 3)の画素が、注目画素とされているが、この場合、画素位置モード#nは、2.5となる。

【0862】ステップS153では、モード制御部1.1は、注目画素の画素位置モード#nを縮退することにより、縮退画素位置モード#n'を求め、種データ記憶部1.3に供給して、ステップS154に進む。ここで、図7.5.Aに示したように、画素位置モード#nが2.5の場合、縮退画素位置モード#n'は、1.3となる。

【0863】ステップS154では、クラス分類部1.6が、バッファメモリ2.3(図1.4)に記憶された2次元DCT係数に基づいて、注目画素のクラス分類を行い、その結果得られるクラスコードを、種重み記憶部1.7に供給して、ステップS155に進む。

【0864】ステップS155では、種重み記憶部1.7は、クラス分類部1.6からのクラスコードが表すクラスの種重みデータを読み出し、種データ補正部1.8に供給する。

【0865】その後、ステップS156に進み、種データ記憶部1.3が、モード制御部1.1から供給される縮退画素位置モード#n'に対応する種データを読み出し、種データ補正部1.8に供給する。

【0866】即ち、種データ記憶部1.3は、上述の図1.3.Bと同様の図7.5.Bに示すように、周波数uの軸と、位置jの軸とで定義される2次元平面上において考えることのできる1乃至7の周波数uそれぞれについての位置jが0乃至3それぞれの基底波形の2.8個の値と、周波数uが0のときの1つの基底波形の値を記憶している。

【0867】そして、ステップS156では、種データ記憶部1.3は、図1.2のステップS4における場合と同

様に、モード制御部1.1から供給される注目画素の縮退画素位置モード#n'から、その注目画素の縮退座標(H, V)を求め、図7.5.Bにおける位置jがHの、周波数が1乃至7それぞれの基底波形の7つの値と、位置jがVの、周波数が1乃至7それぞれの基底波形の7つの値を読み出し、種データ補正部1.8に供給する。

【0868】さらに、種データ記憶部1.3は、周波数uが0のときの1つの基底波形の値を読み出し、種データ補正部1.8に供給する。

【0869】従って、例えば、図7.5.Aに示したように、縮退座標(H, V)が、(1, 3)の画素が注目画素とされた場合には、位置jが1の、周波数が1乃至7それぞれの基底波形の7つの値、位置jが3の、周波数が1乃至7それぞれの基底波形の7つの値、および周波数uが0のときの1つの基底波形の値が、種データとして、種データ記憶部1.3から種データ補正部1.8に供給される。

【0870】そして、ステップS157に進み、種データ補正部1.8は、種データ記憶部1.3から供給された基底波形の値から、水平方向の基底波形の8つの値F_hと、垂直方向の基底波形の8つの値F_vを求める。

【0871】即ち、種データ補正部1.8は、ステップS157において、図7.5.Cに示すように、周波数uが0のときの1つの基底波形の値を先頭として、位置jがHの、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、水平方向の基底波形の8つの値F_hとするとともに、周波数uが0のときの1つの基底波形の値を先頭として、位置jがVの、周波数が1乃至7それぞれの基底波形の7つの値を順次配置することにより、垂直方向の基底波形の8つの値F_vとする。

【0872】さらに、種データ補正部1.8は、ステップS157において、水平方向の基底波形の8つの値F_hと、垂直方向の基底波形の8つの値F_vを、ステップS155で種重みデータ記憶部1.7から供給された、注目画素のクラスの種重みデータによって補正する。

【0873】即ち、種データ補正部1.8は、種重み記憶部1.7から供給される、注目画素のクラスの、4行それぞれについての各周波数uにおける種重みデータ(図6.3.Aの周波数特性としての種重みデータ)から、注目画素の行Hに一致する行についての各周波数uにおける種重みデータを選択し、図7.5.Dに示すように、その各周波数uにおける種重みデータを、水平方向の基底波形の8つの値F_hのうちの、対応する周波数uのものに乗算することにより、その水平方向の基底波形の8つの値F_hを補正する。さらに、種データ補正部1.8は、種重み記憶部1.7から供給される、注目画素のクラスの、4列それぞれについての各周波数uにおける種重みデータ(図6.3.Bの周波数特性としての種重みデータ)から、注目画素の行Vに一致する行についての各周波数uにおける種重みデータを選択し、図7.5.Dに示すように、そ

の各周波数 u における種重みデータを、垂直方向の基底波形の 8 つの値 F_v のうちの、対応する周波数 u のものに乗算することにより、その垂直方向の基底波形の 8 つの値 F_v を補正する。

【0874】そして、種データ補正部 18 は、その補正後の水平方向の基底波形の 8 つの値 F_h と垂直方向の基底波形の 8 つの値 F_v を、変換係数生成部 14 に供給し、ステップ S158 に進む。

【0875】ステップ S158 では、変換係数生成部 14 が、種データ補正部 18 から供給される、補正後の水平方向の基底波形 F_h と垂直方向の基底波形 F_v から、注目画素の画素値を復号するための変換係数を生成する。

【0876】即ち、変換係数生成部 14 は、図 75E 示すように、補正後の水平方向の基底波形の 8 つの値 F_h 、それぞれと、補正後の垂直方向の基底波形の 8 つの値 F_v 、それぞれとを、総当たりで乗算することにより、図 75F に示す 8×8 の変換係数、即ち、座標 (i, j) の注目画素の画素値を復号するための式 (17) における 64 個の変換係数 $F(i, j, 0, 0)$ 乃至 $F(i, j, 7, 7)$ を生成し、積和演算部 15 に供給する。

【0877】ここで、図 75E および図 75F の実施の形態では、水平方向の基底波形の 8 つの値 F_h の先頭から 6 ($= 5 + 1$) 番目の値と、垂直方向の基底波形の 8 つの値 F_v の先頭から 2 ($= 1 + 1$) 番目の値とが乗算されることにより、注目ブロックの座標 $(5, 1)$ の位置にある DCT 係数と乗算される変換係数が生成されている。

【0878】その後、ステップ S159 に進み、符号制御部 12 は、ステップ S152 でモード制御部 11 から供給される注目画素の領域情報に基づいて、図 5 乃至図 10 で説明したように、モード制御部 11 から供給される注目ブロックの DCT 係数の符号を反転し、積和演算部 15 に供給して、ステップ S160 に進む。

【0879】ステップ S160 では、逆 DCT 変換部 221 が、バッファメモリ 23 (図 14) から、注目ブロックの上下左右にそれぞれ隣接する 4 つのブロックを読み出し、2 次元逆 DCT 変換することにより、画素値のブロックに復号する。さらに、ステップ S160 では、逆 DCT 変換部 221 が、上述したようにして復号した 4 つのブロックから、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、および同一行右隣接画素 d を選択し、その画素値を、積和演算部 15 に供給する。

【0880】そして、ステップ S161 に進み、積和演算部 15 は、画素重み記憶部 222 から、必要な画素重みデータを読み出す。

【0881】即ち、画素重み記憶部 222 は、図 73 に示したような、注目画素からの距離に応じた、同一列上隣接画素 a および同一列下隣接画素 b に対する画素重みデータと、同一行左隣接画素 c および同一行右隣接画素

d に対する画素重みデータを記憶している。そして、積和演算部 15 は、注目画素から、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、同一行右隣接画素 d それぞれまでの距離に対応して、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、同一行右隣接画素 d それぞれに対する画素重みデータ w_a, w_b, w_c, w_d を、画素重み記憶部 222 から読み出す。

【0882】その後、ステップ S162 に進み、積和演算部 15 は、図 75G に示すように、変換係数生成部 14 からの変換係数 $F(i, j, u, v)$ 、および符号制御部 12 からの注目ブロックの DCT 係数 $f(u, v)$ 、さらには、画素重み記憶部 222 から読み出した画素重みデータ w_a 乃至 w_d 、および逆 DCT 変換部 221 からの同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、同一行右隣接画素 d それぞれの画素値を用いて、式 (22) の積和演算を行い、これにより、注目画素の画素値を復号する。

【0883】なお、符号制御部 12 からの注目ブロックの DCT 係数 $f(u, v)$ は、上述したように、注目画素が左上領域、右上領域、左下領域、右下領域のいずれに位置する画素であるかによって、その符号が操作されており、従って、ステップ S162 では、式 (22) における、変換係数 $F(i, j, u, v)$ と、符号制御部 12 からの注目ブロックの DCT 係数 $f(u, v)$ との積和演算については、図 65 のステップ S140 における場合と同様に、注目画素が左上領域、右上領域、左下領域、右下領域のいずれの画素であるかによって、それぞれ、式 (13) 乃至 (16) の演算が行われる。

【0884】そして、ステップ S163 に進み、モード制御部 11 は、注目ブロックのすべての画素を注目画素としたかどうかを判定する。ステップ S163 において、注目ブロックのすべての画素を、まだ注目画素としていないと判定された場合、ステップ S151 に戻り、注目ブロックの画素のうちの、ラスタスキャン順で、まだ注目画素とされていない画素が、新たな注目画素として選択され、以下、同様の処理が繰り返される。

【0885】また、ステップ S163 において、注目ブロックのすべての画素を注目画素としたと判定された場合、処理を終了する。

【0886】以上のように、種重みデータによって補正した種データから変換係数を生成し、積和演算に用いるとともに、同一列上隣接画素 a、同一列下隣接画素 b、同一行左隣接画素 c、同一行右隣接画素 d の画素値と、画素重みデータとの積和演算も行うようにしたので、MPEG 符号化によって失われた高周波数成分が補われた、より高画質の復号画像を得ることができる。

【0887】なお、図 74 の処理は、バッファメモリ 23 (図 14) に記憶された DCT 係数のブロックを、順次、注目ブロックとして繰り返し行われる。

【0888】また、図7.4の処理において、点線で囲んであるステップS154乃至S158の処理、ステップS159の処理、ステップS160の処理、およびステップS161の処理は、並列に行うことが可能である。

【0889】次に、上述した一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、汎用のコンピュータ等にインストールされる。

【0890】そこで、図7.6は、上述した一連の処理を実行するプログラムがインストールされるコンピュータの一実施の形態の構成例を示している。

【0891】プログラムは、コンピュータに内蔵されている記録媒体としてのハードディスク405やROM403に予め記録しておくことができる。

【0892】あるいはまた、プログラムは、フレキシブルディスク、CD-ROM(Compact Disc Read Only Memory)、MD(Magneto Optical)ディスク、DVD(Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体411に、一時的あるいは永続的に格納(記録)しておくことができる。このようなリムーバブル記録媒体411は、いわゆるパッケージソフトウェアとして提供することができる。

【0893】なお、プログラムは、上述したようなリムーバブル記録媒体411からコンピュータにインストールする他、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN(Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラムを、通信部408で受信し、内蔵するハードディスク405にインストールすることができる。

【0894】コンピュータは、CPU(Central Processing Unit)402を内蔵している。CPU402には、バス401を介して、入出力インタフェース410が接続されており、CPU402は、入出力インタフェース410を介して、ユーザによって、キーボードや、マウス、マイク等で構成される入力部407が操作等されることにより指令が入力されると、それにしたがって、ROM(Read Only Memory)403に格納されているプログラムを実行する。あるいは、また、CPU402は、ハードディスク405に格納されているプログラム、衛星若しくはネットワークから転送され、通信部408で受信されてハードディスク405にインストールされたプログラム、またはドライブ409に装着されたリムーバブル記録媒体411から読み出されてハードディスク405にインストールされたプログラムを、RAM(Random Access Memory)404にロードして実行する。これにより、CPU402は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行

う。そして、CPU402は、その処理結果を、必要に応じて、例えば、入出力インタフェース410を介して、LCD(Liquid Crystal Display)やスピーカ等で構成される出力部406から出力、あるいは、通信部408から送信、さらには、ハードディスク405に記録等させる。

【0895】ここで、本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理(例えば、並列処理あるいはオブジェクトによる処理)も含むものである。

【0896】また、プログラムは、1のコンピュータにより処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

【0897】なお、本実施の形態では、MPEG符号化された動画像を対象としたが、本発明は、2次元DCT変換を用いる、MPEG以外の符号化方式により符号化された動画像や、JPEG符号化された静止画等を復号する場合にも適用可能である。さらに、本発明は、画像のみならず、例えば、時間領域のデータである音声データを、周波数領域のデータに変換して符号化することにより得られる符号化データ、即ち、例えば、MPEG符号化された音声データや、ATRAC(Adaptive Transform Acoustic Coding)方式で符号化された音声データ等を復号する場合にも適用可能である。この場合、高音質の音声を復号することができる。

【0898】また、図6.7の実施の形態では、積和演算部15における積和演算の対象として、同一列上隣接画素a、同一列下隣接画素b、同一行左隣接画素c、および同一行右隣接画素dを含めるようにしたが、積和演算部15における積和演算の対象としては、その他、例えば、注目ブロックの上下左右それぞれに隣接する4つの隣接ブロックの画素のうちの、注目ブロックに隣接する画素すべてや、注目画素と同一位置にある、注目画素のフレームの前または後のフレームの画素、注目画素から動きベクトルに対応する分だけ移動した位置にある、注目画素のフレームの前または後のフレームの画素などを含めるようにすることが可能である。

【0899】さらに、本実施の形態では、FT変換部51(図18、図6.7)の積和演算部15において、線形1次演算を行うことにより、2次元DCT係数を画素値に復号するようにしたが、積和演算部15では、2次以上の式の演算を行うことによって画素値を復号ようにすることが可能である。

【0900】

【発明の効果】以上の如く、本発明によれば、少ないメモリによって装置を構成し、高画質の画像データなどの

高品質のデータを復号することが可能となる。

【図面の簡単な説明】

【図1】MPEGデコーダの構成例を示すブロック図である。

【図2】DCT変換および逆DCT変換を説明する図である。

【図3】MPEG符号化されたデータを、逆DCT変換せずに復号する画像処理装置の構成例を示す図である。

【図4】FT変換部10の構成例を示すブロック図である。

【図5】縮退画素位置モードと、2次元DCT係数の符号の操作を説明するための図である。

【図6】縮退画素位置モードと、2次元DCT係数の符号の操作を説明するための図である。

【図7】DCT係数の基底となっているコサイン波形（基底波形）を示す図である。

【図8】DCT係数の基底となっているコサイン波形（基底波形）を示す図である。

【図9】縮退画素位置モードと、2次元DCT係数の符号の操作を説明するための図である。

【図10】縮退画素位置モードと、2次元DCT係数の符号の操作を説明するための図である。

【図11】DCT係数の基底となっているコサイン波形（基底波形）と種データを示す図である。

【図12】FT変換部10の処理を説明するフローチャートである。

【図13】FT変換部10の処理を説明するための図である。

【図14】本発明を適用した画像処理装置の一実施の形態の構成例を示すブロック図である。

【図15】DCT変換部21と周波数領域動き補償加算部22の構成例を示すブロック図である。

【図16】サンプリング部61の処理を説明するための図である。

【図17】サンプリング部61の処理を説明するための図である。

【図18】FT変換部51の構成例を示すブロック図である。

【図19】クラス分類部16の構成例を示すブロック図である。

【図20】2次元DCT変換および2次元逆DCT変換、並びに1次元DCT変換および1次元逆DCT変換を説明するための図である。

【図21】原画像、水平1次元DCT係数、垂直1次元DCT係数、および2次元DCT係数を示すディスプレイ上に表示された中間階調の写真である。

【図22】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図23】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図24】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図25】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図26】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図27】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図28】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図29】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図30】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図31】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図32】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図33】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図34】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図35】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図36】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図37】注目ブロックの境界の画素列に空間的に隣接する隣接ブロックの画素列を説明するための図である。

【図38】隣接1次元DCT係数選択/変換部32の構成例を示すブロック図である。

【図39】左上ブロック処理を説明するフローチャートである。

【図40】左下ブロック処理を説明するフローチャートである。

【図41】右上ブロック処理を説明するフローチャートである。

【図42】右下ブロック処理を説明するフローチャートである。

【図43】ACパワーを説明するための図である。

【図44】ACパワー算出部33の構成例を示すブロック図である。

【図45】AC内積を説明するための図である。

【図46】AC内積計算部34の構成例を示すブロック図である。

【図47】クラスコード生成部36の構成例を示すブロック図である。

【図48】クラスコードのフォーマットを示す図である。

【図49】クラスコード生成部36の処理を説明するフローチャートである。

【図50】クラスコード生成部37の構成例を示すブロック図である。

【図51】4:2:2フォーマットにおける輝度ブロックと色差ブロックとの対応関係を示す図である。

【図52】輝度クラスコードを利用した色差クラスコードの生成を説明する図である。

【図53】4:2:0フォーマットにおける輝度ブロックと色差ブロックとの対応関係を示す図である。

【図54】輝度クラスコードを利用した色差クラスコードの生成を説明する図である。

【図55】クラス分類適応処理回路の構成例を示すブロック図である。

【図56】クラス分類適応処理回路によるクラス分類適応処理を説明するフローチャートである。

【図57】タップ係数を学習する学習装置の第1実施の形態の構成例を示すブロック図である。

【図58】学習装置による学習処理を説明するフローチャートである。

【図59】タップ係数を学習する学習装置の第2実施の形態の構成例を示すブロック図である。

【図60】タップ係数を学習する学習装置の第3実施の形態の構成例を示すブロック図である。

【図61】シミュレーションにより得られた復号画像のS/Nを示す図である。

【図62】シミュレーションにより得られた復号画像を示すディスプレイ上に表示された中間階調の写真である。

【図63】学習により求められたタップ係数の周波数特性の例を示す図である。

【図64】係数比を示す図である。

【図65】FT変換部51の処理を説明するフローチャートである。

【図66】FT変換部51の処理を説明するための図である。

【図67】FT変換部51の他の構成例を示すブロック図である。

【図68】逆DCT変換部22.1が選択する画素を説明する図である。

【図69】クラス分類適応処理回路の他の構成例を示すブロック図である。

【図70】タップ係数を学習する学習装置の第4実施の形態の構成例を示すブロック図である。

【図71】タップ係数を学習する学習装置の第5実施の形態の構成例を示すブロック図である。

【図72】タップ係数を学習する学習装置の第6実施の形態の構成例を示すブロック図である。

【図73】注目画素から予測タップを構成する画素までの距離と、その画素に対するタップ係数との関係を示す図である。

【図74】FT変換部51の処理を説明するフローチャ

ートである。

【図75】FT変換部51の処理を説明するための図である。

【図76】本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

【符号の説明】

- 1 分離部, 2 DCT係数抽出/逆量子化部, 4 動き補償部, 5 画像メモリ, 6 動き補償加算部, 7 画像メモリ, 8 ピクチャ選択部, 10 FT変換部, 11 モード制御部, 12 符号制御部, 13 種データ記憶部, 14 変換係数生成部, 15 積和演算部, 16 クラス分類部, 17 種重み記憶部, 18 種データ補正部, 20 前処理部, 21 DCT変換部, 22 周波数領域動き補償加算部, 23 バッファメモリ, 31 1次元逆DCT変換部, 32 隣接1次元DCT係数選択/変換部, 33 ACパワー算出部, 34 AC内積計算部, 36, 37 クラスコード生成部, 50 画像再構成部, 51 FT変換部, 61 サンプリング部, 62 DCT部, 71 DCT係数選択部, 72 加算部, 73 選択部, 80 制御部, 81 メモリ, 82 垂直1次元逆DCT変換部, 83 サンプリング部, 84 垂直1次元DCT変換部, 85 選択部, 91 水平1次元DCT係数抽出部, 92 垂直1次元DCT係数抽出部, 93 水平ACパワー計算部, 94 垂直ACパワー計算部, 101 上内積用1次元DCT係数抽出部, 102 下内積用1次元DCT係数抽出部, 103 左内積用1次元DCT係数抽出部, 104 右内積用1次元DCT係数抽出部, 105 上内積演算部, 106 下内積演算部, 107 左内積演算部, 108 右内積演算部, 111, 112 比較部, 113 平坦性条件判定部, 114 連続性条件判定部, 115 境界部エッジ条件判定部, 116 クラスコード作成部, 121, 122 比較部, 123 クラスコード作成部, 131 タップ生成部, 132 クラス分類部, 133 タップ係数記憶部, 134 タップ係数バッファ, 135 積和演算部, 141 教師データストレージ, 142 生徒データ生成部, 143 生徒データストレージ, 144 タップ生成部, 145 クラス分類部, 146 足し込み部, 147 タップ係数演算部, 151 MPEGエンコーダ, 152 分離部, 153 DCT係数抽出/逆量子化部, 171 MPEGエンコーダ, 172 分離部, 173 DCT係数抽出/逆量子化部, 176 クラス分類適応処理回路, 177 1ピクチャストレージ, 178 動き補償部, 179 画像メモリ, 180 DCT変換部, 181 周波数領域動き補償加算部, 191 MPEGエンコーダ, 192 分離部, 193 DCT係数抽出部

141

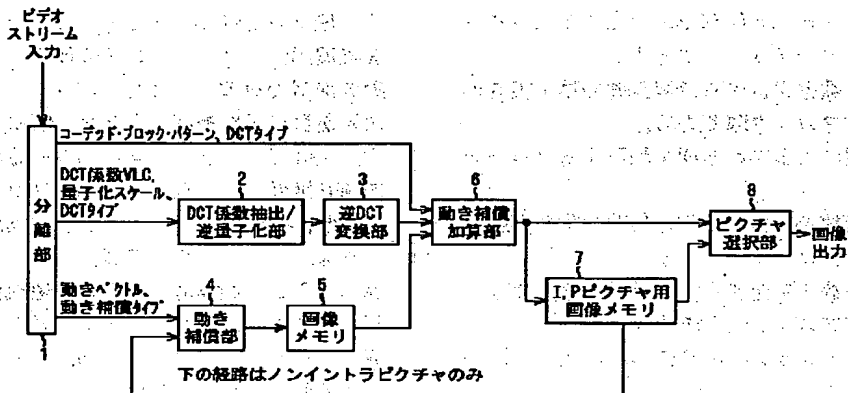
出/逆量子化部, 196 クラス分類適応処理回路,
197 Iピクチャストレージ, 198 動き補償
部, 199 画像メモリ, 200 DCT交換部,
201 周波数領域動き補償加算部, 204 クラ
ス分類適応処理回路, 205 Pピクチャストレ
ージ, 206 動き補償部, 207 画像メモリ,
208 DCT交換部, 209 周波数領域動き補償*

142

*加算部, 221 逆DCT交換部, 222 画素重
み記憶部, 231, 241 逆DCT交換部, 40
1 バス, 402 CPU, 403 ROM, 404 RA
M, 405 ハードディスク, 406 出力部, 4
07 入力部, 408 通信部, 409 ドライ
ブ, 410 入出力インタフェース, 411 リム
ーバブル記録媒体

【図1】

従来のMPEGデコーダ



各処理ブロックにおける遅延を吸収するため、タイミング調整用のメモリと同期信号を必要とするが、この図では省略する。

【図2】

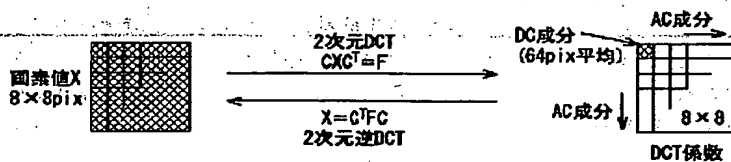
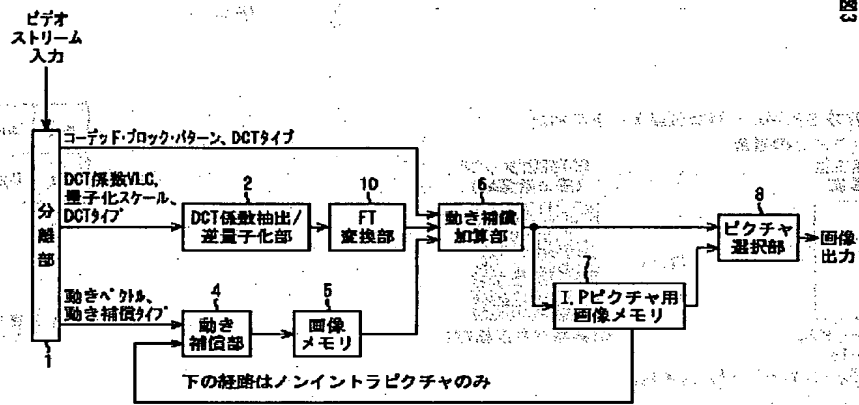


図2A

図2B

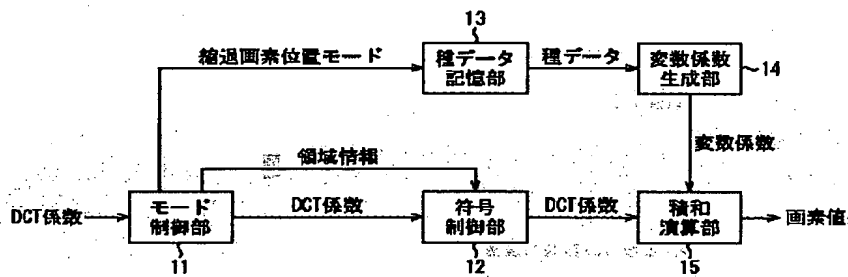
【図3】



各処理ブロックにおける遅延を吸収するため、タイミング調整用のメモリと同期信号を必要とするが、この図では省略する。

図像処理装置

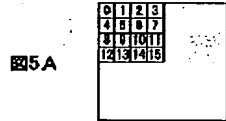
【図4】



FT変換部 10

【図5】

対称性を利用した画素位置モードの削減
画素位置がブロック左上の場合
注目画素位置
(空間領域)



画素位置モード n'
 $n' = 0 \sim 15$

$$L_n = F_{n,0} \times f_0 + F_{n,1} \times f_1 + \dots + F_{n,63} \times f_{63}$$

DCT係数タプル
(周波数領域)



DCT係数符号反転なし

【図23】

図23

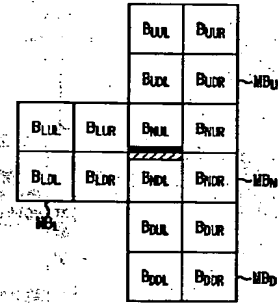
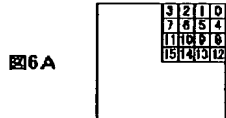


図23A 注目マクロブロックMB0が
フレームDCTの場合

【図6】

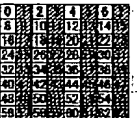
対称性を利用した画素位置モードの削減
画素位置がブロック右上の場合
注目画素位置
(空間領域)



画素位置モード n'
 $n' = 0 \sim 15$

$$L_n = F_{n,0} \times f_0 + F_{n,1} \times (-f_1) + \dots + F_{n,63} \times (-f_{63})$$

DCT係数タプル
(周波数領域)



水平方向に偶数列の
DCT係数の符号を反転

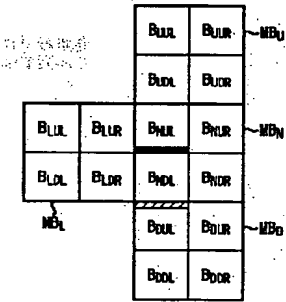


図23B 注目マクロブロックMB0が
フィールドDCTの場合

【図7】

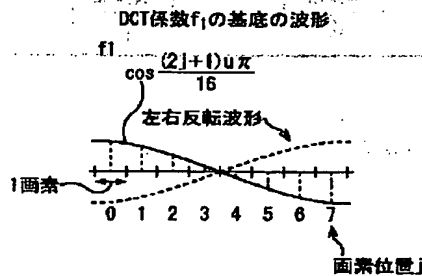
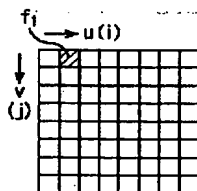


図7A DCT係数

図7B $u=1$ の場合

【図11】

図11

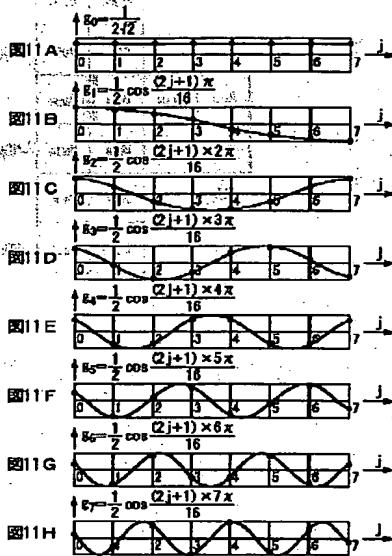
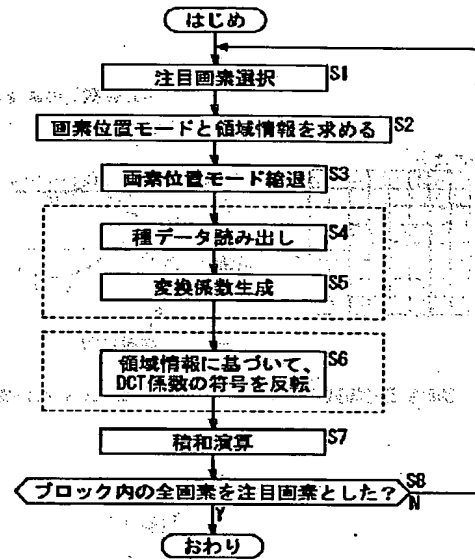


図11

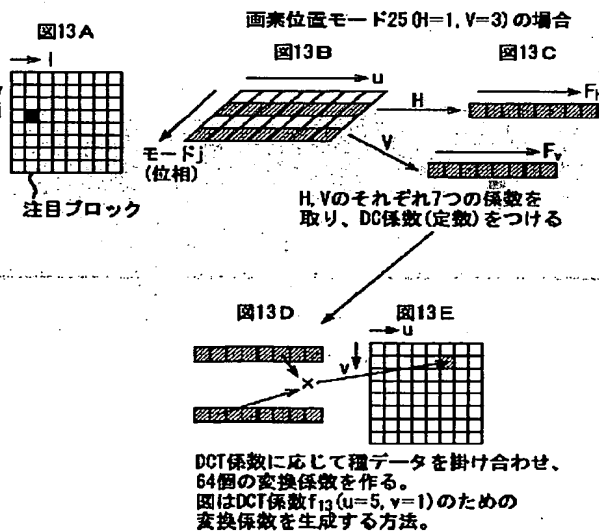
	u, v=0 (DC)	u, v=1	u, v=2	u, v=3	u, v=4	u, v=5	u, v=6	u, v=7
i, j=0		0.490393	0.461940	0.415735	0.353554	0.277765	0.191342	0.097545
i, j=1	0.353554	0.415735	0.191342	-0.097545	-0.353554	-0.490393	-0.461940	-0.277765
i, j=2	0.277765	-0.191342	-0.490393	-0.353554	0.097545	0.461940	0.415735	0.490393
i, j=3	0.097545	-0.461940	-0.277765	0.353554	0.415735	-0.191342	-0.490393	

【図12】

図12



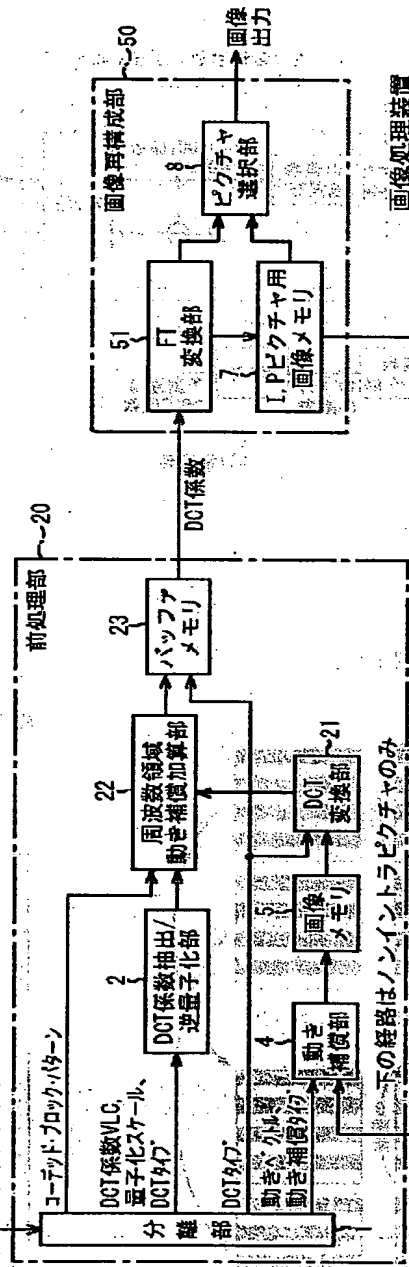
【図13】



【図14】

図14

本発明によるMPEGデコーダ
ビデオストリーム
入力



各処理ブロックにおける遅延を吸収するため、タイミング調整用のメモリと同期信号を必要とするが、この図では省略する。

【図15】

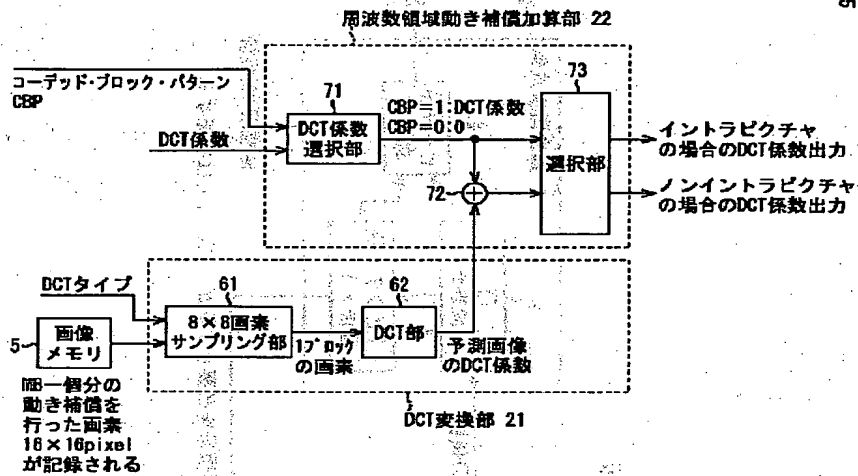
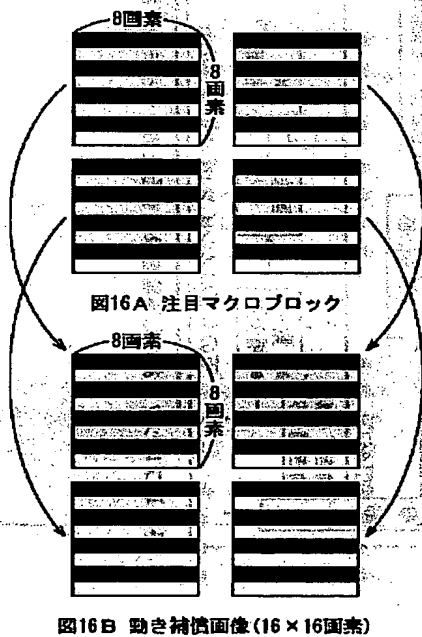


図15

【図16】

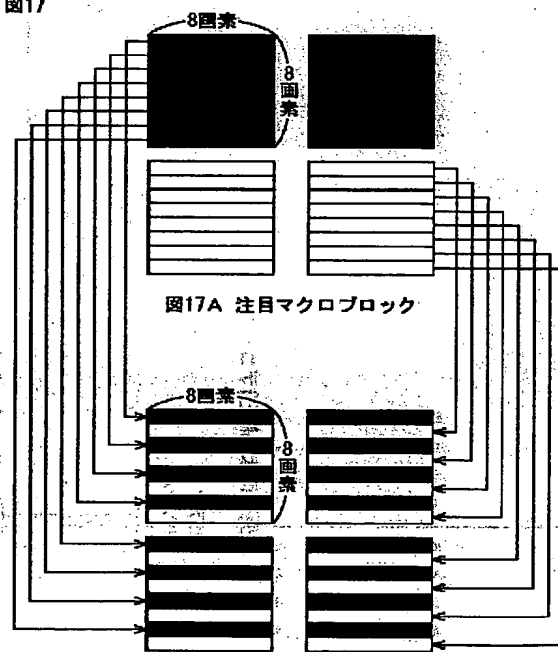
図16



注目マクロブロックがフレームDCTの場合のサンプリング

【図17】

図17

図17B 動き補償画像 (16×16 画素)

注目マクロブロックがフィールドDCTの場合のサンプリング

图 18



图 19



【圖 29】

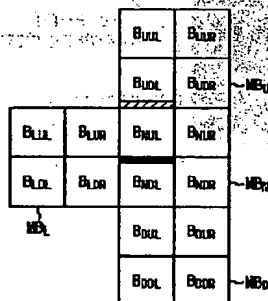
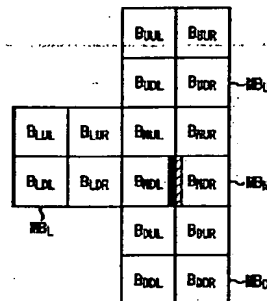
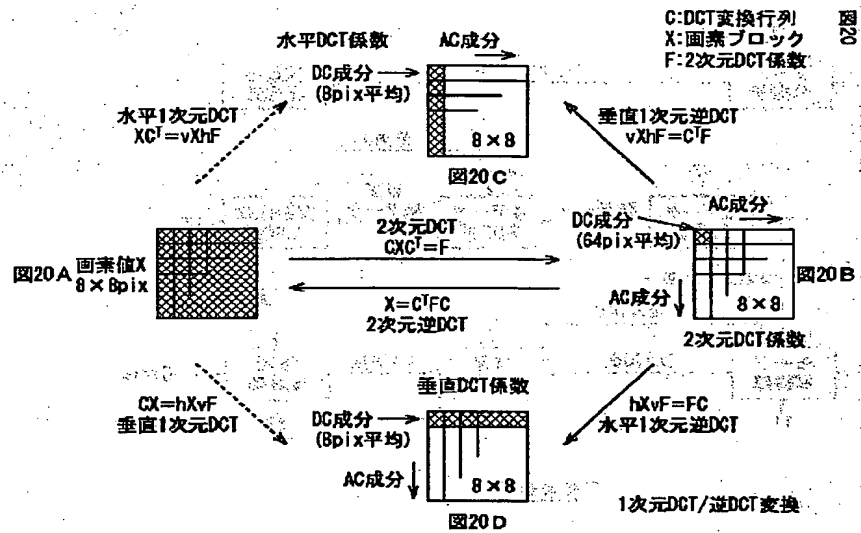


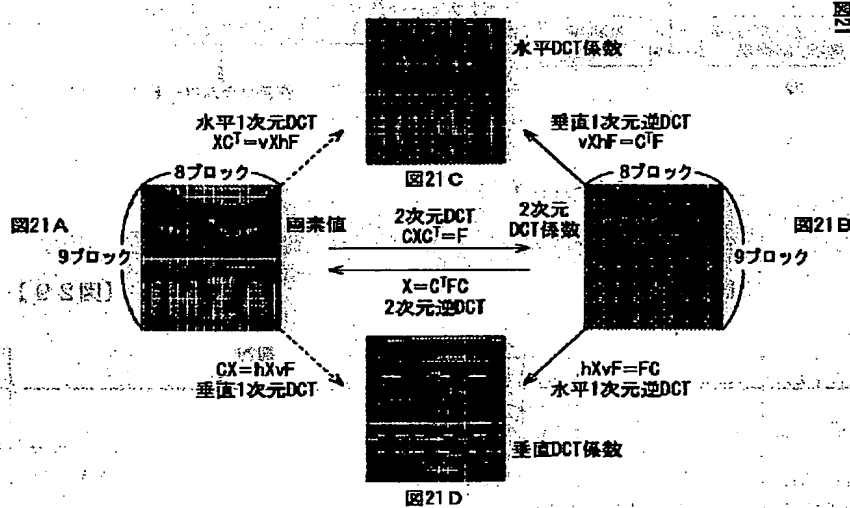
図26B 注目マクロブロックMB_Nが
フィールドDCTの場合



【図20】

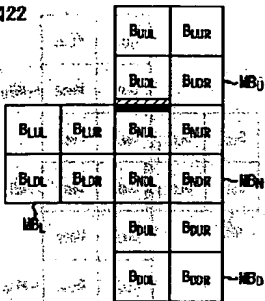
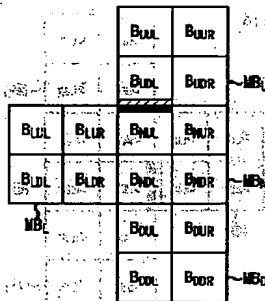
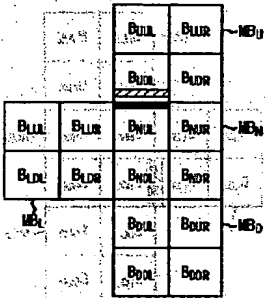
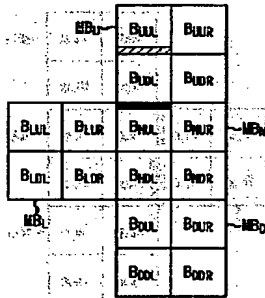


【図21】



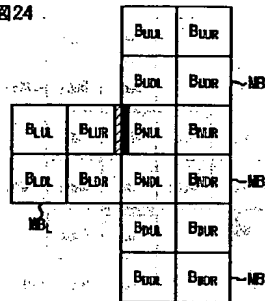
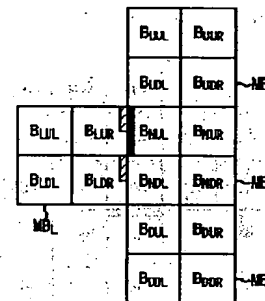
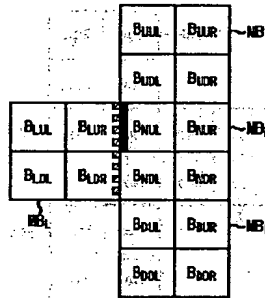
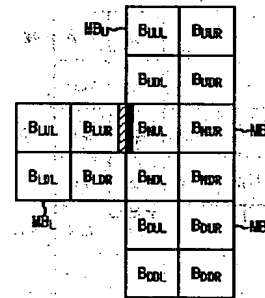
【図22】

図22

図22A 注目マクロブロックMB_UがフレームDCTで、上隣接マクロブロックMB_DがフレームDCTの場合図22B 注目マクロブロックMB_UがフレームDCTで、上隣接マクロブロックMB_DがフィールドDCTの場合図22C 注目マクロブロックMB_UがフィールドDCTで、上隣接マクロブロックMB_DがフレームDCTの場合図22D 注目マクロブロックMB_UがフィールドDCTで、上隣接マクロブロックMB_DがフィールドDCTの場合

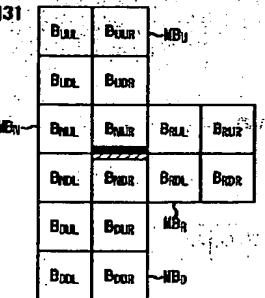
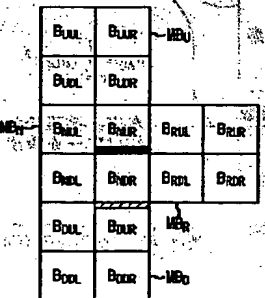
【図24】

図24

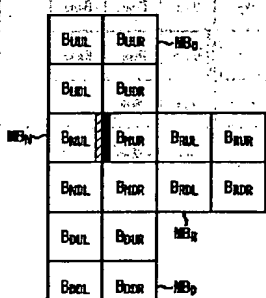
図24A 注目マクロブロックMB_UがフレームDCTで、左隣接マクロブロックMB_LがフレームDCTの場合図24B 注目マクロブロックMB_UがフレームDCTで、左隣接マクロブロックMB_LがフィールドDCTの場合図24C 注目マクロブロックMB_UがフィールドDCTで、左隣接マクロブロックMB_LがフレームDCTの場合図24D 注目マクロブロックMB_UがフィールドDCTで、左隣接マクロブロックMB_LがフィールドDCTの場合

【図31】

図31

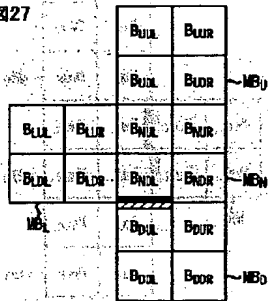
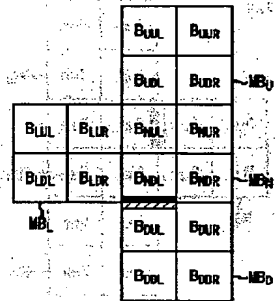
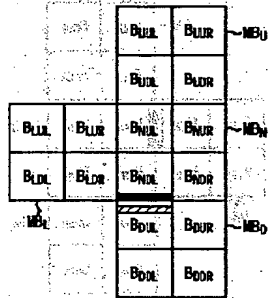
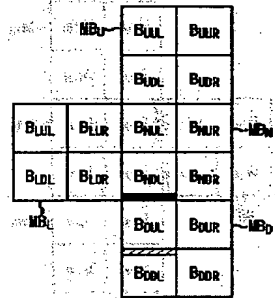
図31A 注目マクロブロックMB_UがフレームDCTの場合図31B 注目マクロブロックMB_UがフィールドDCTの場合

【図32】



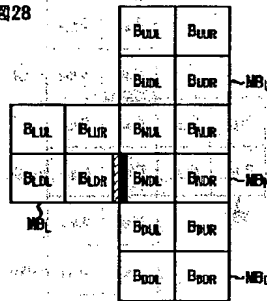
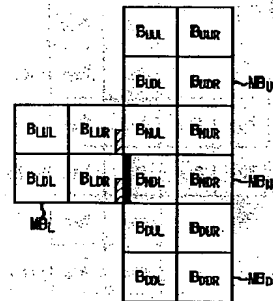
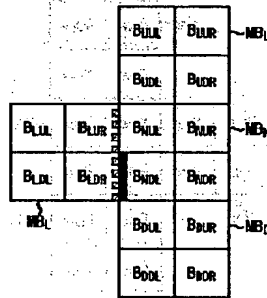
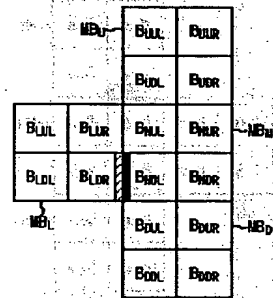
【図27】

図27

図27 A 注目マクロブロックMB₀がフレームDCTで、下隣接マクロブロックMB₁がフレームDCTの場合図27 B 注目マクロブロックMB₀がフレームDCTで、下隣接マクロブロックMB₁がフィールドDCTの場合図27 C 注目マクロブロックMB₀がフィールドDCTで、下隣接マクロブロックMB₁がフレームDCTの場合図27 D 注目マクロブロックMB₀がフィールドDCTで、下隣接マクロブロックMB₁がフィールドDCTの場合

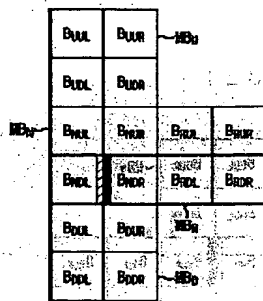
【図28】

図28

図28 A 注目マクロブロックMB₀がフレームDCTで、左隣接マクロブロックMB₁がフレームDCTの場合図28 B 注目マクロブロックMB₀がフレームDCTで、左隣接マクロブロックMB₁がフィールドDCTの場合図28 C 注目マクロブロックMB₀がフィールドDCTで、左隣接マクロブロックMB₁がフレームDCTの場合図28 D 注目マクロブロックMB₀がフィールドDCTで、左隣接マクロブロックMB₁がフィールドDCTの場合

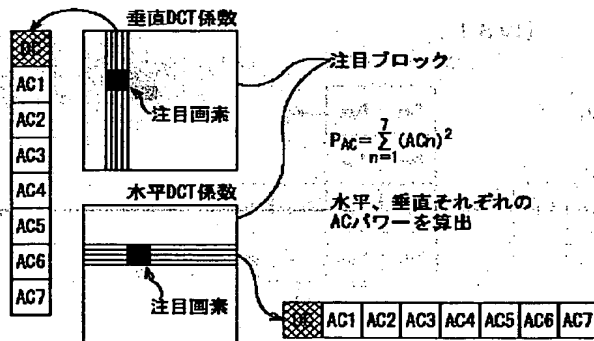
【図36】

図36



【図43】

図43



【図30】

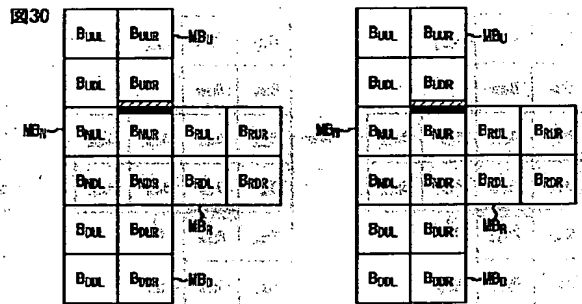


図30A 注目マクロブロックMBnがフレームDCTで、上隣接マクロブロックMB0がフレームDCTの場合

図30B 注目マクロブロックMBnがフレームDCTで、上隣接マクロブロックMB0がフィールドDCTの場合

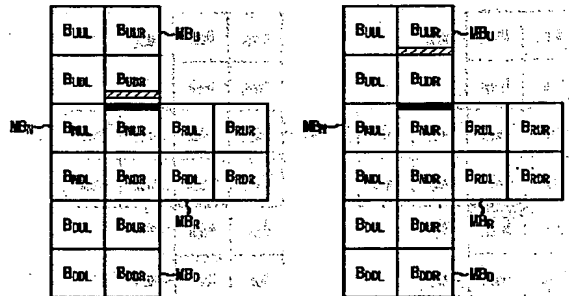


図30C 注目マクロブロックMBnがフィールドDCTで、上隣接マクロブロックMB0がフレームDCTの場合

図30D 注目マクロブロックMBnがフィールドDCTで、上隣接マクロブロックMB0がフィールドDCTの場合

【図33】

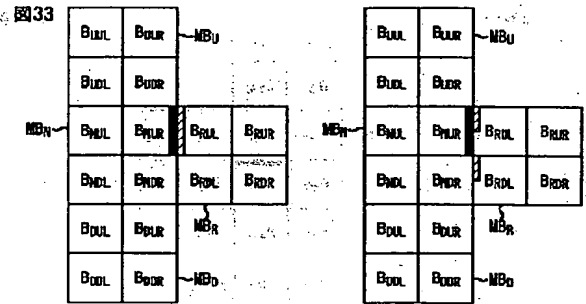


図33A 注目マクロブロックMBnがフレームDCTで、右隣接マクロブロックMB0がフレームDCTの場合

図33B 注目マクロブロックMBnがフレームDCTで、右隣接マクロブロックMB0がフィールドDCTの場合

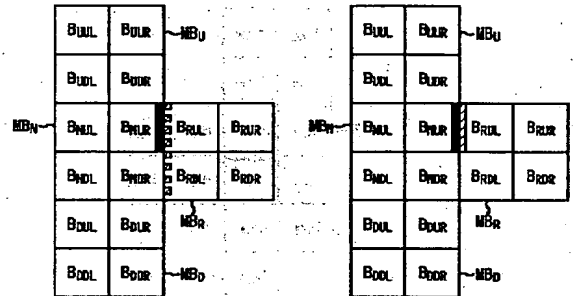
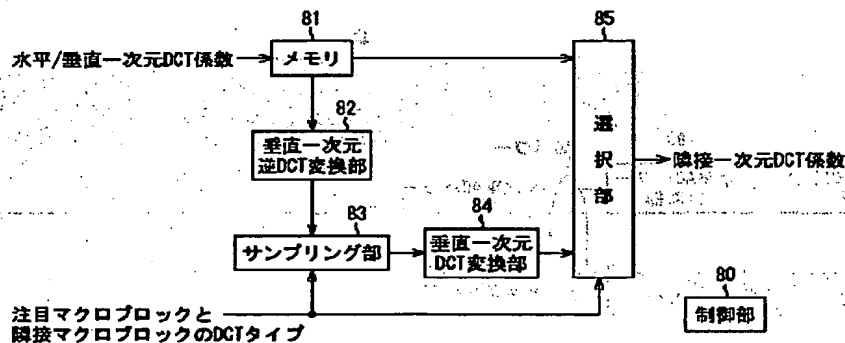


図33C 注目マクロブロックMBnがフィールドDCTで、右隣接マクロブロックMB0がフレームDCTの場合

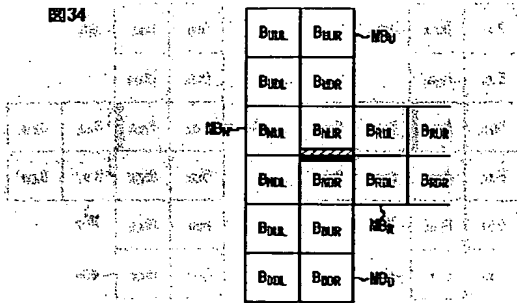
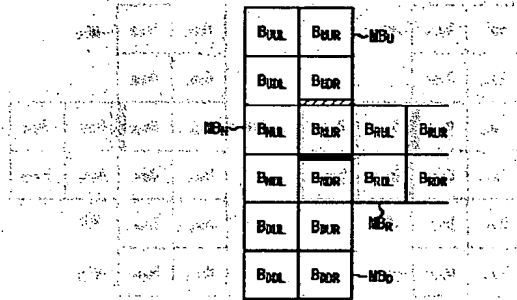
図33D 注目マクロブロックMBnがフィールドDCTで、右隣接マクロブロックMB0がフィールドDCTの場合

【図38】

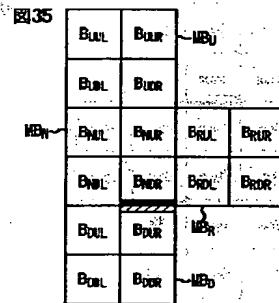
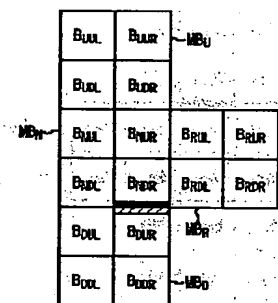
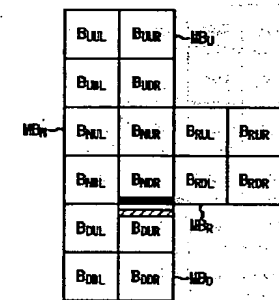
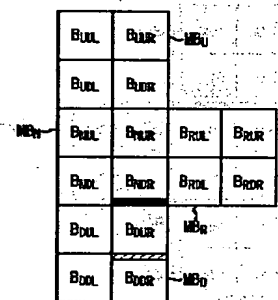


隣接一次元DCT係数選択/変換部 32

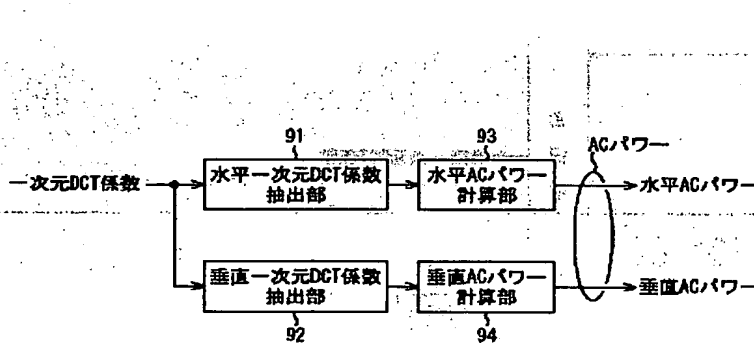
【図34】

図34 注目マクロブロックMB₀がフレームDCTで、上隣接マクロブロックMB₁がフレームDCTの場合図34B 注目マクロブロックMB₀がフィールドDCTで、上隣接マクロブロックMB₁がフレームDCTの場合

【図35】

図35A 注目マクロブロックMB₀がフレームDCTで、下隣接マクロブロックMB₀がフレームDCTの場合図35B 注目マクロブロックMB₀がフレームDCTで、下隣接マクロブロックMB₀がフィールドDCTの場合図35C 注目マクロブロックMB₀がフィールドDCTで、下隣接マクロブロックMB₀がフレームDCTの場合図35D 注目マクロブロックMB₀がフィールドDCTで、下隣接マクロブロックMB₀がフィールドDCTの場合

【図44】



ACパワー算出部 33

【図37】

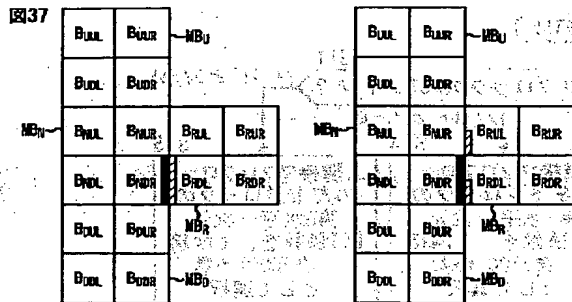


図37A 注目マクロブロックMB₁がフレームDCTで、右隣接マクロブロックMB₂がフレームDCTの場合

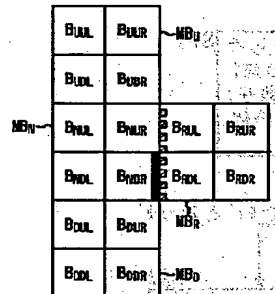


図37C 注目マクロブロックMB₁がフィールドDCTで、右隣接マクロブロックMB₂がフレームDCTの場合



図37B 注目マクロブロックMB₁がフレームDCTで、右隣接マクロブロックMB₂がフィールドDCTの場合

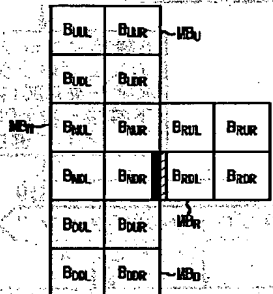
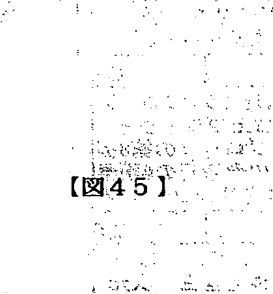
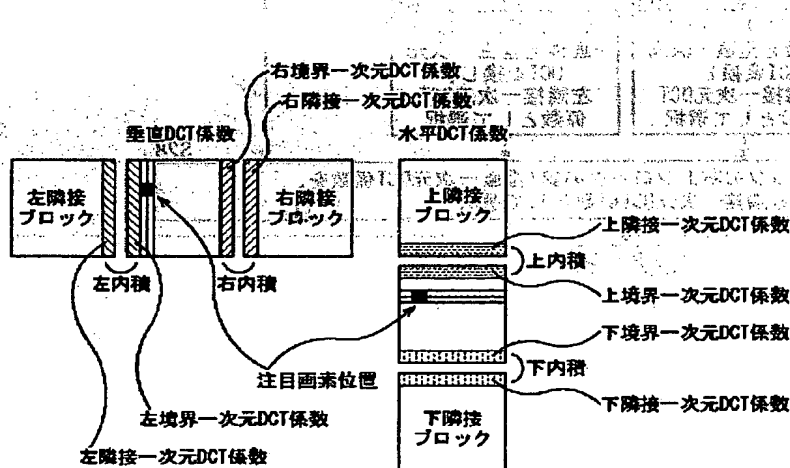


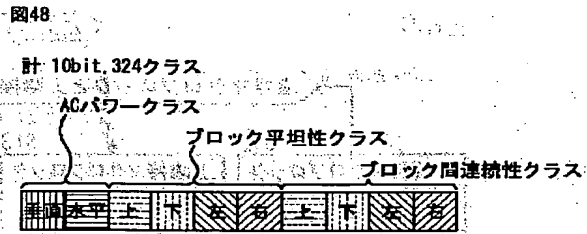
図37D 注目マクロブロックMB₁がフィールドDCTで、右隣接マクロブロックMB₂がフィールドDCTの場合



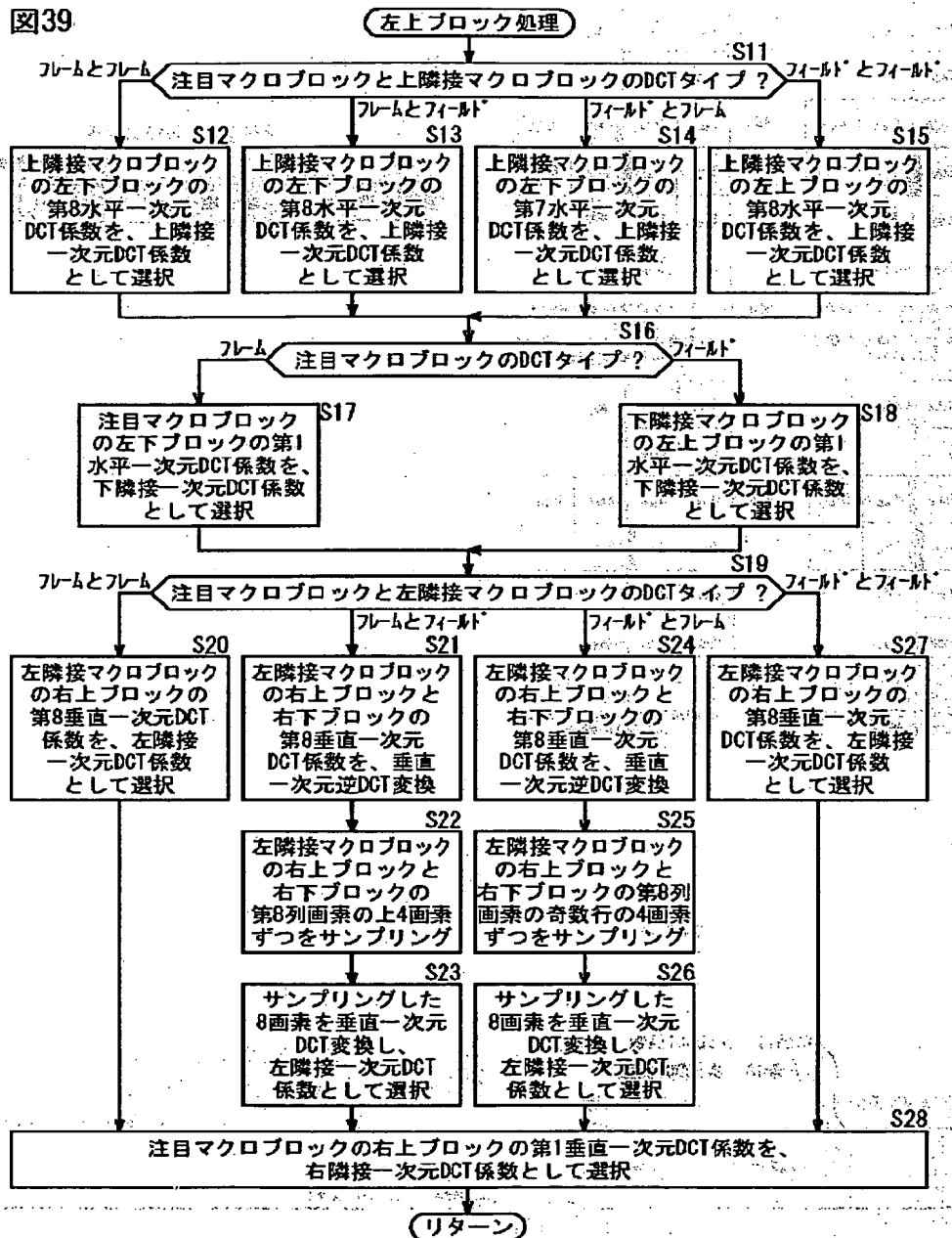
【図45】



【図48】

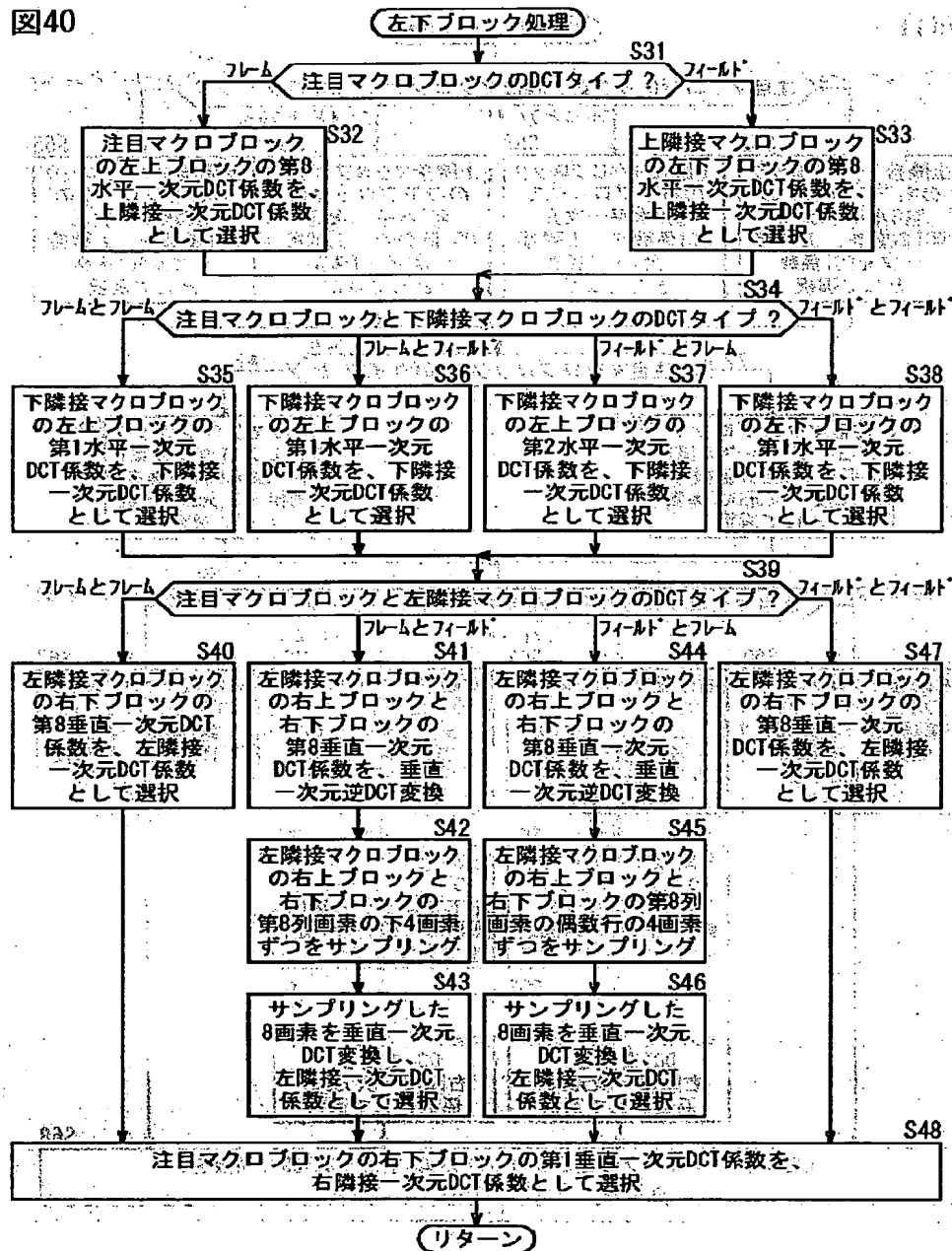


【図39】

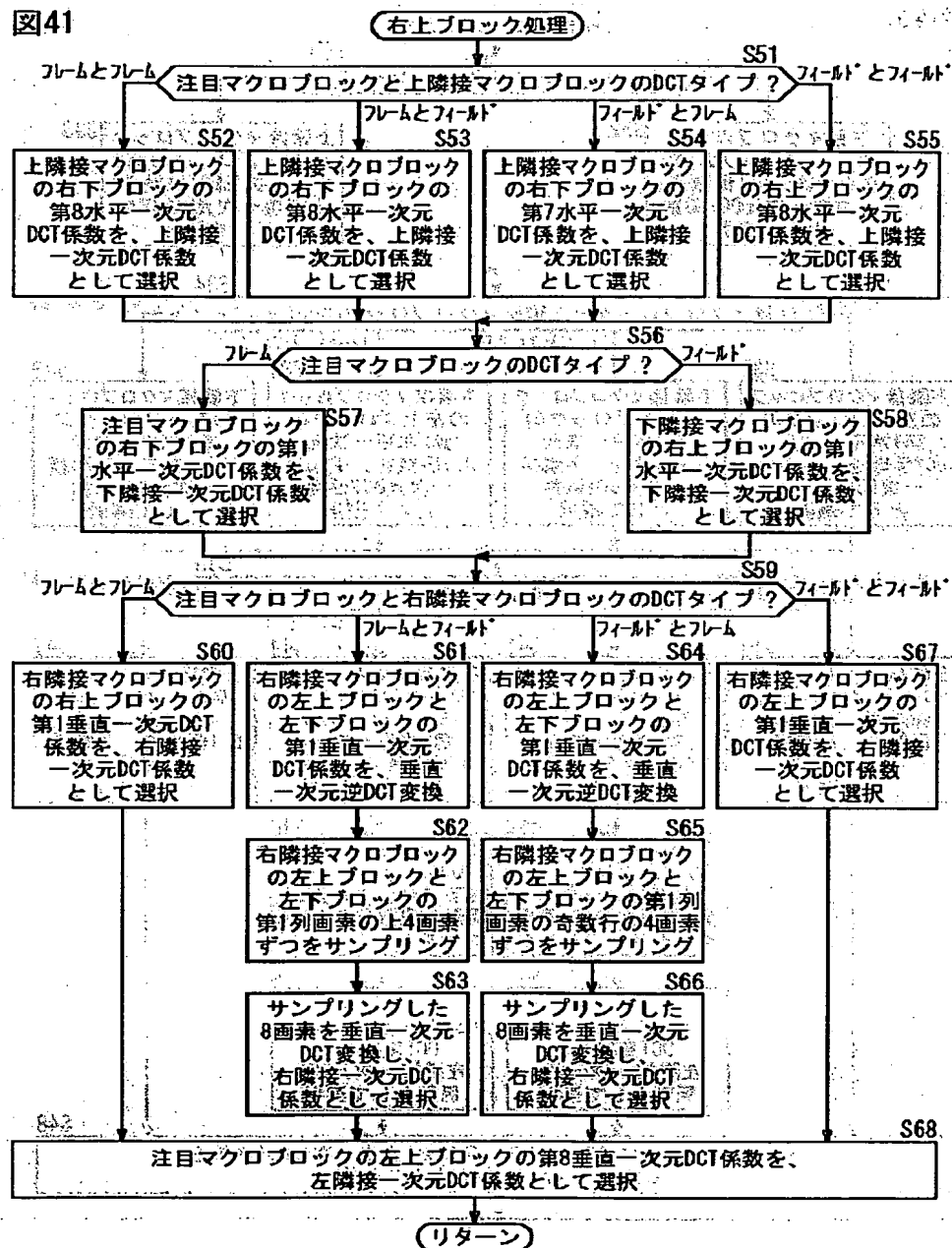


【図40】

図40

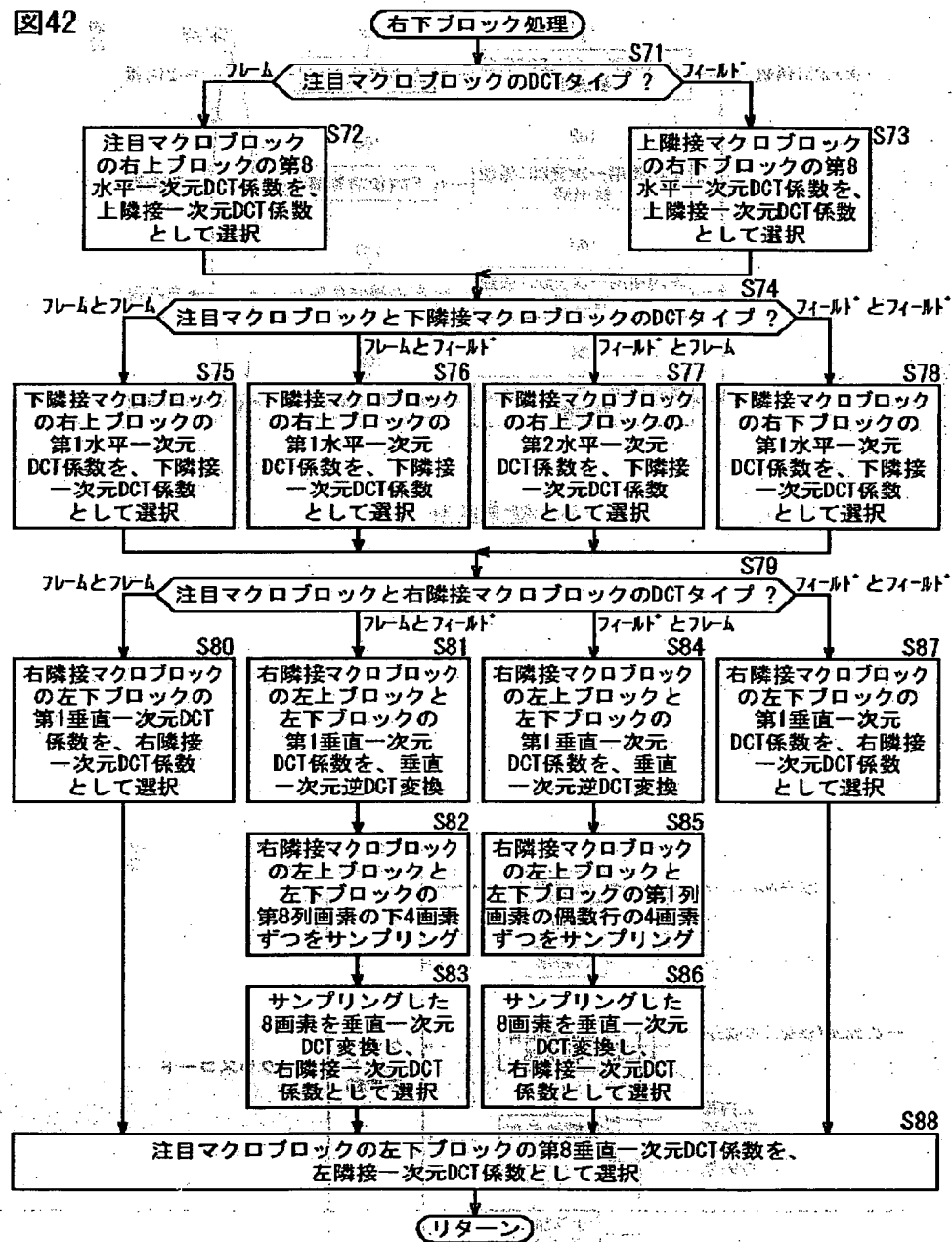


【図41】

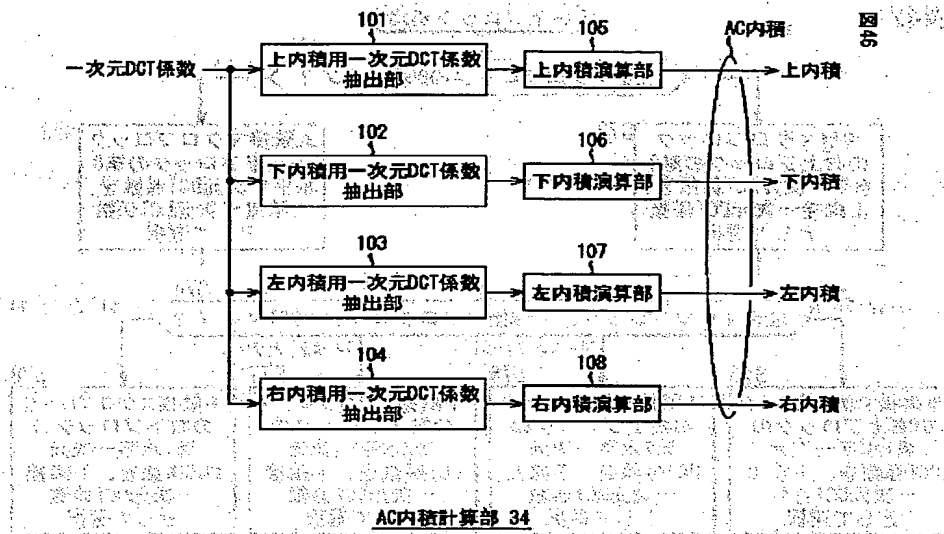


【図4.2】

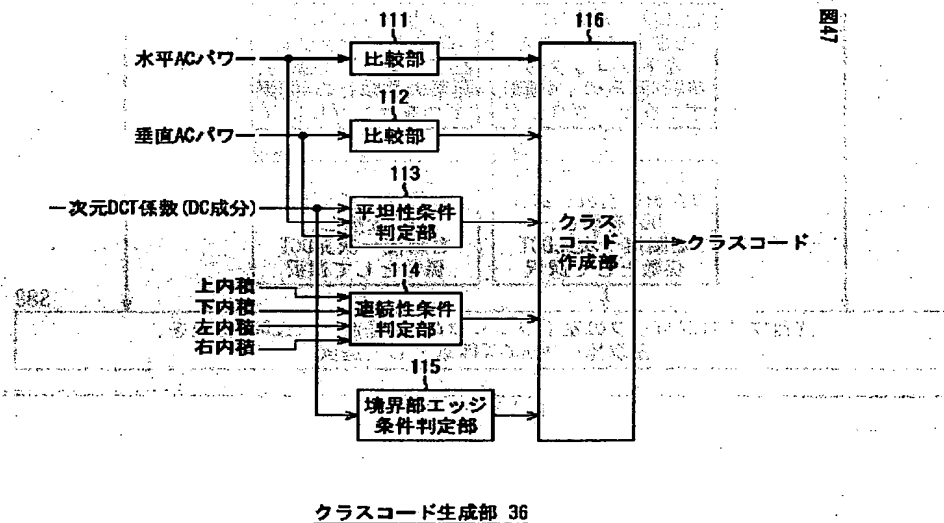
図42



【図46】

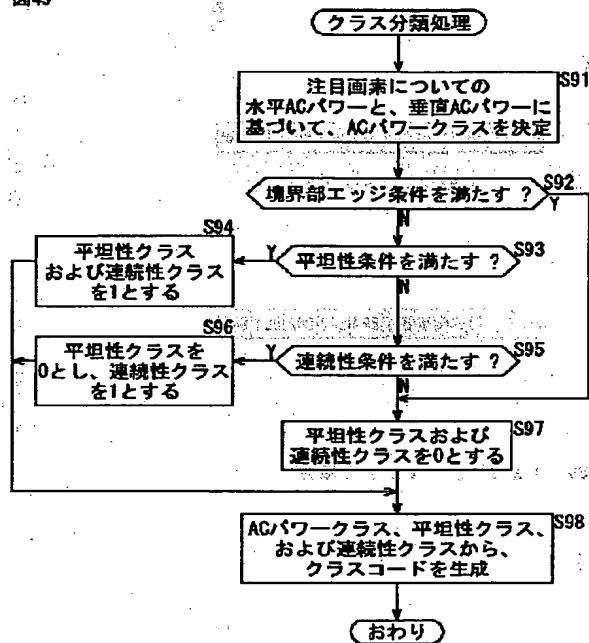


【図47】



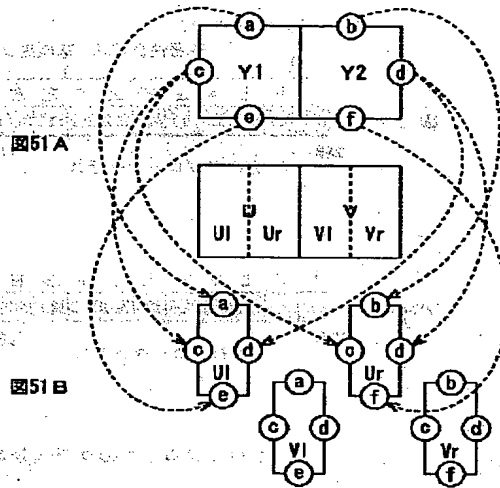
【図49】

図49



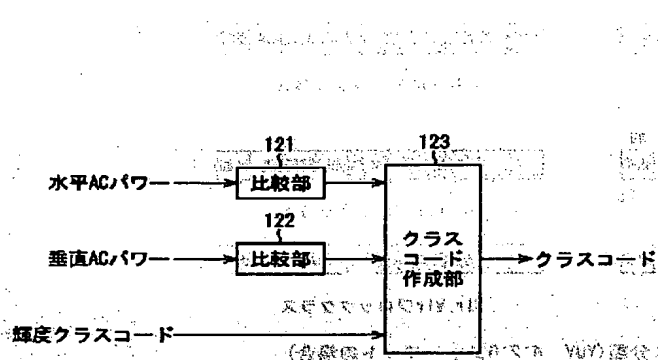
【図51】

図51



クロマブロックのクラス分類(YUVが4:2:2の場合)

【図50】



クラスコード生成部 37

【図53】

図53

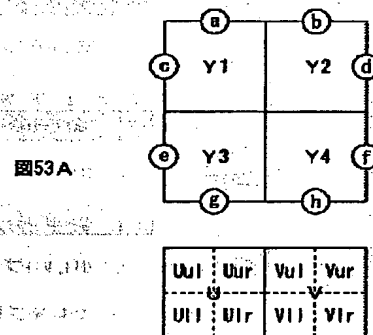
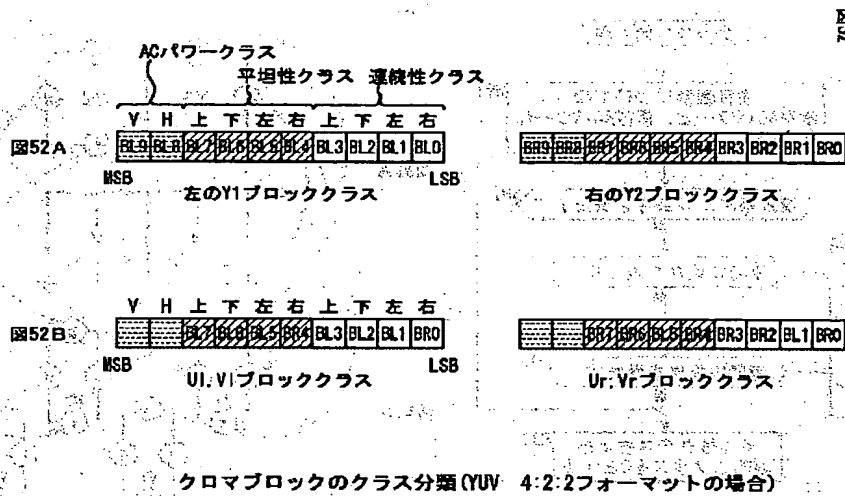


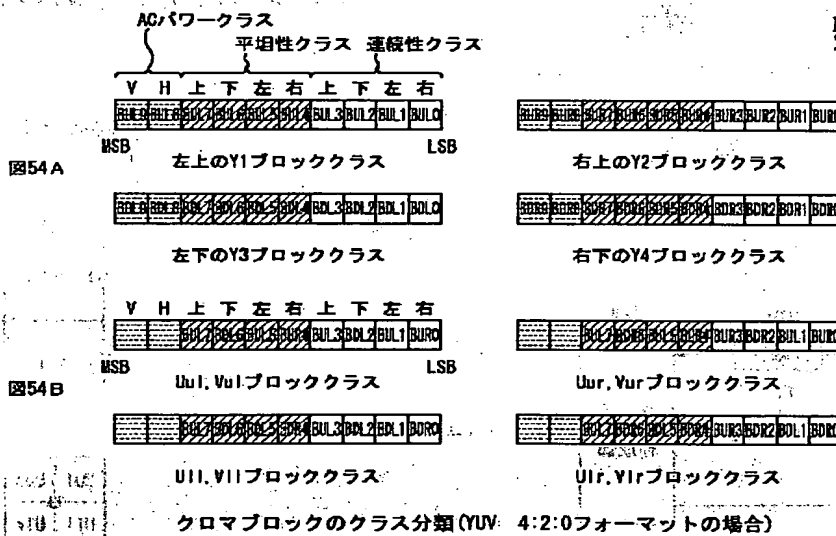
図53B

クロマブロックのクラス分類(YUV 4:2:0の場合)

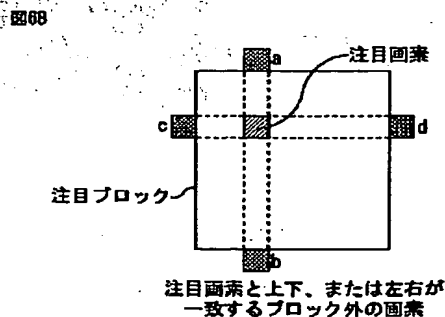
【図52】



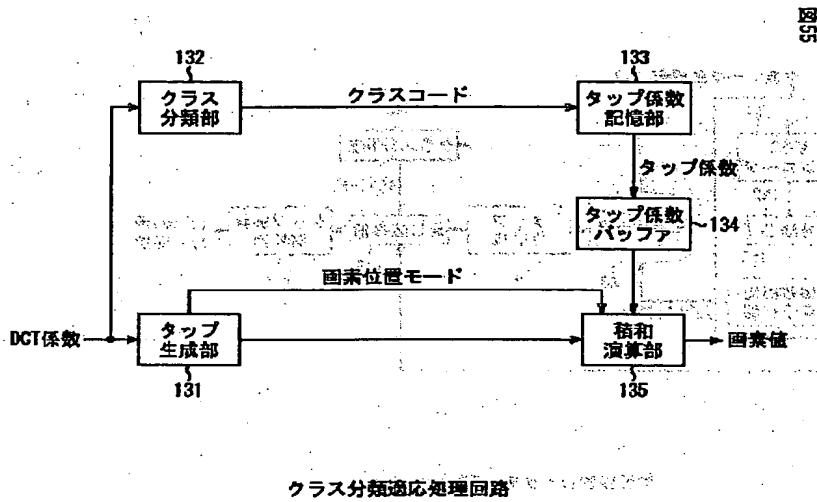
【図54】



【図68】

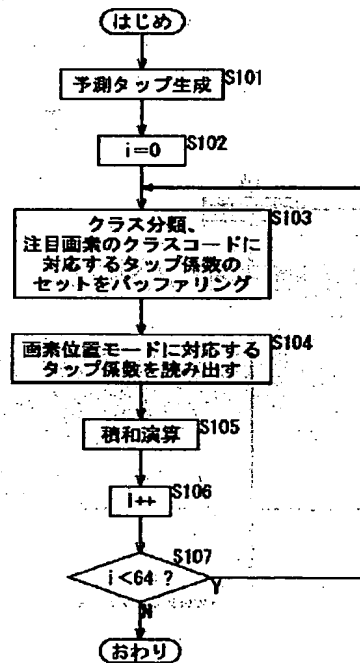


【図55】



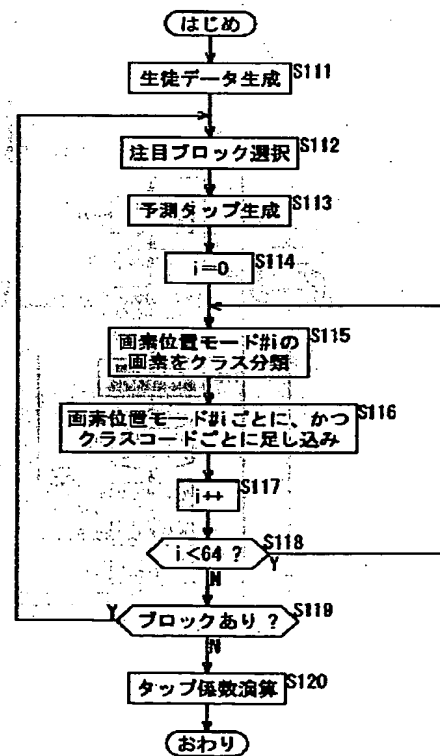
【図56】

図56

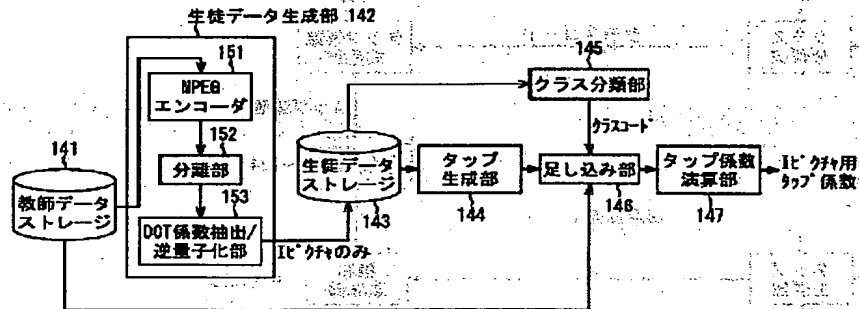


【図58】

図58

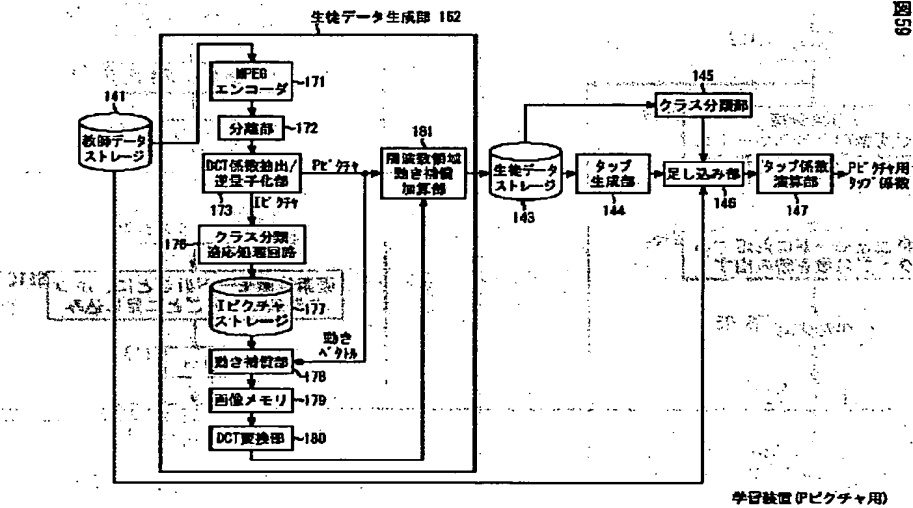


【図57】



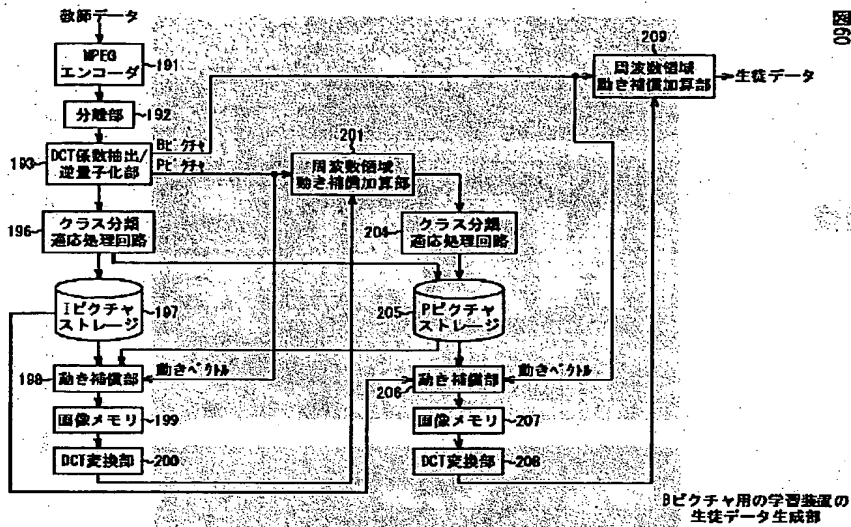
学習装置 (Iピクチャ用)

【図59】



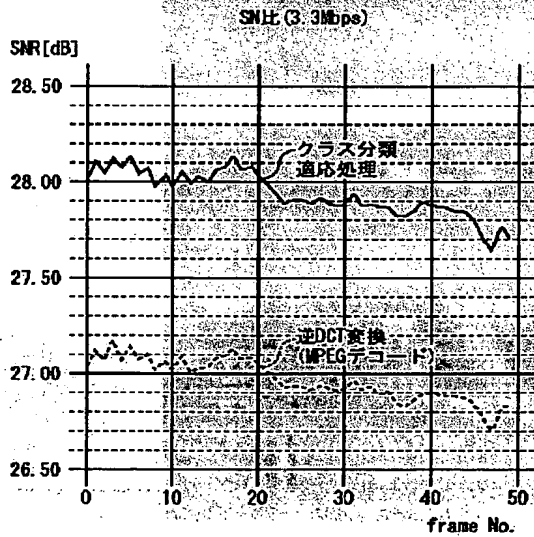
学習装置 (Iピクチャ用)

【図60】



【図61】

図61



【図63】

図63

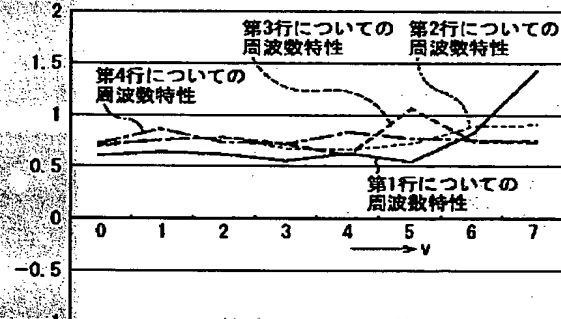


図63A 垂直方向の周波数特性

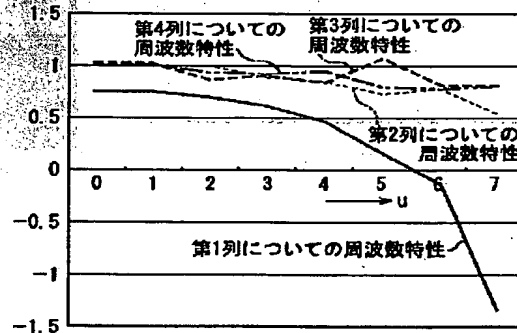


図63B 水平方向の周波数特性

【図62】

図62

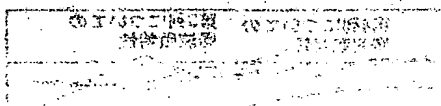
図62A 原画像



図62B MPEGデコード



図62C. FT変換



【図64】

図64

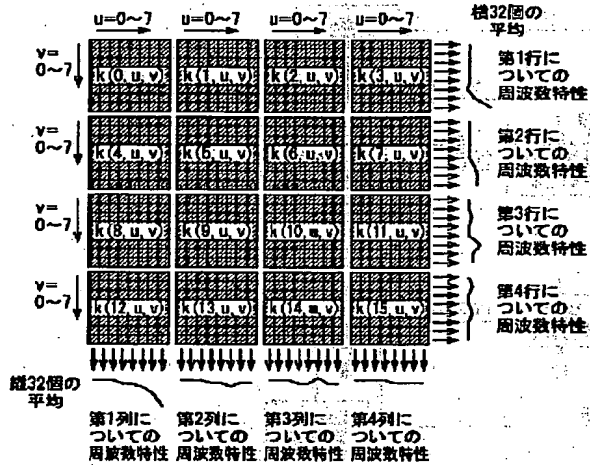
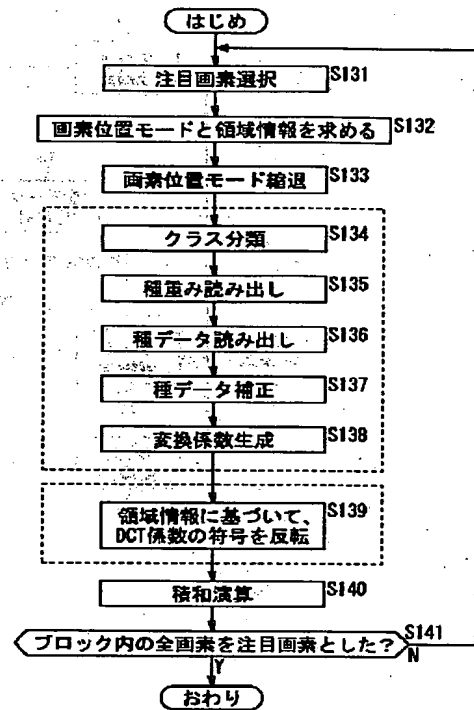
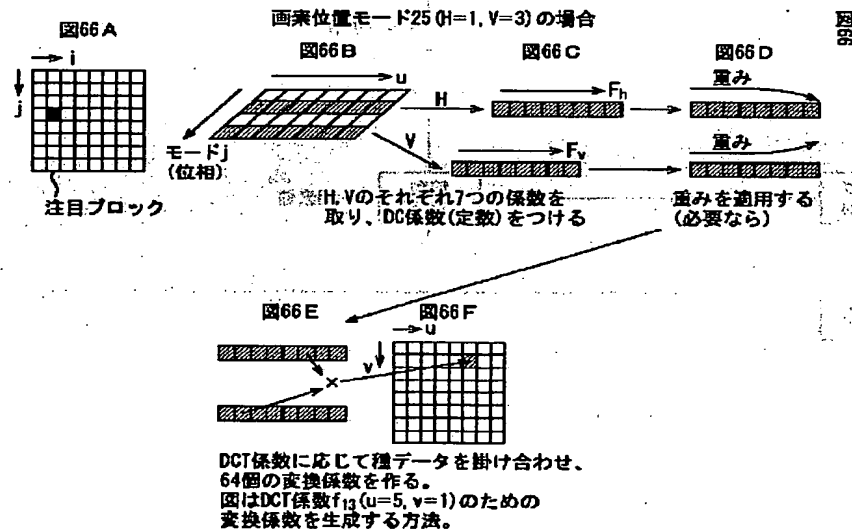


図65

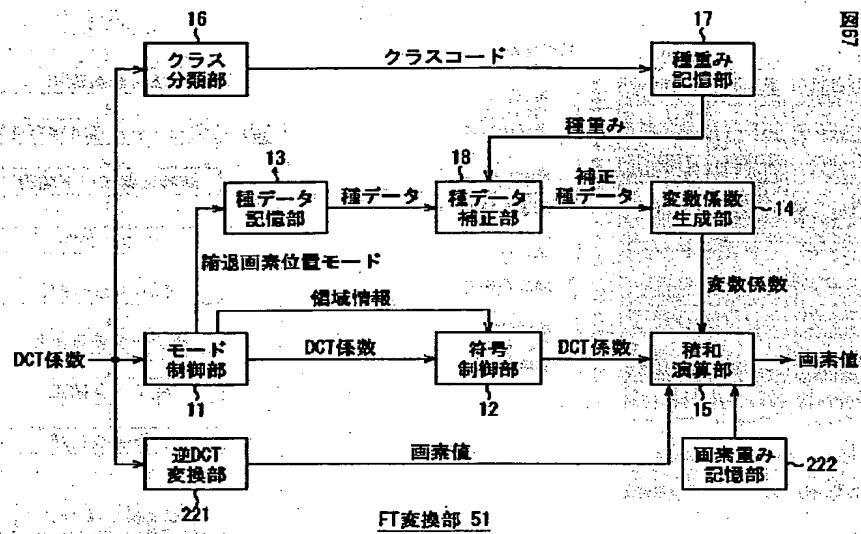
【図65】



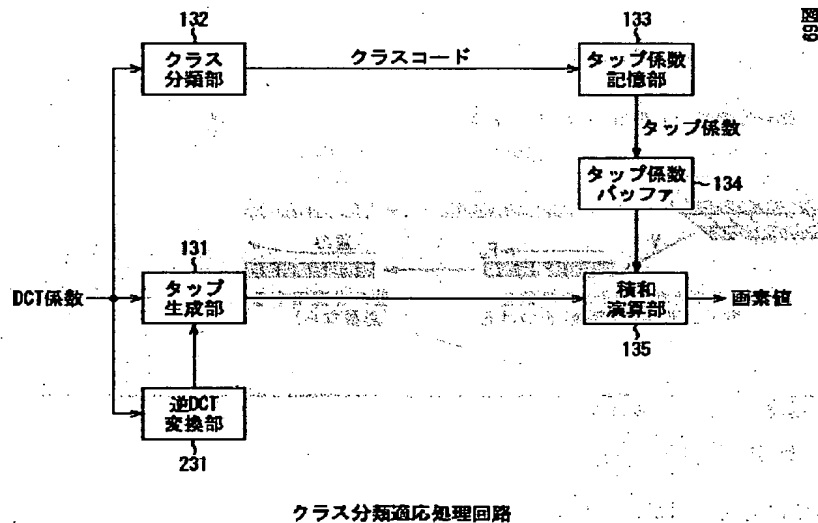
【図66】



【図67】

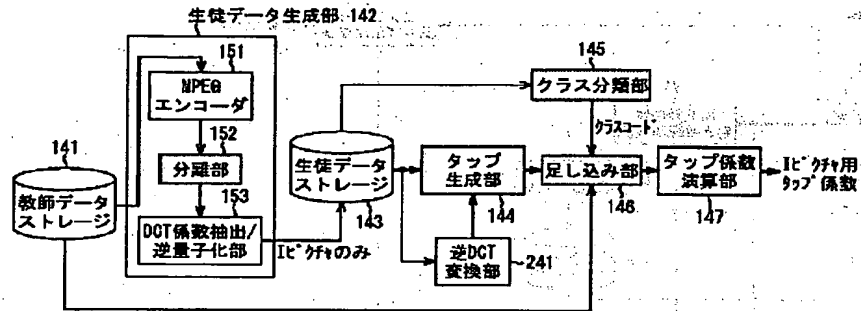


【図69】



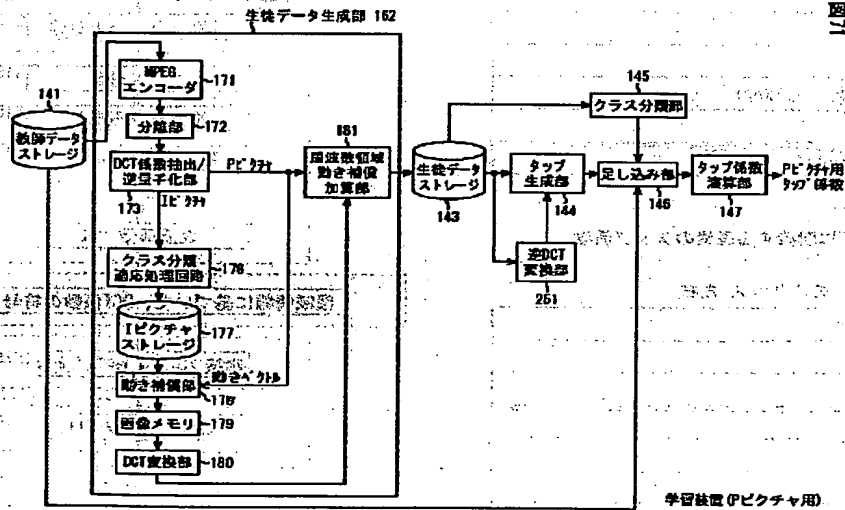
クラス分類適応処理回路

【図70】



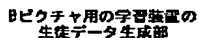
学習装置（Iピクチャ用）

【図71】



学習装置（Pピクチャ用）

【图 7 2】



【图 7 3】

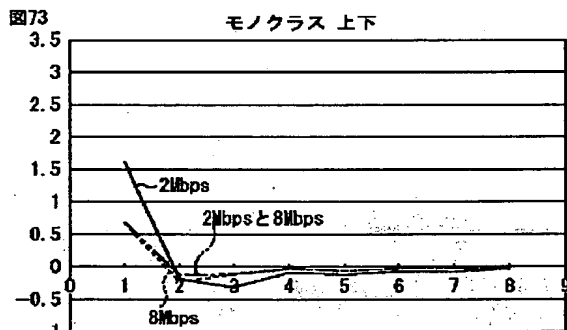


図73A 上下に隣接する画素のタップ係数

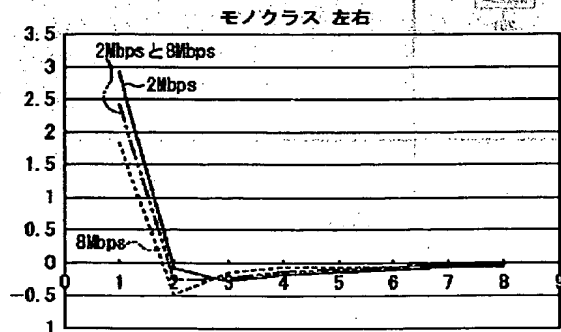
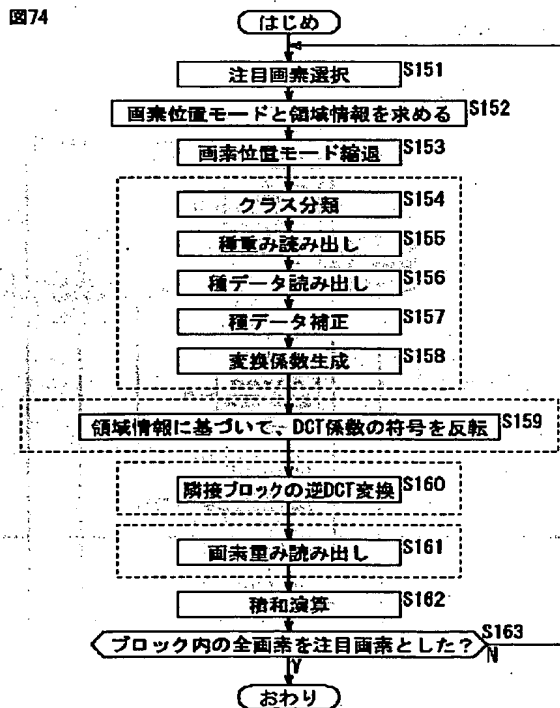
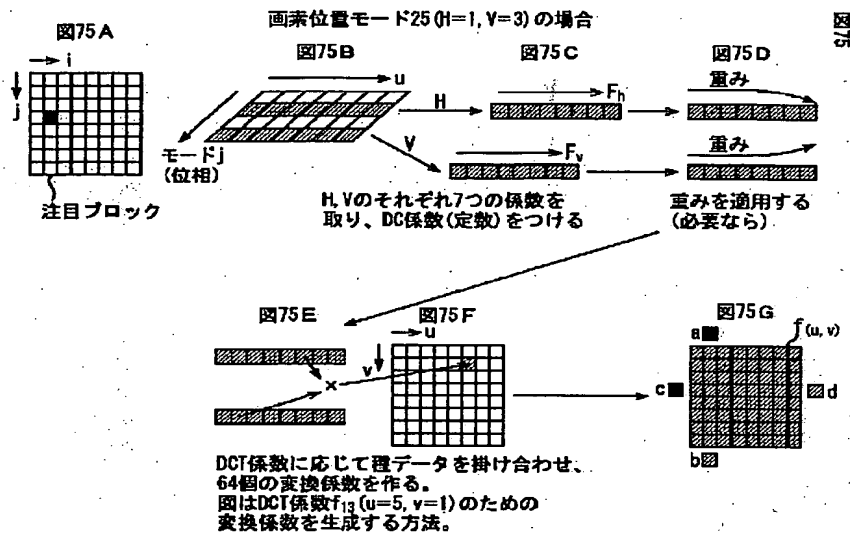


図73B 左右に隣接する画素のタップ係数

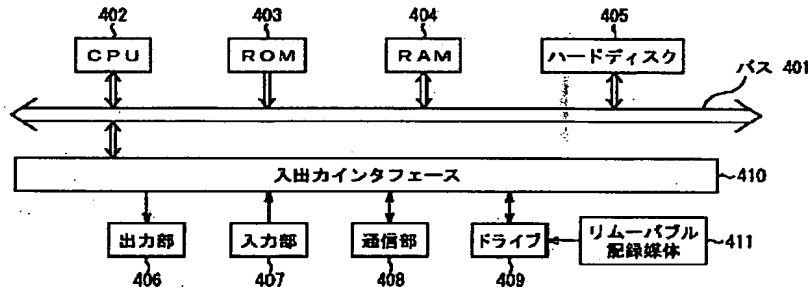
【图 7 4】



【図75】



【図76】



コンピュータ

フロントページの続き

(72)発明者 浜松 俊彦
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 大塚 秀樹
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 5C059 KK00 KK01 KK08 MA00 MA05
MA14 MA23 MC11 ME01 NN21
SS20 TA41 TB08 TC02 TC04
TC27 TC34 TC41 TC42 TC50
TD02 TD05 TD06 TD13 TD14
TD16 TD17 UA05 UA33 UA38
5J064 AA02 AA04 BA16 BC01 BC03
BC16 BC25 BD01

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.